

ポリマー導波路搭載型光トランシーバの設計・作製と
高速高密度信号伝送への応用

2022 年度

高 武 直 弘

学位論文 博士（工学）

ポリマー導波路搭載型光トランシーバの設計・作製と
高速高密度信号伝送への応用

2022 年度

慶應義塾大学大学院理工学研究科

高 武 直 弘

目次

第 1 章 序論	1
1.1. 研究の背景.....	1
1.2. 小型・高密度光トランシーバの技術課題.....	11
1.2.1. 高周波電気実装.....	11
1.2.2. 小型・高効率光実装.....	13
1.3. 本研究の目的.....	18
1.4. 本論文の構成.....	19
参考文献.....	20
第 2 章 マルチモード光リンク向け小型・高密度光トランシーバ	24
2.1. 緒言.....	24
2.2. マルチモード光リンク向け小型・高密度光トランシーバ.....	24
2.3. TRx クロストーク低減に関する先行研究.....	32
2.4. ポリマー導波路を用いた高効率光結合.....	34
2.4.1. ポリマー導波路の構造と特性.....	34
2.4.2. ポリマー光導波路を用いた光結合の先行研究.....	38
2.4.3. Mosquito 法.....	45
2.4.4. 90°光路変換デバイスの特徴まとめ.....	47
2.5. 提案する超小型光トランシーバ.....	49
2.5.1. 光トランシーバの構成.....	49
2.5.2. 光コネクタの許容高さと曲げ導波路の曲げ半径制約.....	50
2.5.3. リンクバジェット検討.....	51
2.6. 結言.....	52
参考文献.....	53
第 3 章 狭幅絶縁層を有するグランド電極を用いた高密度電気実装	58
3.1. 緒言.....	58
3.2. 狭幅絶縁層を有するグランド電極の設計.....	58
3.2.1. 狭幅絶縁層を有するグランド電極構造.....	58
3.2.2. 等価回路モデルを用いた絶縁層幅の検討.....	60
3.2.3. 狭幅絶縁層による光素子の温度特性検討.....	68
3.3. 超高密度光トランシーバの試作.....	71

3.4.	特性評価結果.....	73
3.4.1.	温度特性.....	73
3.4.2.	光結合特性.....	74
3.4.3.	25.78 Gb/s 光伝送特性.....	75
3.5.	光トランシーバのスイッチサーバへの適用検討.....	81
3.6.	結言.....	82
	参考文献.....	83
 第 4 章 90°曲げ円形 GI 型コアポリマー光導波路を用いた小型・高効率光結合		85
4.1.	緒言.....	85
4.2.	90°曲げ円形 GI コアポリマー光導波路を用いた光実装構造.....	85
4.3.	90°曲げ GI コアポリマー光導波路の 25 Gbaud 超光リンク向け適用検討.....	87
4.4.	ポリマー光導波路の NA 制御と曲げ半径の小径化.....	89
4.4.1.	高速 VCSEL の光学特性評価.....	89
4.4.2.	NA 制御による小径曲げ時の高効率光結合.....	97
4.4.3.	ギャップ存在時の結合損失の低減検討.....	103
4.5.	ポリマー光導波路構造の最適化検討.....	111
4.5.1.	送信側の導波路構造の最適化.....	111
4.5.2.	受信側の導波路構造の最適化.....	113
4.5.3.	導波路構造の最適化.....	115
4.6.	特性評価結果.....	117
4.6.1.	光結合特性.....	117
4.6.2.	25.78 Gb/s 光伝送特性.....	118
4.7.	結言.....	123
	参考文献.....	123
 第 5 章 結論		125
5.1.	総括.....	125
5.1.1.	狭幅絶縁層を有するグラウンド電極による TRx 間クロストーク低減.....	125
5.1.2.	90°曲げ円形 GI 型ポリマー光導波路の光トランシーバへの適用.....	126
5.2.	今後の展望.....	127
 Appendix		129
 謝辞		133

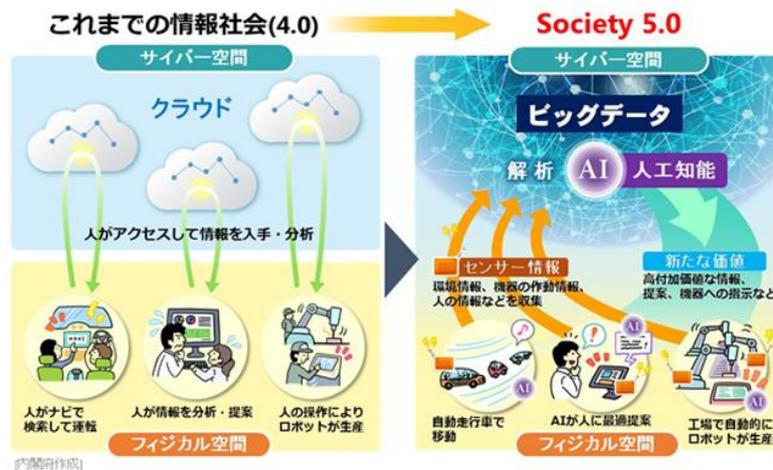
第 1 章

序論

1.1. 研究の背景

ICT (Information Communication Technology) 技術は、半導体プロセスの微細化によるコンピュータ処理性能の向上とインターネットの進展に支えられて、我々の生活に欠かせないものとなった。インターネットは、1967年に米国国防省の ARPANET (Advanced Research Projects Agency Network) と呼ばれるパケット通信が起源であり、米国内の4つの大学・研究機関を接続する形で運用が開始された。当初、政府および研究機関での運用のみを想定しており、私的・商用利用は禁じられていたが、1990年に米国でインターネットへの加入制限が撤廃され、日本では1993年に商業利用が開始された。2000年以降にPCや携帯電話、スマートフォンが急速に普及し、2010年以降はクラウドサービスや人工知能 (AI: Artificial Intelligence, 機械学習, 深層学習) の活用が進展したことで、ICT技術はさらなる普及を続けている。現在、ネットショッピングや動画配信・共有サイト, SNS (Social Network Services) で ICT 技術が利用されているが、今後は経済発展と社会課題解決を両立するための技術として利用が検討されている。我が国では、将来の目指すべき社会の姿として「Society 5.0」が提唱されている[1]。

Society 5.0 は、Fig. 1-1 に示すようなサイバー空間（仮想空間）とフィジカル空間（現実空間）を高度に融合させたシステムであり、フィジカル空間に配置された膨大なセンサ情報をサイバー空間に集約する。さらに、その集約したビッグデータをサイバー空間で AI が解析し、その結果をフィジカル空間にフィードバックする[2]。これにより、モノやサービスだけでなく社会システム全体の最適化を可能とし、「健康寿命の延伸・医療コストの抑制」, 「エネルギーの安定確保・温室効果ガスの排出削減」, 「食料の増産・食品ロス削減」, 「人手不足解消」などの社会課題の解決を目指している。



出典：内閣府ホームページ (https://www8.cao.go.jp/cstp/society5_0/index.html)

Fig. 1-1 Society 5.0 が目指すサイバー空間とフィジカル空間の融合[1]

高度に情報化された社会では、AI を用いたデータ分析が必須になっている。AI は、学習データが増えるほど高精度になるという特徴があるため、各社・各機関が大量のデータを収集している。現在は人手で準備している学習データを、センサで取得した情報から自動的に生成する技術開発が進められており[3]、今後さらに膨大な量のデータが扱われるようになると予想されている[4]。膨大なデータの利活用は、日本だけでなく世界各国で行われており、ドイツの「Industry 4.0」、中国の「中国製造 2025」の国家プロジェクトを始め、米国のビッグ・テック (Alphabet (Google), Apple, Meta (Facebook), Amazon, Microsoft) 等のプラットフォームも積極的にデータの収集・活用を行っている。

動画配信サイトや SNS の利用に加え、社会の高度化・情報化に向けた大量のデータの利活用により、世界的にインターネット上を流れるデータトラフィック量が急増している。Cisco 社が公表している世界の IP (Internet Protocol) トラフィック量の年平均成長率 (CAGR: Compound Annual Growth Rate) を用いて[5]、今後も同様の成長率を維持したと仮定した場合の IP トラフィック量を Fig. 1-2 に示す。2021 年のトラフィック量は 20.6 ZB (Zeta Byte) であるが、2030 年には 2021 年比で約 7.5 倍の 153 ZB に達すると予想される。

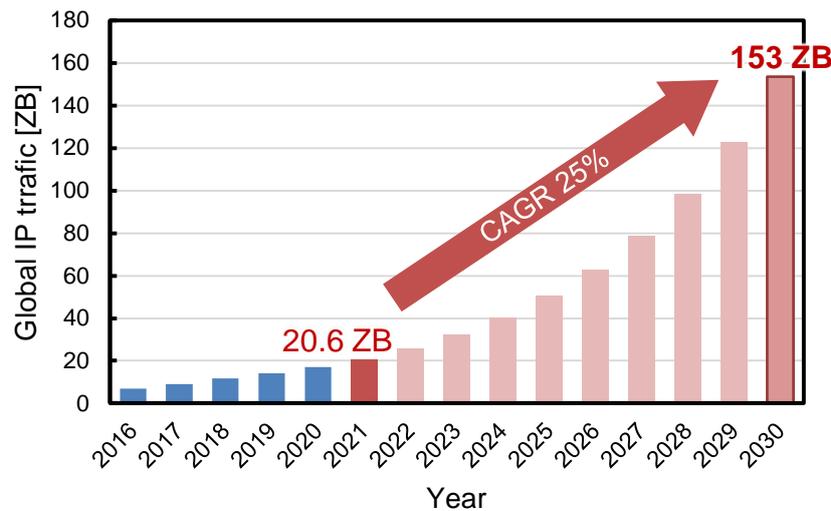
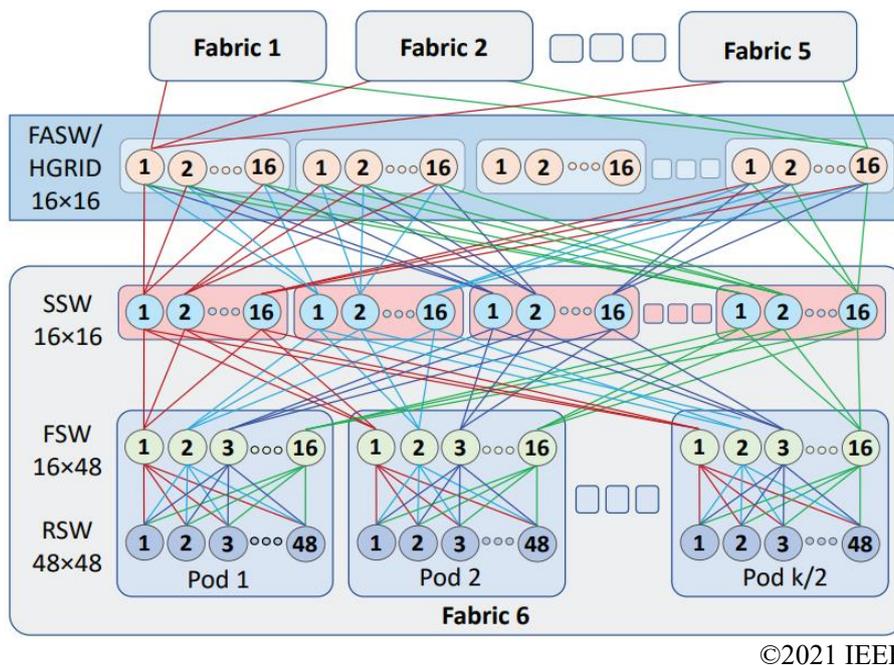


Fig. 1-2 世界の IP トラフィックの増加予測[5]

インターネット上に流れる大量のデータを処理・保管する施設がデータセンタ（DC: Data Center）であり、サーバやスイッチなどの情報装置を集中管理・運用することで様々なサービスを提供している。近年は、膨大になる計算リソースに対応しつつエネルギー効率を高めるために、数千以上のサーバを 1 施設に集約した「ハイパースケールデータセンタ（HDC: Hyperscale Data Center）」の建設が急増している。HDC に明確な統一定義はなく、IT 調査企業である IDC（International Data Corporation）は、「サーバ室面積が 5000 m² 以上かつ、電力供給量が 6kVA/ラック以上で、テナントがクラウドサービスであるような事業者データセンタ」と定義しており[6]、調査会社 Synergy Research Group によると、HDC の数は 2021 年に全世界で 659 ヶ所に到達している[7]。また、1 ヶ所あたりの HDC は巨大化しており、例えば Meta 社の HDC は、Fig. 1-3 に示すようなファブリック・スイッチを用いた階層型のアーキテクチャである[8]。このアーキテクチャは、マルチパスかつループフリーな構造であるため、サーバおよびスイッチなどの情報通信装置の拡張のみに留まらず、DC 自体の拡張・縮小が容易という利点がある。一方で、1 つの DC が複数の建物に分かれているため、DC 内および DC 間で、大量のデータのやり取りが必要になる。Table 1-1 に、IEEE 802.3 Beyond 400G Study Group で報告された資料より算出した、HDC 内のデータ伝送距離の内訳を示す[9]。約 79% が距離 500 m 以下のファイバリンク長で占められているが、1 km 以上の長距離のファイバリンクが約 14% 以上も使用されており、いかに大規模な HDC が構築されているかがわかる。また、HDC に利用されている光ファイバの本数は 5 万本以上に達すると言われており[10]、この値より算出した HDC 内のファイバ本数の内訳も Table 1-1 に示す。Table 1-1 より、500 m 以下のデータ伝送に約 4 万本の光ファイバが使われていることがわかる。DC 内の高速データ伝送速度では、伝送距離に応じて利用するファイバに関する標準化が進められており、例えば IEEE 802.3 で規格化されている[11]。100 m 以下の伝送には、低コスト（価格・実装コスト）な光ファイバであるマルチモード光ファイバ（MMF: Multimode

Fiber) の、それ以上の距離に対してはシングルモード光ファイバ (SMF: Single Mode Fiber) の利用が推奨されている。



©2021 IEEE

Fig. 1-3 Meta 社の HDC アーキテクチャ[8]

Table 1-1 Meta 社 HDC におけるデータ伝送距離の内訳

ファイバ長	構成比率[9]	文献[10]を基に算出した ファイバ本数
≤ 500 m	79 %	39,500 本
501 - 1000 m	≤ 2 %	≤ 1,000 本
1001 - 2000 m	≤ 14 %	≤ 7,000 本
2001 - 3000 m	≤ 4 %	≤ 2,000 本

一般にサーバやスイッチは、6~12U (1Uは、幅 19 インチ、高さが 1.75 インチ) のサイズのシャーシに複数個サーバやスイッチが格納された構成をとる[9]。Fig. 1-4 にブレードサーバの概要図を示す。サーバブレードからスイッチブレード上の SerDes IC (Serializer/Deserializer) までミッド・プレーンを介して通信が行われ、スイッチブレード端に配置された電気ケーブルモジュールや光トランシーバを用いて、他のブレードサーバと通信を行う。ここで、スイッチブレード上の高速伝送に関して見てみると、SerDes IC から出力された高速電気信号は有機多層基板に作製された差動配線で伝送され、光トランシーバに到達する。その後、光トランシーバで電気信号を光信号に変換し、光ファイバを利用して他のブレードサーバや DC と長距離通信を行う。差動配線を伝送する高速電気信号は、導

体損失や誘電損失の影響を受けて品質が劣化する．ここで、高速信号の品質は、信号を 1 ビットごとに区切り、それを重ねたアイパターンと呼ばれる指標を用いて評価する．例えば Fig. 1-4 のように、SerDes IC の送信アイパターンは開いており、0/1 レベルの判定が可能であるが、同じく Fig. 1-4 に示した光トランシーバの受信アイパターンを見ると、伝送損失の影響でアイパターンが閉じている．アイパターンが閉じるということは、0/1 レベルの判定閾値を決めることが困難、つまりデータを正しく伝送できないことを意味する．伝送損失の高周波信号への影響は、データ伝送速度の増加にともなって増大する．ブレードサーバで必要とされる高速データ伝送は、伝送距離と同様に標準化されており、IEEE 802.3 や OIF (Optical Internetworking Forum) で規格化されている．現在は、チャンネルあたりのデータ伝送速度が 25/50 Gb/s で、I/O (Input/Output) スループットが 100GbE (Gigabit Ethernet) および 400GbE 対応の情報通信機器が市場投入されている．さらなる I/O スループット増大に向けて、IEEE 802.3 では「Beyond 400GbE」と呼ばれるチャンネルあたりのデータ伝送速度が 100 Gb/s を超える規格や、データ伝送速度は 25/50 Gb/s のままで多レーン化によってスループットを向上させる規格について議論が進められている[10].

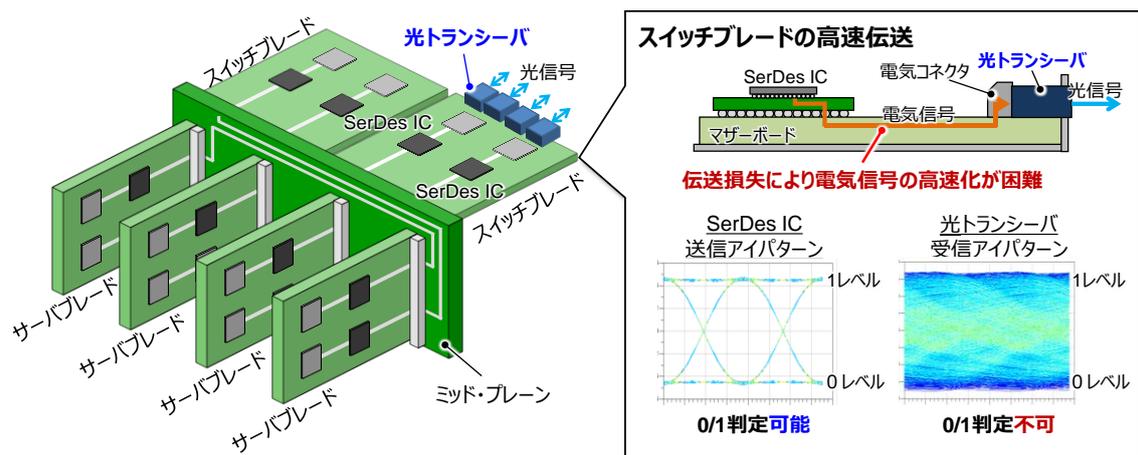


Fig. 1-4 ブレードサーバでの高速データ伝送の概要

ここで、高周波電気信号伝送向けに用いられている低コストな基板材料である FR-4 や、高性能な MEGTRON-6 および MEGTRON-7 (パナソニックインダストリーズ製) の誘電正接[12]を基に算出した、信号変調速度 (Baud Rate) と伝送損失の関係を Fig. 1-5 に示す．参考のために、Twinax メタルケーブルの伝送損失も併せて掲載している[13]．25 Gbaud の伝送速度で伝送したときの伝送損失は、FR-4 で-65.6 dB/m にも達し、高性能な MEGTRON-6 を利用したとしても-28.7 dB/m、MEGTRON-7 でも-19.8 dB/m となる．基板ではなくメタルケーブルを利用すれば、伝送損失を-6.6 dB/m まで低減できるが、いずれの場合でも今後さらにデータ伝送速度が増加すると、伝送損失によるデータ伝送の信号品質劣化は避けられない．

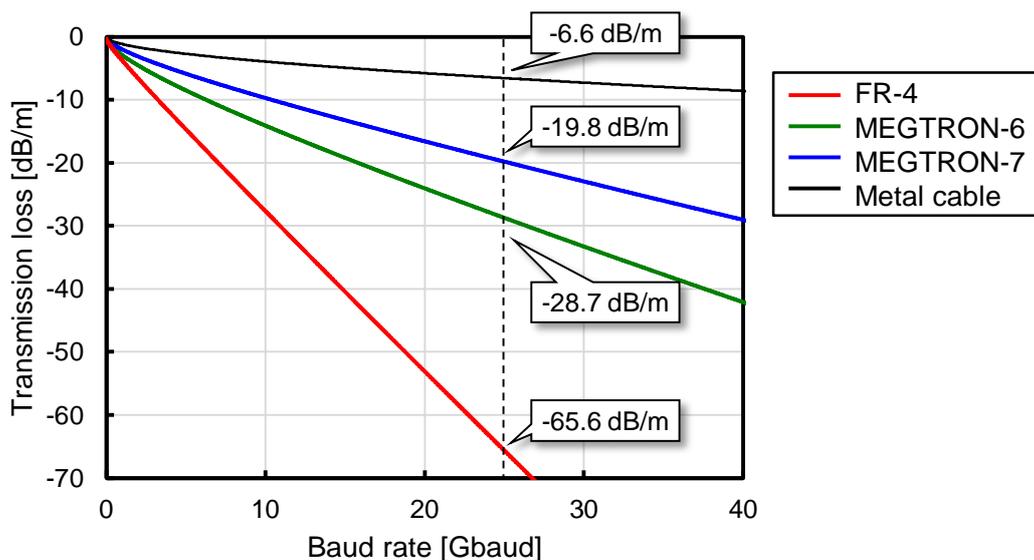


Fig. 1-5 高速電気伝送の伝送速度と伝送損失の関係[12]

高速電気伝送では、伝送損失の影響をアナログ/デジタル回路技術で補償するため、データ伝送の性能を議論する際は、伝送損失だけではなく IC のスペックから算出した伝送可能距離での議論が重要となる。そこで、Fig. 1-5 の伝送損失に高速電気伝送向け IC のスペック [14-26] を加味して算出した、伝送速度に対する伝送可能距離を Fig. 1-6 に示す。Baud Rate の上昇とともに伝送可能距離が減少していることがわかる。近年、各社より非常に高い補償性能を持つ IC が開発されているが、損失を 45 dB 補償可能な Huawei 社の高性能トランシーバ IC [26] と MEGTRON-7 を用いたとしても、56 Gbaud での伝送可能な距離は約 1.1 m に制限される。また、Intel 社から 112 Gbaud 級の送信および受信 IC が報告されているが [24, 25]、伝送距離は約 0.36 m とさらに短くなる。このように高性能 IC を利用したとしても、データ伝送速度の増加にともなって誘電体で生じる伝送損失の補償が困難になっており、ブレードサーバの I/O スループット向上に陰りが見えてきている。また、これらの高性能 IC には、高いゲインを有するアナログフロントエンドや、デジタル信号処理が適用されているため、低電力化が課題である。

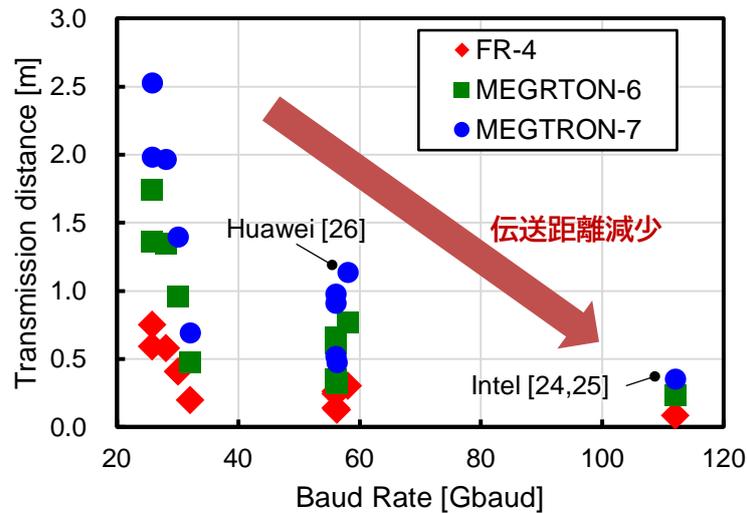


Fig. 1-6 高速電気伝送 IC の性能から算出した電気伝送の伝送距離

このような背景から、これまではブレードサーバ間や DC 間などの長距離高速伝送にのみ用いられてきた光インターコネクタ技術を、装置内部の短距離伝送へと適用する流れが活発化している。Fig. 1-7 に、光インターコネクタ技術の適用形態の変遷を示す[27]。Fig. 1-7(a) は、現在利用されている伝送形態で、Pluggable Optics と呼ばれる。この伝送形態では、SerDes IC からサーバ/スイッチのフロントパネルまで電気信号でデータを伝送し、光トランシーバで電気信号を光信号に変換して光ファイバで長距離伝送を行う。Pluggable Optics で用いられる光トランシーバは、QSFP (Quad Small Form-factor Pluggable) や OSFP (Octal Small Form-factor Pluggable), QSFP-DD (Double Density) などの標準化されたフォームファクタに集積されたものが一般的で、さまざまな光トランシーバが報告されている。代表的な光トランシーバを Fig. 1-8 に示す[28]。Pluggable Optics では、光トランシーバがフロントパネルに配置されているため、光トランシーバの交換が容易という利点がある一方、SerDes IC から光トランシーバまで長距離の電気配線が必要になるため、上記で述べた誘電体基板の伝送損失の影響でデータ伝送の高速化に限界がある。これに対し、第 2 形態である On-Board Optics (Fig. 1-7(b)) は、Pluggable Optics の課題を解決するために、光トランシーバを SerDes IC の直近に配置した形態である。電気信号の高周波損失の影響を低減できるため、光トランシーバのデータ伝送速度の向上が可能である。On-Board Optics 向け光トランシーバの一例を Fig. 1-9 に示す[29]。さらに近年では、次世代の大容量 (> 51.2 Tb/s) スイッチの実現に向けて、Co-Packaged Optics (CPO) と呼ばれる伝送形態が検討されている。CPO では、Fig. 1-7(c)のように SerDes IC のパッケージ基板上に光トランシーバを配置するため、パッケージ基板の BGA (Ball Grid Array) の通過が不要となり、BGA で生じる反射ノイズやクロストークの影響を低減できる。これにより、補償 IC の要求性能を緩和することが可能になり、省電力な高速信号の伝送が期待できる。

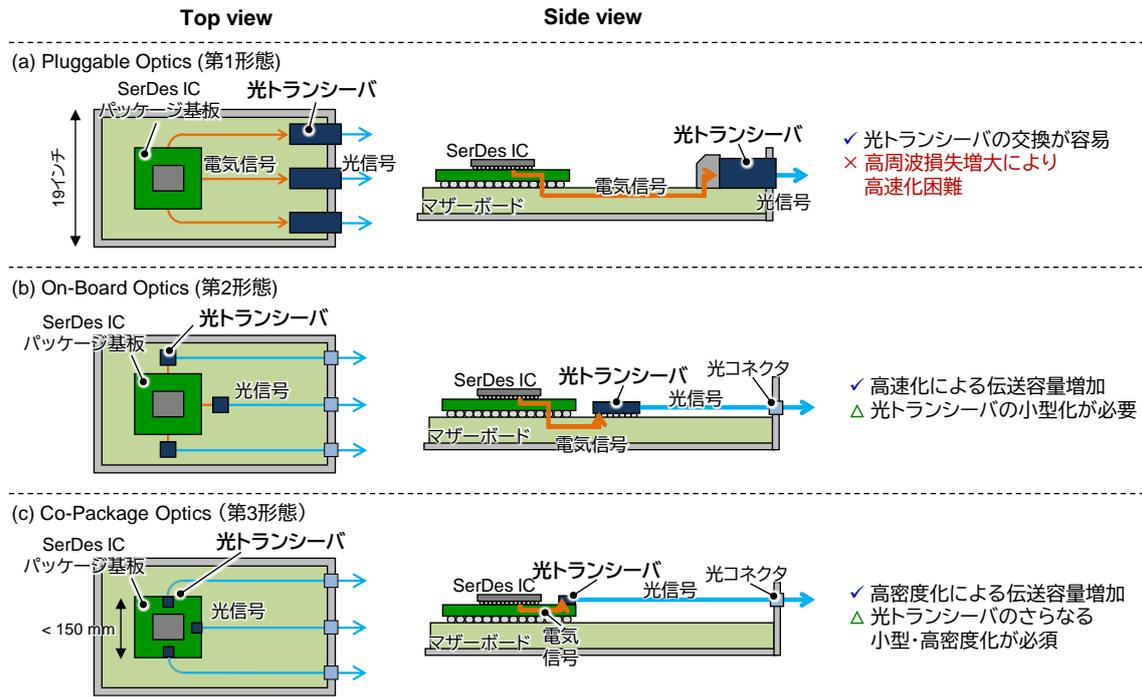


Fig. 1-7 光トランシーバの適用形態の変遷



©2013 Optical Society of America

Fig. 1-8 QSFP フォームファクタを用いた 25.78 Gb/s × 4-ch 光トランシーバ[28]

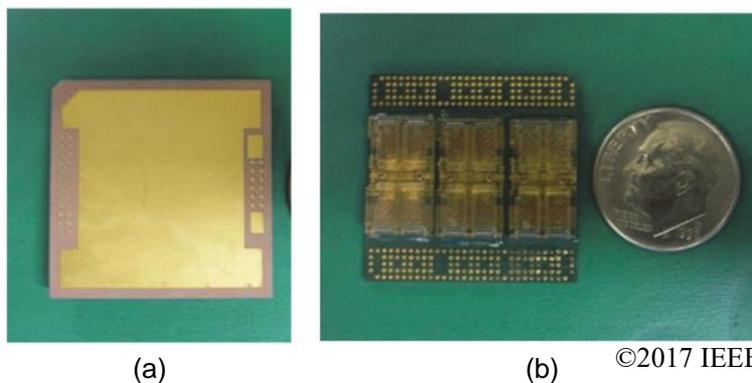


Fig. 1-9 オンボード向け 28 Gb/s × 4-ch 光トランシーバ (a)上面写真, (b)裏面写真[29]

Fig. 1-7 に示したように、一般的なブレードサーバは横幅が 19 インチ (=482.6 mm) であるため、Pluggable Optics では 19 インチ幅に複数の光トランシーバを配置すればよい。一方、CPO では、SerDes IC のパッケージ基板 (1 辺 <150 mm) に複数の光トランシーバを配置する必要がある。このため、CPO 向けの光トランシーバで高速高密度光リンクを実現するには、光トランシーバの大幅な小型化・大容量化が必要不可欠である。トランシーバの小型化や、ch あたりのデータ伝送の高速化は必須であるが、トランシーバのサイズ低減およびデータ伝送速度の向上には限界がある。そのため CPO の光トランシーバには、小型化・高速化だけでなく、光トランシーバ 1 個あたりのチャンネル数の増加 (> 12 ch) が求められる。Fig. 1-10 に、CPO 向け光トランシーバの光実装の一例を示す。光源からの出射ビームを、90°光路変換デバイスで光路を変換し、マルチチャンネルの光ファイバに入力する必要があるため、小型で狭ピッチな光路変換デバイスが必要となる。ここで、マルチチャンネル光ファイバのピッチ間隔は 125 μm 以上であり、今後さらなる高密度化のために光源の狭ピッチ化が進むと、光源と光ファイバのピッチに差異が生じてしまう。これにより、CPO 向けの光トランシーバを実現するには、小型・高速化だけでなく、Fig. 1-11 に示すようなファンアウト構造を有する光結合手法が求められる。

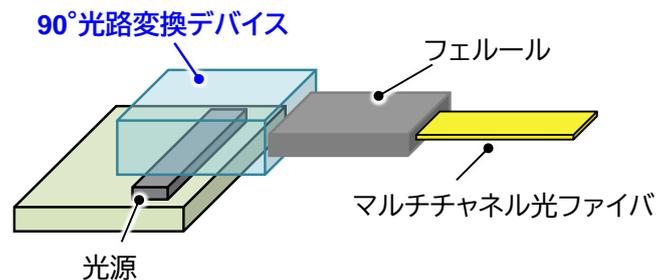


Fig. 1-10 CPO 向け光トランシーバの実装例

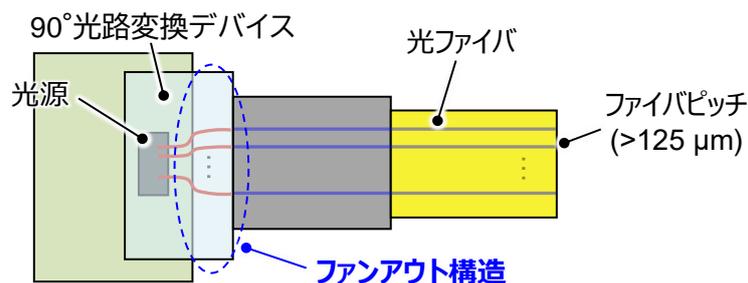


Fig. 1-11 ファンアウト構造を有する 90°光路変換デバイスの一例 (上面図)

Fig. 1-12 に、マルチモードファイバリンク向けのトランシーバのフォームファクタと内部構造を示す。HDC で用いられている光トランシーバでは、QSFP28 などのフォームファクタに光源、受光器、MMF、光コネクタ、レーザダイオードドライバ (LDD: Laser Diode Driver)、トランスインピーダンスアンプ (TIA: Transimpedance Amplifier)、電気コネクタが有機多層

基板に集積化されている。光源には垂直共振型面発光レーザ (VCSEL: Vertical-Cavity Surface-Emitting Laser), 受光器には PD (PD: Photodiode), MMF には分布屈折率型 (GI: Graded Index) の MMF が使用される。電気コネクタを介して光トランシーバに入力された高速電気信号は、有機多層基板上の高周波電気配線を通じて LDD に入力される。LDD で電圧信号を電流信号に変換し、VCSEL で電流信号を光信号に変換する。VCSEL から出力された光信号は、光コネクタで 90°光路変換して GI-MMF に入力され、GI-MMF で伝送したのちに PD で再度電流信号に変換される。さらに PD の電流信号は TIA で電圧信号に変換され、光トランシーバ外部に向けて出力される。

Fig. 1-7 で述べたように、大容量なサーバ・スイッチブレードを実現するには、CPO のように限られたエリアに配置可能な小型・高密度な光トランシーバの開発が重要である。小型で高密度な光トランシーバを実現するには、トランシーバのフットプリント低減は、当然必要であり、さらに小型かつ狭ピッチな 90°光路変換が重要になる。トランシーバのフットプリントを低減すると、送信側 IC と受信側 IC および光素子などを高集積実装する必要があるため、それに伴って高集積な電気実装技術が必要になる。また、90°光路変換を小型かつ狭ピッチ化するには、高密度な光実装技術が必要になる。次節では、高集積な電気実装および高密度な光実装によって生じる技術課題を概説する。

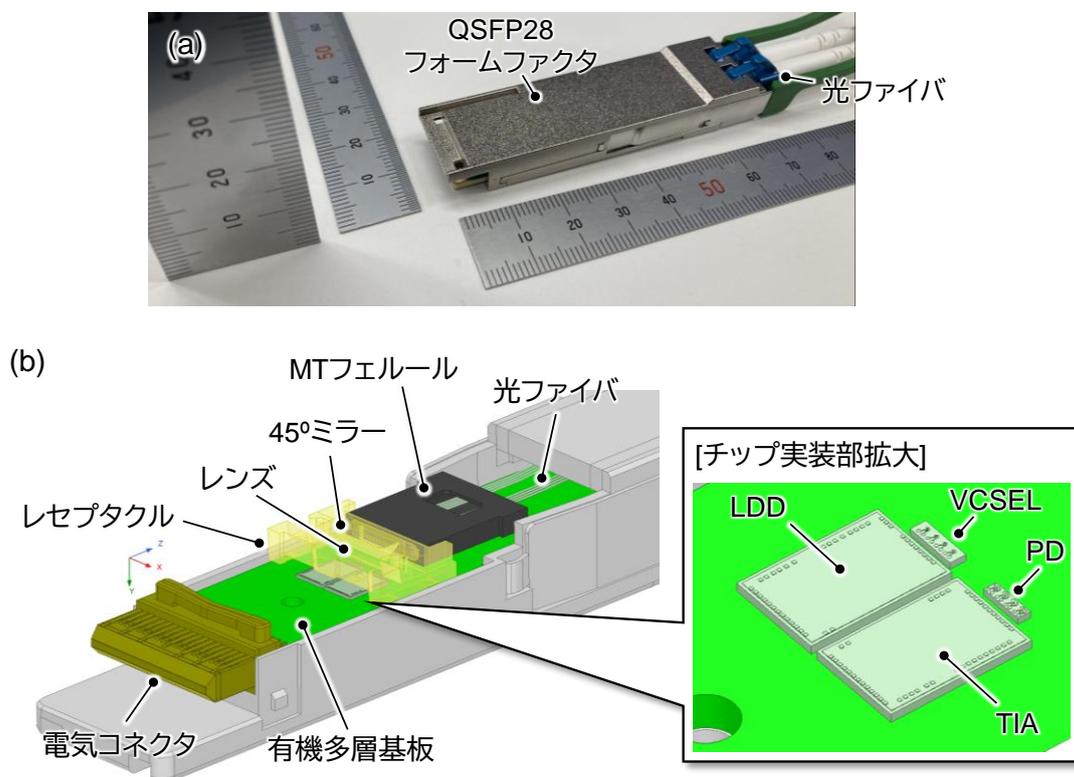


Fig. 1-12 光トランシーバの基本構成

(a) トランシーバ全体写真 (QSFP28 フォームファクタ), (b) 内部構造

1.2. 小型・高密度光トランシーバの技術課題

1.2.1. 高周波電気実装

光トランシーバのフットプリント低減には、LDD や TIA, VCSEL, PD の集積実装が必須であり、IC や光素子を接続する配線の狭ピッチ化や、IC および光素子の近接配置が必要となる。Fig. 1-13 に、小型・高密度光トランシーバで生じる信号品質劣化の原因となる箇所を(1)~(4)に示す。QSFP などのフォームファクタに集積された光トランシーバでは、電気コネクタを経由してトランシーバ基板に高周波信号が入出力され、高周波線路およびビアを通過して IC チップおよび光素子に信号が入出力される。このため、高周波線路での伝送損失や、高周波配線とビアのインピーダンス不整合で生じる反射で信号品質が劣化する。このように、光トランシーバで生じる信号品質の劣化要因には、主に、(1)高周波線路で生じる伝送損失とクロストーク、(2)電気コネクタおよび貫通ビア間での反射、(3)TRx IC 間で生じるクロストークの3つが挙げられる。

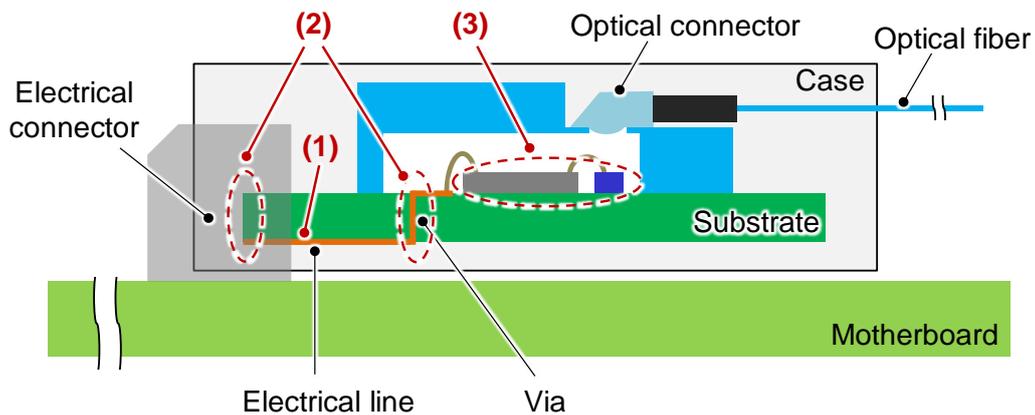


Fig. 1-13 小型・高密度光トランシーバの信号品質劣化要因箇所

(1)は、上記で述べた誘電体多層基板で伝送損失の生じる箇所を示しており、信号の伝送速度が増加するほど信号品質劣化が顕在化する。(1)に相当する光トランシーバ内の高周波線路長は、最大でも数十 mm 程度であり、線路によって生じる伝送損失は数 dB 程度と見積もられ、LDD や TIA に搭載された補償回路で十分に品質改善が可能である。また、フットプリントが小さくなると、各チャンネルの電気配線が近接するため、伝送損失だけでなくチャンネル間クロストークも課題となる。各チャンネルの電気配線間にガードとなるグランド配線およびビアを適切に配置することで、チャンネル間クロストークを抑制することができる。

(2)は、電気コネクタと電気配線、ビアのインピーダンス不整合によって、コネクタとビア間で高周波信号が多重反射を繰り返すことで生じるノイズである。電気コネクタは誘導性を有するためインピーダンスが増大する一方、ビアは容量性を有するためインピーダンスが減少する。このため、高周波線路の一般的なインピーダンス設計（イーサネット系では、差動 100 Ω で設計）では、電気コネクタとビアの特性インピーダンスを合わせることができ

ず、反射ノイズが発生する。インピーダンス不整合も伝送損失と同様に、データ伝送速度が増加、つまり高周波成分が増加するほど顕著になる。しかし、電気コネクタおよびビアのインピーダンスは、部品自体の特性や、基板の製造装置の性能で決まるため、コネクタとビア、高周波線路のインピーダンス整合をとるのは困難である。そこで、高周波配線のインピーダンスを一般的な 100Ω ではなく、電気コネクタとビアのインピーダンスに応じて調整して信号品質を改善する手法が報告されている[30]。その報告では、高周波配線の特性インピーダンスを差動 75Ω にすることで、反射ノイズの影響を約 4 %低減し、さらに 28 Gb/s の信号伝送にも成功している。

上記で述べた Fig. 1-13 の(1)と(2)は、光トランシーバのフットプリントサイズに関わらず、光トランシーバを高速化すると生じる課題である。一方で(3)の TRx IC 間クロストーク（以降、TRx クロストークと呼ぶ）は、光トランシーバのフットプリントを減少させると顕在化する課題である。その理由を Fig. 1-14 の模式図を用いて説明する。光トランシーバのフットプリントを低減するには、送受信の IC（LDD および TIA）を近接実装する必要があるため、これによって送信側（LDD から光源に流れる電流）が受信側（受光器から TIA に流れる電流）に漏洩することで TRx クロストークが発生する。ここで、光源に VCSEL を用いた場合、LDD から流れる電流は数 mA であるが、PD から TIA に流れる電流は数十 μA であり、電流量が 2 桁も異なる。これにより、LDD と TIA を近接実装すると、Fig. 1-14(b)に示す等価回路モデルのように、LDD から光源に流れる電流がグランド電極を介して PD の光電流に漏洩・重畳することで、PD の光電流が劣化する。

上記で述べたように、高周波電気実装のなかでも、TRx クロストークは光トランシーバのフットプリント低減によって生じる課題である。そこで本研究では、超小型な光トランシーバの実現に向けて、IC および光素子の高密度集積と低 TRx クロストークを両立する技術に関して検討を行う。第 2 章で先行研究の課題を、第 3 章で提案技術について詳細を説明する。

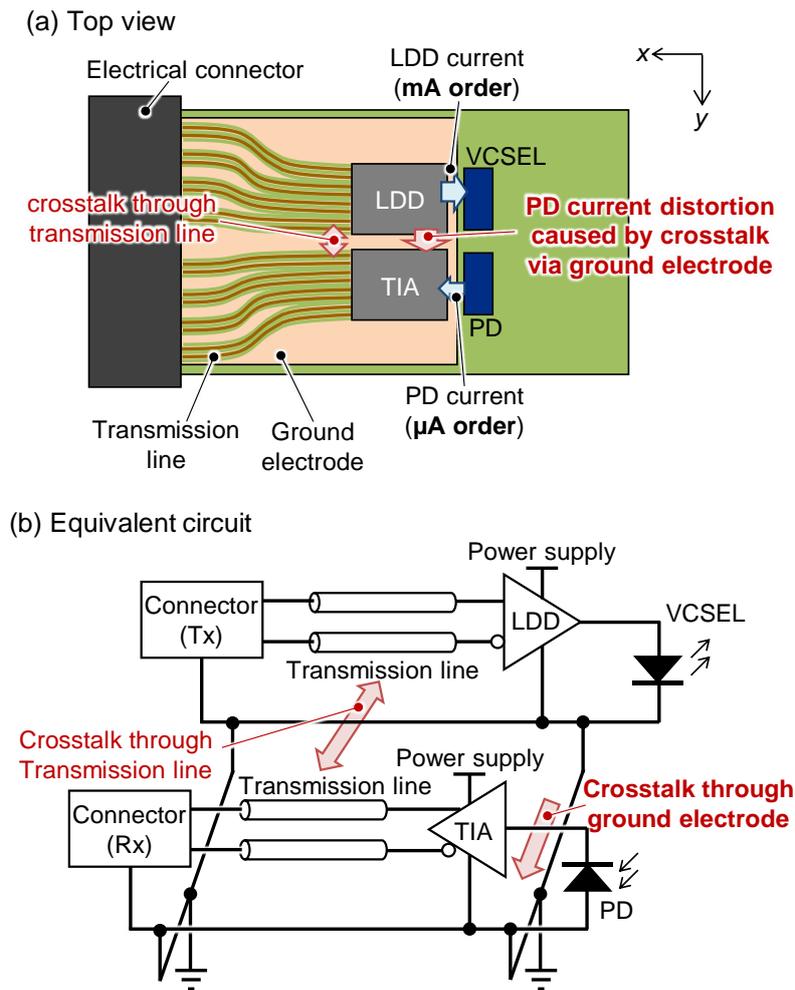


Fig. 1-14 光トランシーバにおける TRx クロストークの概要

(a)基板上面図, (b)等価回路モデル

1.2.2. 小型・高効率光実装

光実装部では Fig. 1-12 に示したように、VCSEL の出射光を 90° 光路変換して GI-MMF に入力し、さら GI-MMF で伝搬した光信号を PD に入力する必要がある。さらに VCSEL および PD は、基板に対して垂直方向に光を出射/受光するため、光路を直角に変換する必要がある。 90° 光路変換コネクタとして、代表的なものが 3 つ挙げられる。1 つ目は 45° ミラーとレンズを一体集積した光コネクタ [31]、2 つ目は 90° 曲げリボンファイバを用いた光コネクタ [32]、3 つ目は 3 次元光導波路に 45° ミラーを形成した光コネクタ [33] である。

まず、 45° ミラーとレンズを一体集積した光コネクタについて説明する。 45° ミラー・レンズ集積コネクタの構成を Fig. 1-15 に示す [31]。光コネクタに複数のレンズと反射ミラーなどの部品が集積されており、マルチチャネル化するほど多くの部品が必要になる。さらに、ミラーやレンズが存在するため、狭ピッチ化が困難という課題がある。また、送信側 (VCSEL - 光ファイバ間) では VCSEL の出射ビームを集光する必要がある、受信側 (光ファイバ - PD

間) では光ファイバの出力光を PD の受光部に集光する必要がある。これらの影響で、高密度な光実装と低損失な光結合の両立が困難となっている。

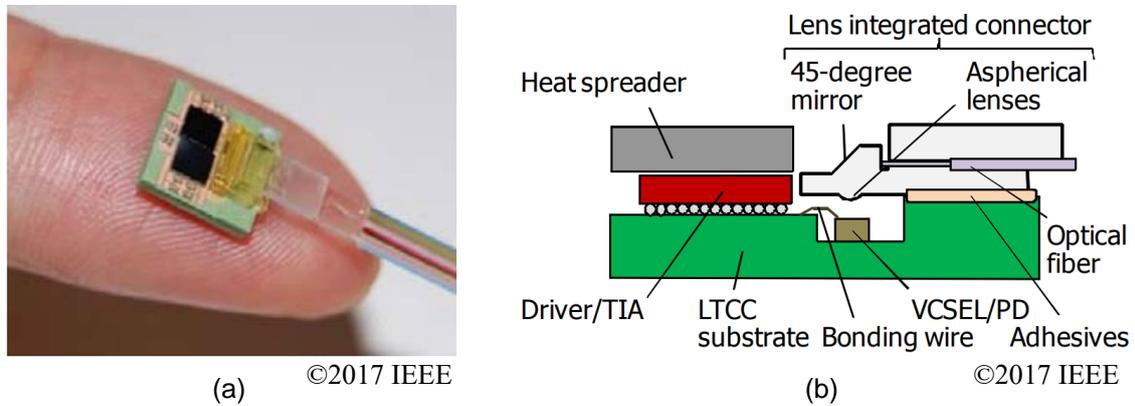


Fig. 1-15 (a) レンズ付き光コネクタ光トランシーバ, (b) 光トランシーバの断面図[31]

次に、90°曲げリボンファイバを用いた光コネクタについて説明する[32]。Fig. 1-16(a)は光コネクタの全体写真、Fig. 1-16(b)はリボンファイバの拡大写真である。Fig. 1-16(b)に示すように、リボンファイバを曲げ半径 1 mm で曲げて MT フェルルールと互換性のあるコネクタと一体化することで、光コネクタの高さを 7 mm に抑えている。リボンファイバの曲げ損失は約 0.2 dB で、90°曲げリボンファイバから GI-MMF への結合損失は約 1.5 dB、GI-MMF から 90°曲げリボンファイバへの結合損失は約 0.1 dB で、小型で低損失な光コネクタを実現している。しかし、この光コネクタも、ファイバのクラッド厚によってピッチ間隔が制限されるため、狭ピッチ化に課題がある。

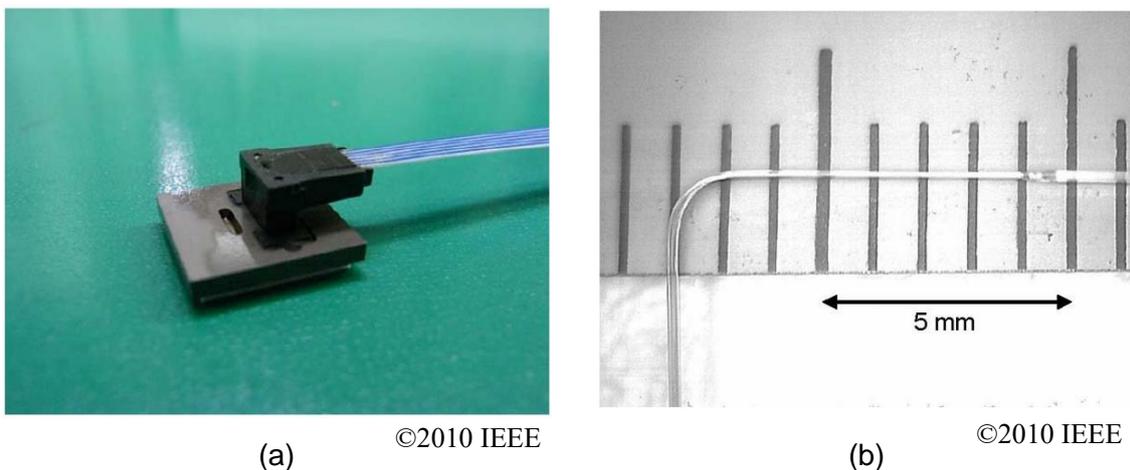


Fig. 1-16 (a) 90°曲げリボンファイバを用いた光コネクタ, (b) 90°曲げリボンファイバ拡大写真[32]

最後に、3次元光導波路に45°ミラーを形成した光コネクタについて説明する[33]. Fig. 1-17に示すように、光導波路端に45°の角度を持つ反射ミラーを作製して、光を反射させることで光路を変換している。ダイシングやレーザアブレーション等を用いたミラー形成手法が確立されているため、光導波路端面へのミラー形成は比較的容易であるという利点がある[33]. また、フォトリソグラフィなどで導波路を作製すれば狭ピッチ化が可能という利点がある。しかし、発光素子と導波路コア間にクラッド層による空隙（ギャップ）が生じるため、発光素子からの出射ビームがギャップを伝搬することでビームサイズが拡大し、導波路コアのサイズと入射ビームサイズの不マッチによって結合損失が増大する恐れがある。

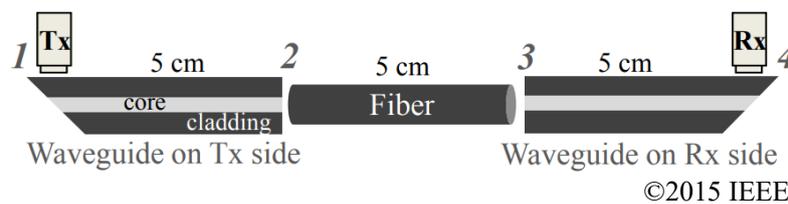


Fig. 1-17 3次元光導波路に45°ミラーを形成した光コネクタ[33]

上記で述べた光トランシーバで主に用いられている3つの90°光路変換コネクタの特徴をFig. 1-18にまとめる。45°ミラー・レンズ一体型コネクタは、構成部品がシンプルで光学設計も容易という利点がある。一方で、高速化のために開口数（NA: Numerical Aperture）の大きな光源や、受光部の小さなPDを使用した場合、光素子とGI-MMF間の結合損失が増加する。さらに、NAの大きな光源や受光部の小さなPDに対応しようとする、レンズの大型化やワーキングディスタンスの長距離化によって、狭ピッチ化および小型化が困難になる。Fig. 1-18(b)に示す90°曲げリボンファイバ型光コネクタは、低損失な光結合が可能という利点があるものの、ファイバのクラッド厚でコネクタの狭ピッチ化が制限されるという課題がある。また、Fig. 1-18(c)に示す45°ミラー形成3次元光導波路型コネクタは、狭ピッチ化が可能で作製が容易という利点がある。しかし、実際の光トランシーバでは、光素子（VCSEL/PD）とIC（LDD/TIA）を接続するボンディングワイヤの影響で、光素子と光コネクタ間にギャップが必要になる。このギャップと導波路のクラッド厚によってVCSELのビームが広がり、導波路のコアサイズとVCSELのビームサイズに差異が生じてしまい結合損失が増大する。さらに、受光部の小さなPDにビームを集光すること困難である。これにより、光素子とGI-MMF間の光結合損失が増大するという欠点がある。

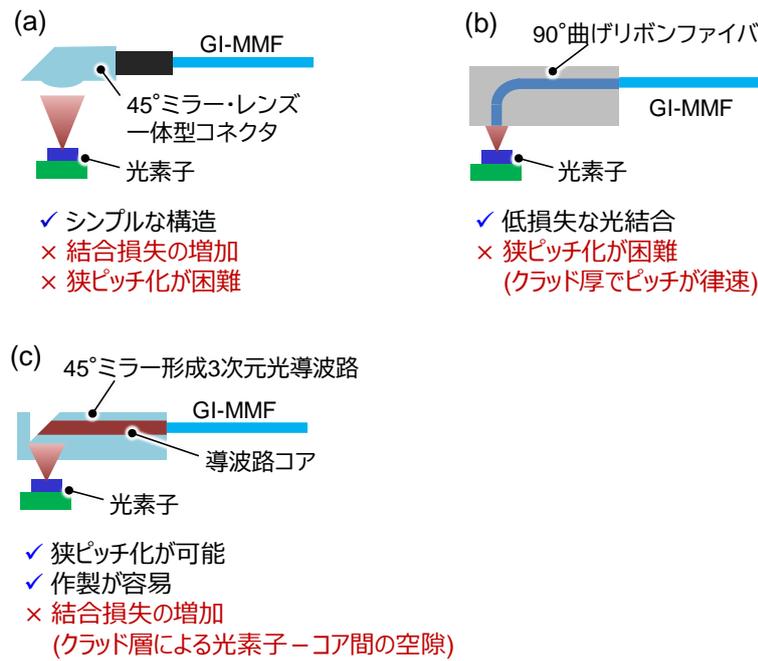


Fig. 1-18 90°光路変換コネクタの特徴まとめ

(a) 45°ミラー・レンズ一体型, (b) 90°曲げリボンファイバ型,
(c) 45°ミラー形成 3 次元光導波路型

これまでに述べたように, Fig. 1-14 に示した 45°ミラー・レンズ集積コネクタは, Fig. 1-19 のようにビームを集光するためのレンズを有しているため[34], レンズのサイズによって光路変換の狭ピッチ化が制限されてしまう. 同様に, Fig. 1-16 に示した 90°曲げ光ファイバによる光路変換も, 90°曲げファイバのクラッド厚でピッチが制約される. これらの問題を解決する光路変換手法として, 90°曲げポリマー導波路が期待されている. しかし, 従来用いられているフォトリソグラフィによる導波路作製では, Fig. 1-20 に示すように矩形 SI (Step Index) 型導波路かつ 2 次元的な導波路しか形成できない[35]. そのため, フォトリソグラフィで作製された SI 型導波路で複数チャネルの 90°光路変換を行うには, Fig. 1-21 に示すように導波路を必要な数だけ作製して実装する必要がある. これにより, SI 型導波路のクラッド層の厚みによってピッチが制約されてしまう上に, 導波路を 1 つずつ光素子と精密に位置合わせする必要がある. このように, SI 型ポリマー導波路を用いた 90°曲げ光路変換には, 狭ピッチ化が困難で実装コストが増大するという課題がある.

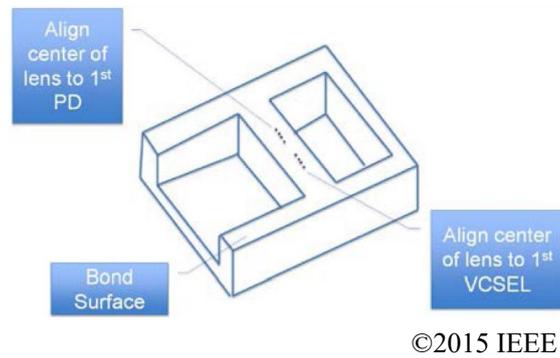


Fig. 1-19 レンズ付き光コネクタの一例[34]

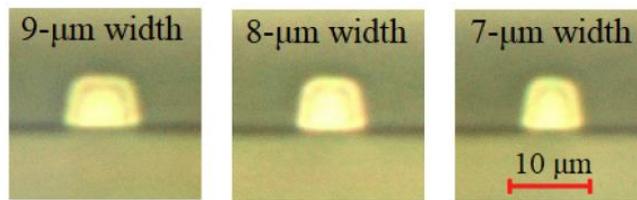
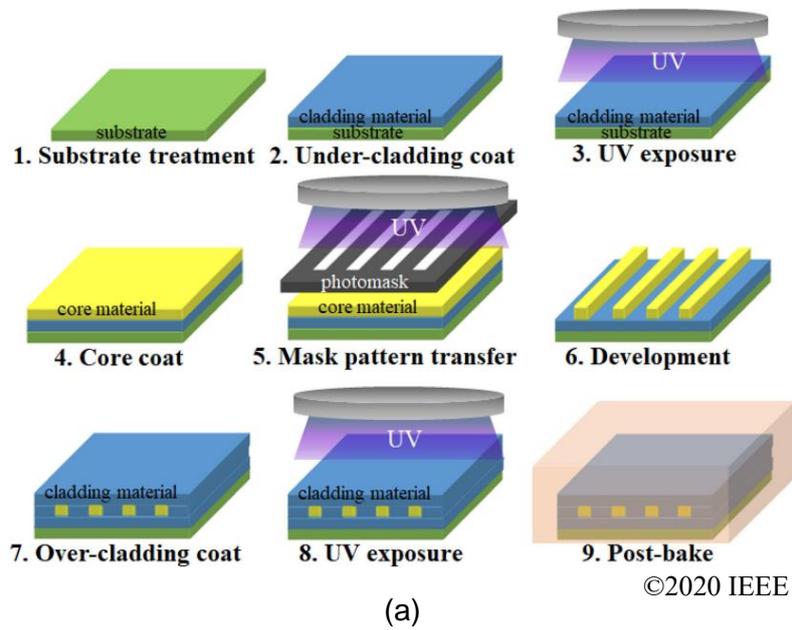
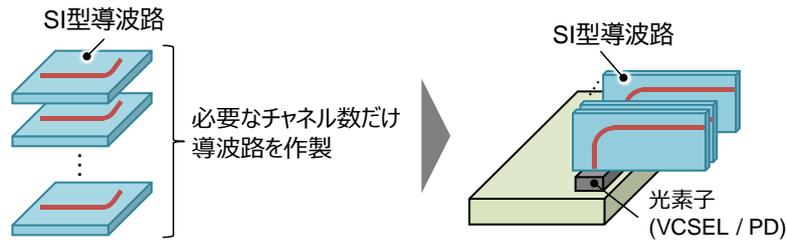


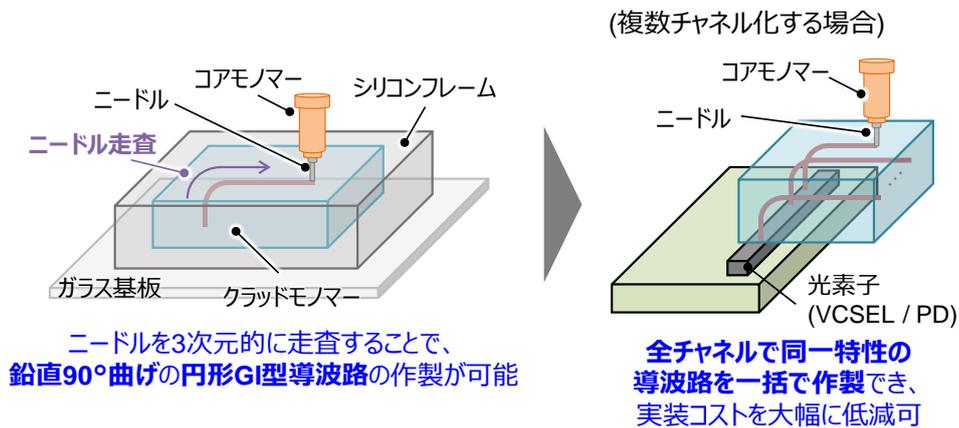
Fig. 1-20 (a)フォトリソグラフィ（直接露光法）によるSI型ポリマー導波路の作製手順,
(b)作製された光導波路の断面写真[35]



作製した導波路を1つずつ光素子(VCSEL/PD)と精密に位置合わせ

Fig. 1-21 SI 型光導波路を用いたマルチチャネル光実装

我々の研究室では、光閉じ込め効果が大きく円形 GI 型かつ 3 次元の導波路形成が可能な Mosquito 法を用いたポリマー光導波路の研究を進めている。Mosquito 法の詳細は 2 章以降で述べるが、Fig. 1-22 に示すように、コアモノマーを吐出するニードルを 3 次的に走査することで鉛直 90°曲げの円形 GI 型導波路の作製が可能である。さらに、作製条件を調整することで、全チャネルで同一特性の導波路を一括で作製することができる上に、100 μm 以下の狭ピッチ化にも対応できる。これにより、低損失な光路変換だけでなく、将来の CPO に向けた超高密度な光実装の実現も期待できる。しかし、円形 GI 型ポリマー導波路を用いた 90°光路変換で、光トランシーバの小型、高効率化を両立するには、接続する光素子、光ファイバに応じて 90°曲げ導波路の構造を最適化する必要がある。そこで本研究では、小型で高効率な光結合を実現するために、Mosquito 法を用いた 90°曲げ円形 GI 型ポリマー導波路の構造（曲げ半径，コア径，NA）の最適化を検討する。第 2 章で先行研究を，第 4 章で提案手法の詳細を説明する。



ニードルを3次的に走査することで、鉛直90°曲げの円形GI型導波路の作製が可能

全チャネルで同一特性の導波路を一括で作製でき、実装コストを大幅に低減可

Fig. 1-22 Mosquito 法を用いた導波路形成とマルチチャネル化

1.3. 本研究の目的

本研究では、HDC のブレードサーバの I/O スループット増大に必要不可欠である光トランシーバの小型・高密度化に関する検討を行う。HDC で最も多く利用されている 500 m 以下の伝送距離に注目し、マルチモードファイバリンク向けの光トランシーバの小型・高密度

化を実現するために、「IC・光素子の高密度集積と低クロストーク特性を両立する高周波電気実装」と、「光素子-GI-MMF 間の光結合部の小型化と高効率化を両立する光実装」に関して検討を行った。高周波電気実装に関しては、「狭幅絶縁層を有するグランド電極による高集積電気実装」を提案し、等価回路モデルを用いたシミュレーションで最適な絶縁層幅を検討し、実際に光トランシーバを試作して GI-MMF で 100 m の光リンクの実現を目的とした。光実装に関しては、狭ピッチかつ 3 次元で円形 GI コアの導波路を形成可能な我々の独自手法である Mosquito 法を用いた「90°曲げ円形 GI 型ポリマー光導波路による低損失光結合」を提案した。小型で高効率な光結合には導波路構造の最適化が必要であるため、評価基板を試作して複数の高速 VCSEL の出射ビーム特性を明らかにした後に、光線追跡シミュレータを用いて光導波路の最適構造（曲げ半径、コア径、NA）設計を行い、提案技術の効果と光トランシーバへの適用可能性を明らかにすることを目的とした。

1.4. 本論文の構成

本研究では、前節までに示した技術課題を解決し、小型で高密度な光トランシーバの実現に向けて、研究過程と得られた成果を全 5 章にまとめた。

第 1 章は、本章であり、研究の背景およびマルチモードファイバリンク向けの光トランシーバの課題について説明し、本研究の目的を示した。

第 2 章では、光トランシーバを構成する素子・デバイスについて概説し、さらに「TRx クロストーク低減手法」および「ポリマー導波路を用いた 90°光路変換」の先行研究について説明し、提案技術である「狭幅絶縁層を有するグランド電極」と「90°曲げ円形 GI 型ポリマー光導波路」の詳細を説明した。さらに、提案する光トランシーバに求められるリンク性能についても概説した。

第 3 章では、狭幅絶縁層を有するグランド電極に関して等価回路モデルを用いてその効果を説明した上で、基板の層構成および電極構造を反映した高精度な等価回路モデルを構築し、シミュレーションで提案技術の効果を示した。また、ワーストケース（光トランシーバの筐体温度 70°C）での動作を想定して提案構造の熱シミュレーションを行い、高温動作でも VCSEL の温度が動作上限を超過しないことを示した。さらに、提案構造を適用した光トランシーバを試作し、一般フォームファクタである QSFP と比較してフットプリントを約 52 %小型化し、伝送速度 25 Gb/s かつ 4 ch 動作で 100 m の光リンクが可能であることを実証した。また、横幅 19 インチの 1 U ラックサーバへ本研究の光トランシーバを適用したところ、最大で 72 ポートのトランシーバを設置可能で、総伝送容量 14.4 Tb/s が実現可能であることを示した。

第 4 章では、90°曲げ円形 GI 型ポリマー光導波路の小型・低損失光結合構造の検討のために、まず複数の高速 VCSEL のビーム径と NA の特性を明らかにした。評価した VCSEL の特性を基に、曲げ導波路の構造検討を行ったところ、曲げ半径に応じて導波路のコア径と NA の最適化が必要であることを明らかにした。さらに、実際の光トランシーバに 90°曲げ

ポリマー導波路を適用するには、ボンディングワイヤによって生じる 100 μm 程度のギャップによって結合損失が増加することを示し、高屈折率樹脂をギャップに挿入することで結合損失を低減できることを明らかにした。また、光線追跡シミュレーションを用いてポリマー光導波路の構造を最適化し、小径の曲げ導波路で 3 dB 以下（送受信合計）の低損失な光結合が実現できることを示した。さらに、曲げ半径が 1 mm の 90°曲げ円形 GI 型ポリマー光導波路を用いて 100 m OM3-MMF 光リンクに成功し、90°曲げポリマー光導波路の有効性を実証した。

第 5 章は、本研究の結論であり、提案した小型・高密度光トランシーバについて総括し、今後の展望を述べた。

参考文献

- [1] 一般社団法人 日本経済団体連合会, “Society 5.0 - とともに創造する未来 - ,” (2018).
https://www.keidanren.or.jp/policy/2018/095_honbun.pdf (2023 年 1 月閲覧)
- [2] 内閣府, “Society 5.0,” (2018).
https://www8.cao.go.jp/cstp/society5_0/index.html (2023 年 1 月閲覧)
- [3] T. Abe, S. Takahashi, and T. Hagiwara, “Automatic Generation of Training Data for Deep Learning in AR-based Transportation Support System,” in Proceedings of 2020 IEEE International Conference on Consumer Electronics (ICCE), (2021).
- [4] 経済産業省, “デジタルインフラを巡る現状と課題,” (2021).
https://www.meti.go.jp/policy/mono_info_service/joho/conference/semicon_digital/0002/03.pdf (2023 年 1 月閲覧)
- [5] Cisco, Cisco Global Cloud Index: Forecast and Methodology, 2016-2021, Cisco Public, C11-738085-02, (2018).
- [6] IDC メディアセンタ, “国内データセンター延床面積予測を発表,” (2022).
<https://www.idc.com/getdoc.jsp?containerId=prJPJ49021022> (2023 年 1 月閲覧)
- [7] Synergy Research Group, “Hyperscale Data Center Count Grows to 659 – ByteDance Joins the Leading Group,” (2022).
<https://www.srgresearch.com/articles/hyperscale-data-center-count-grows-to-659-bytedance-joins-the-leading-group> (2023 年 1 月閲覧)
- [8] M. Nooruzzaman and X. Fernando, “Hyperscale Data Center Networks with Transparent HyperX Architecture,” IEEE Communications Magazine, **59**(6), pp. 120-125 (2021).
- [9] E. Suffern and N. Strole, “Design Considerations for High-Speed Internetworking Among Compute Blades within a Blade Server Chassis,” in Proceedings of 28th Annual IEEE International Conference on Local Computer Networks 2003 (LCN '03), (2003).

- [10] IEEE 802.3, “Beyond 400 Gb/s Ethernet Study Group,” (2021).
<https://www.ieee802.org/3/B400G/index.html> (2023 年 1 月閱覽)
- [11] IEEE 802.3 Ethernet Working Group, (2022).
<http://www.ieee802.org/3/> (2023 年 1 月閱覽)
- [12] Panasonic, “超低伝送損失・高耐熱多層基板材料 MEGTRON7 | R-5785(N), R-5785(GN), R-5785(GE), R-5785(R),” (2014).
<https://industrial.panasonic.com/jp/products/pt/megtron/megtron7> (2023 年 1 月閱覽)
- [13] K. Koo, P. Vuppunutala, J. Nadolny, A. Talebzadeh, Y. Chen, Q. Wang, B. Copper, D. Pommerenke, and J. L. Drewniak, “Design of Flyover QSFO(FQSFP) for 56+ Gbps applications,” DesignCon 2017 (2017).
- [14] B. Zhang, K. Khanoyan, H. Hatamkhani, H. Tong, K. Hu, S. Fallahi, K. Vakilian, and A. Brewster, “A 28Gb/s multi-standard serial-link transceiver for backplane applications in 28nm CMOS,” in Proceedings of 2015 IEEE International Solid-State Circuits Conference (ISSCC), pp. 52-53 (2015).
- [15] T. Norimatsu, T. Kawamoto, K. Kogo, N. Kohmu, F. Yuki, N. Nakajima, T. Muto, J. Nasu, T. Komori, H. Koba, T. Usugi, T. Hokari, T. Kawamata, Y. Ito, S. Umari, M. Tsuge, T. Yamashita, M. Hasegawa, and K. Higeta, “A 25Gb/s multistandard serial link transceiver for 50dB-loss copper cable in 28nm CMOS,” in Proceedings of 2016 IEEE International Solid-State Circuits Conference (ISSCC), pp. 60-61 (2016).
- [16] T. Shibasaki, T. Danjo, Y. Ogata, Y. Sakai, H. Miyaoka, F. Terasawa, M. Kudo, H. Kano, A. Matsuda, S. Kawai, T. Arai, H. Higashi, N. Naka, H. Yamaguchi, T. Mori, Y. Koyanagi, and H. Tamura, “A 56Gb/s NRZ-electrical 247mW/lane serial-link transceiver in 28nm CMOS,” in Proceedings of 2016 IEEE International Solid-State Circuits Conference (ISSCC), pp. 65-66 (2016).
- [17] E. Depaoli, E. Monaco, G. Steffan, M. Mazzini, H. Zhang, W. Audoglio, O. Belotti, A. A. Rossi, G. Albasini, M. Pozzoni, S. Erba, and A. Mazzanti, “A 4.9pJ/b 16-to-64Gb/s PAM-4 VSR transceiver in 28nm FDSOI CMOS,” in Proceedings of 2018 IEEE International Solid-State Circuits Conference (ISSCC), pp. 112-113 (2018).
- [18] J. Hudner, D. Carey, R. Casey, K. Hearne, P. W. A. F. Neto, I. Chlis, M. Erett, C. F. Poon, A. Laraba, H. Zhang, S. Lalith C. Ambatipudi, D. Mahashin, P. Upadhyaya, Y. Frans, and K. Chang, “A 112Gb/s PAM4 Wireline Receiver using a 64-way Time-Interleaved SAR ADC in 16nm FinFET,” in Proceedings of 2018 IEEE Symposium on VLSI Circuits, pp. 47-48 (2018).
- [19] K. H. Tan, P. C. Chiang, Y. Wang, H. Zhao, A. Roldan, H. Zha, N. Narang, S. W. Lim, D. Carey, S. Lalith C. Ambatipudi, P. Upadhyaya, Y. Frans, and K. Chang, “A 112-Gb/s PAM4 Transmitter in 16nm FinFET,” in Proceedings of 2018 IEEE Symposium on VLSI Circuits, pp. 45-46 (2018).

- [20] M. Pisati, F. D. Bernardinis, P. Pascale, C. Nani, M. Sosio, E. Pozzati, N. Ghittori, F. Magni, M. Garampazzi, G. Bollati, A. Milani, A. Minuti, F. Giunco, P. Uggetti, I. Fabiano, N. Codega, A. Bosi, N. Carta, D. Pellicone, G. Spelgatti, M. Cutrupi, A. Rossini, R. Massolini, G. Cesura, and Ivan Bietti, "A Sub-250mW 1-to-56Gb/s Continuous-Range PAM-4 42.5dB IL ADC/DAC-Based Transceiver in 7nm FinFET," in Proceedings of 2019 IEEE International Solid-State Circuits Conference (ISSCC), pp. 116-117 (2019).
- [21] M. A. LaCroix, H. Wong, Y. H. Liu, H. Ho, S. Lebedev, P. Krotnev, D. A. Nicolescu, D. Petrov, C. Carvalho, S. Alie, E. Chong, F. A. Musa, and D. Tonietto, "A 60Gb/s PAM-4 ADC-DSP Transceiver in 7nm CMOS with SNR-Based Adaptive Power Scaling Achieving 6.9pJ/b at 32dB Loss," in Proceedings of 2019 IEEE International Solid-State Circuits Conference (ISSCC), pp. 114-115 (2019).
- [22] Y. Krupnik, Y. Perelman, I. Levin, Y. Sanhedrai, R. Eitan, A. Khairi, Y. Landau, U. Virobnik, N. Dolev, A. Meisler, A. Cohen, "112 Gb/s PAM4 ADC Based SERDES Receiver for Long-Reach Channels in 10nm Process," in Proceedings of 2019 IEEE Symposium on VLSI Circuits, C22-1 (2019).
- [23] J. Im, K. Zheng, C.-Huei A. Chou, L. Zhou, J. W. Kim, S. Chen, Y. Wang, H.-W. Hung, K. Tan, W. Lin, A. B. Roldan, D. Carey, I. Chlis, R. Casey, A. Bekele, Y. Cao, D. Mahashin, H. Ahn, H. Zhang, Y. Frans, and K. Chang, "A 112-Gb/s PAM-4 Long-Reach Wireline Transceiver Using a 36-Way Time-Interleaved SAR ADC and Inverter-Based RX Analog Front-End in 7-nm FinFET," IEEE Journal of Solid-State Circuit, **56**(1), pp. 126-127 (2021).
- [24] J. Kim, S. Kundu, A. Balankutty, M. Beach, B. C. Kim, S. Kim, Y. Liu, S. K. Murthy, P. Wali, K. Yu, H. Seok Kim, C.-C. Liu, D. Shin, A. Cohen, Y. Fan, and F. O'Mahony, "A 224Gb/s DAC-Based PAM-4 Transmitter with 8-Tap FFE in 10nm CMOS," in Proceedings of 2021 IEEE International Solid-State Circuits Conference (ISSCC), pp. 114-115 (2021).
- [25] S. Kiran, A. Balankutty, Y. Liu, R. Dokania, H. Venkataraman, P. Wali, S. Kim, Y. Krupnik, A. Cohen, and Frank O'Mahony, "A 56GHz Receiver Analog Front End for 224Gb/s PAM-4 SerDes in 10nm CMOS," in Proceedings of 2021 IEEE Symposium on VLSI Circuits, C21-1 (2021).
- [26] M.-A. LaCroix, E. Chong, W. Shen, E. Nir, F. A. Musa, H. Mei, M.-M. Mohsenpour, S. Lebedev, B. Zamanlooy, C. Carvalho, Q. Xin, D. Petrov, H. Wong, H. Ho, Y. Xu, S. N. Shahi, P. Krotnev, C. Feist, H. Huang, and D. Tonietto, "A 116Gb/s DSP Based Wireline Transceiver in 7nm CMOS achieving 6pJ/b at 45dB Loss in PAM-4/Duo-PAM-4 and 52dB in PAM-2," in Proceedings of 2021 IEEE International Solid-State Circuits Conference (ISSCC), pp. 132-133 (2021).
- [27] 光回路実装技術委員会, "光回路実装技術ロードマップ 2019 年度版「50Tb/s 超データ伝送を支える高密度光トランシーバと光・電気実装技術の展望」," エレクトロニクス実装学会 (2020).

-
- [28] M. Chacinski, N. Chitica, S. Molin, N. Lalic, and O. Sahlén, “25.78 Gbps data transmission with 850 nm multimode VCSEL packaged in QSFP form factor module,” in Proceedings of Optical Fiber Communications Conference 2013, Paper OW1B.1 (2013).
- [29] K. Nagashima, Uemura, A. Izawa, Y. Ishikawa, and H. Nasu, “A very high-dense on-board optical module realizing >1.3 Tb/s/Inch²,” in Proceeding of IEEE Electronic Components and Technology Conference, pp. 532-537 (2017).
- [30] F. Yuuki, K. Kogo, T. Norimatsu, N. Kohmu, T. Kawamoto, N. Nakajima, T. Mutou, “Impedance matching method for jitter reduction of 28Gbps retimer,” in Proceedings of 2013 3rd IEEE CPMT Symposium Japan, pp. 216-219 (2015).
- [31] N. Matsushima, N. Chujo, T. Takai, and T. Yazaki, “A 25 Gb/s \times 4-ch, 8 \times 8 mm small size optical transceiver module for optical interconnection,” in Proceedings of 2013 3rd IEEE CPMT Symposium Japan (2013).
- [32] H. Nasu, “Short-Reach Optical Interconnects Employing High-Density Parallel-Optical Modules,” IEEE Journal of Selected Topics in Quantum Electronics, **16**(5), pp. 1337-1346 (2010).
- [33] Y. Morimoto and T. Ishigure, “Low-loss Light Coupling Design for a Multimode Polymer Optical Waveguide via 45-degree Mirrors,” in Proceedings of 2015 IEEE CPMT Symposium Japan (ICSJ), pp. 118-121 (2015).
- [34] D. D. Evans, Jr., “Active Optica Cable Transceiver Packaging Trends and Die Bonding Case Studies,” 2015 China Semiconductor Technology International Conference (2015).
- [35] Y. Morimoto, H. Matsui, M. Hikita, and T. Ishigure, “Polarization Dependence of Optical Properties of Single-Mode Polymer Optical Waveguides Fabricated Under Different Processes at 1310/1550 nm,” Journal of Lightwave Technology, **38**(14), pp. 3670-3676 (2020).

第 2 章

マルチモード光リンク向け小型・高密度光トランシーバ

2.1. 緒言

第 1 章で述べたように、社会システムの高度化に向けて HDC に流れるトラフィック量が急増しており、HDC を構成するブレードサーバ（特にサーバやスイッチ）の I/O スループット向上が求められている。I/O スループットの向上には、光トランシーバの小型・高密度化が必須であり、高集積化と低 TRx クロストーク化、光素子-光ファイバ間光結合の小型化と低損失化を両立する必要がある。そこで本研究では、低 TRx クロストーク特性および小型・高効率な光結合を有する光トランシーバの実現を目指す。

この章では、まず光トランシーバを構成する部品および要素について述べ、次に、TRx クロストーク低減の先行研究について説明する。その後、小型・高効率な光結合に有望なデバイスであるポリマー光導波路について述べ、ポリマー光導波路を用いた光結合の先行研究から光トランシーバ適用時の課題を明らかにする。さらに、90°曲げポリマー光導波路による小型・高効率光結合の可能性について説明し、当研究室の独自技術である円形 GI 型で任意な形状の光導波路を作製可能な Mosquito 法について紹介する。最後に、本研究で提案する光トランシーバの構造について述べ、光リンクバジェットから算出した TRx クロストークおよび光結合の要求性能について述べる。

2.2. マルチモード光リンク向け小型・高密度光トランシーバ

光トランシーバは、フォームファクタに固定された有機多層基板に、電気コネクタ、光源、受光器、送受信 IC、光コネクタ、光ファイバが集積実装された構成であり、変調方式や光波長、伝送距離は IEEE 802.3 で定義されている[1]。例えば、100 m 以下の短距離伝送では、850 nm 帯のマルチモード光ファイバが利用されるが、長距離 (> 100 m) 伝送では、波長分散の小さな 1310 nm 帯、または損失が最低となる 1550 nm 帯のシングルモード光ファイバが用いられる。マルチモード光伝送用の光源には VCSEL が利用され、シングルモード伝送用の光源には端面出射型のレーザが用いられる。本研究では、光トランシーバ間をマルチモード光ファイバで接続したマルチモード光リンクを想定しており、光トランシーバは Fig. 2-1 に示すように VCSEL, PD, GI-MMF, LDD, TIA で構成される。以下では、VCSEL, PD, GI-MMF, LDD, TIA について概説する。

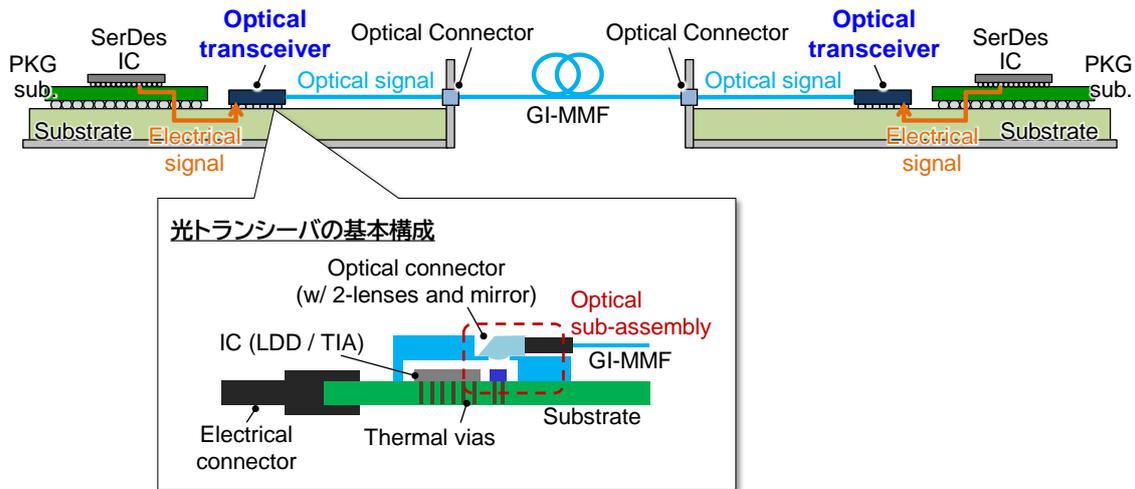
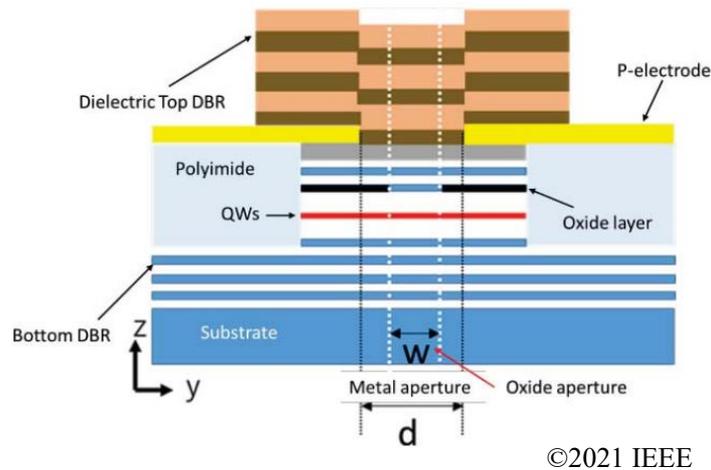


Fig. 2-1 マルチモード光リンクと光トランシーバの基本構成

■ 光源: 垂直面発光レーザ (VCSEL)

長距離 (>10 km) のシングルモード光リンクで用いられる端面出射型のファブリペロ型レーザダイオード (FP-LD: Fabry-Pérot Laser Diode) や分布帰還型レーザダイオード (DFB-LD: Distributed Feedback) に対し、マルチモード光リンクでは、低コスト化と低電力化のために VCSEL が利用される。

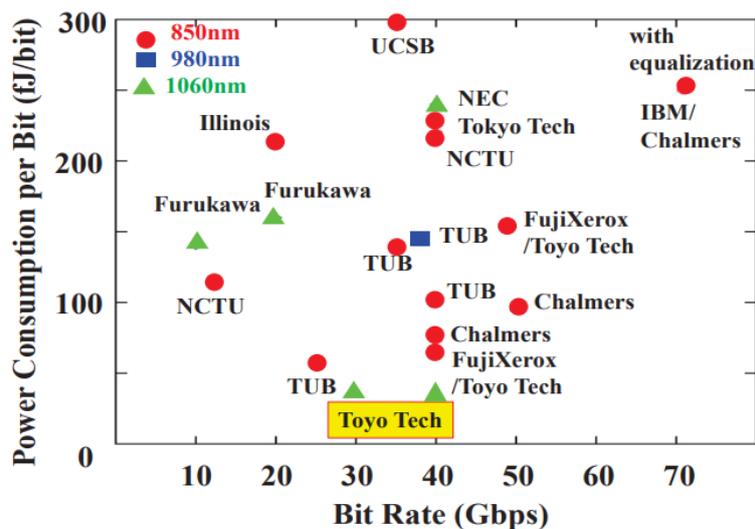
Fig. 2-2 に、VCSEL 構造の概略図を示す。VCSEL は、LD と異なり半導体の積層面に対して垂直な方向に活性層と共振ミラーを形成するため、誘導放出光も積層面に垂直な方向に出力される[2]。VCSEL の活性層の材料によって発光波長を変化させることが可能で、GaInP 材料では 658 nm[3]、AlGaAs 材料では 780 ~ 850 nm で発光させることができる[4]。マルチモード光リンクでは、一般に活性層に AlGaAs 材料の VCSEL が用いられる。VCSEL は、活性層近傍の AlGaAs 層をウェット酸化により酸化狭窄することで、横方向の光閉じ込めが可能になり狭出射かつ円形のビームを得ることができる。さらに、共振器長が数百 μm の FP-LD や DFB-LD に比べて、共振器サイズを 2~3 桁程度小さくできるため、閾値電流を 10 μA 程度にまで小さくでき、消費電力が低い点も利点である[4]。また、ウエハの平面上に出射面を並べることができるためアレイ化が容易で、ウエハの状態での検査が行えるため、FP-LD や DFB-LD などの端面出射型のレーザに比べてコスト性に優れている。これらの利点から、VCSEL はマルチモード光リンクとして非常に魅力的な光源として利用されている。活性層材料や構造を工夫すると 850 nm よりも長波帯での発光やシングルモード化が可能で、VCSEL の低電力性・低コスト性を活かしつつ、シングルモードファイバを用いた長距離 (> 1 km) 光リンクに向けた研究開発も進められている。例えば、活性層に GaInNAsSb を採用し波長 1300 nm で発光する VCSEL[5]や、マルチモードファイバで波長分散の小さな 1060 nm 帯で動作させるために InGaAs/GaAs 歪量子井戸活性層を採用した VCSEL も報告されている[6]。



©2021 IEEE

Fig. 2-2 VCSEL の構造[7]

現在は, 25 Gbaud 級の NRZ (Non-Return to Zero) や PAM4 (4-level Pulse Amplitude Modulation) に対応した VCSEL が製品化されており, 光トランシーバのさらなる伝送容量増大に向けてデータ伝送速度向上に関する研究も進められている[7]. Fig. 2-3 に, 高速 VCSEL の伝送速度と電力効率の関係を示す. 70 Gb/s クラスの伝送速度を有する VCSEL が IBM 社より報告されているが, 現状の消費電力は 250 fJ/bit で 50 Gb/s 級よりも大きい. 一方, 50 Gb/s 級 VCSEL では, 電力効率が 100 fJ/bit を下回るものが発表されており, 今後, >50 Gb/s 級 VCSEL のさらなる高速化・低電力化が期待されている. また近年では, 波長分割多重 (SWDM: Shortwave Wavelength Division Multiplexing) 向けに 980 nm や 1060 nm の長波長帯で発光する VCSEL の開発も進められており, 光トランシーバのさらなる伝送容量の向上に重要な素子として期待されている[8].



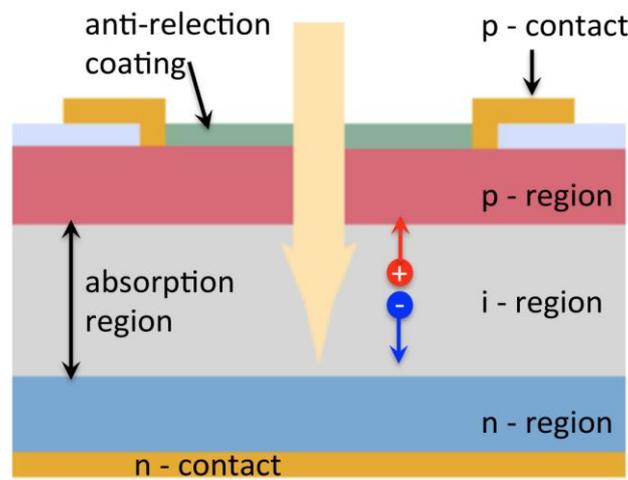
©2021 IEEE

Fig. 2-3 高速 VCSEL の伝送速度と電力性能[7]

■ 受光器: フォトダイオード(PD)

マルチモード光リンクでは、低コスト化、低電力化のために高速変調が可能な VCSEL を用いることは上記で述べた。VCSEL で電気信号を光信号に変換しているため、光ファイバで伝送された光信号を、再び電気信号に変換する必要がある。光信号を電気信号に変換する受光器が、半導体の p-n 接合を利用したフォトダイオード (PD: Photodiode) である。応答速度が速く光通信に用いられているものは、主に PIN (P-Intrinsic-N) 型 PD とアバランシェフォトダイオード (APD: Avalanche Photodiode) の 2 種類である[9]。PIN 型 PD は、半導体の光電効果によって生じる電流を利用している PD であり、主に短距離通信で利用されている。一方 APD は、光電効果で発生した電子を高電界で加速する雪崩降伏 (アバランシェ) 現象を利用する PD で、電子 (電流) を何倍にも増幅させる効果を有している。このため、APD は PIN 型 PD に比べて高感度という特徴があり、長距離光通信の受光器として利用されている。本研究では、低コスト化と低電力化の両立のために PIN 型 PD を用いる。

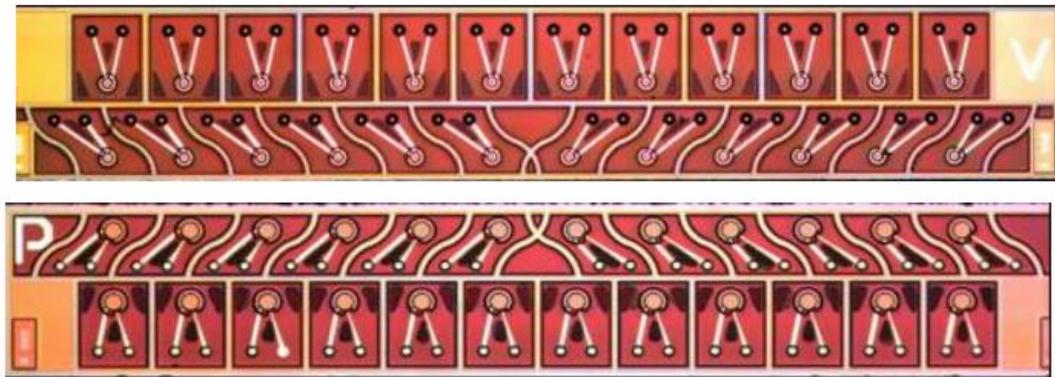
PIN 型 PD の特徴を Fig. 2-4 を用いて説明する[10]。光トランシーバの受光器としては、高感度かつ高速動作が求められるため、空乏層で効率よく光を吸収しつつ、p-n 接合の容量を小さくすることが重要である。そこで、i 層には光吸収材料である InGaAs 材料を InP 材料 (p 型層および n 型層) で挟んだ構造とし、InP 基板上に結晶成長させる。i 層に不純物がドーパされていない真性半導体とすることで、厚い空乏層と pn 接合の容量を低減することができ、高感度化と高速動作が可能となる[10]。



©2014 IEEE

Fig. 2-4 PIN 型 PD の構造[10]

Fig. 2-5 に、二次元アレイ化された VCSEL と PD の実装例を示す。Fig. 2-5 で、上側二列が VCSEL、下側二列が PD である。VCSEL、PD ともに面発光および面受光ができるという特徴より、光素子の集積実装が可能となる。本研究で用いる光トランシーバも、集積化された VCSEL と PD を適用して高密度な光トランシーバを実現する。



©2010 IEEE

Fig. 2-5 2 × 12 チャンネル VCSEL/PD アレイ [11]

■ 光ファイバ: GI-MMF

短距離 (< 500 m) の光リンクに用いられる GI-MMF は、コアサイズが 50 μm と大きく、長距離の光リンクに用いられるシングルモードファイバ (SMF: Single Mode Fiber) に比べて、VCSEL/PD および光コネクタとの位置合わせ精度が緩和されるため、実装コストを低減できるという利点がある。HDC で使用される GI-MMF は、ファイバのタイプごとに有効モード帯域幅が規定されている。Table 2-1 に、これまでに標準化団体で規格化された GI-MMF の種類と伝送帯域を示す [12]。OM1 と OM2 の MMF は、発光ダイオード (LED) 用に規格化された MMF である。OM3 以上のカテゴリは、10 Gb/s を超える信号伝送速度に対応するために、高速変調可能な VCSEL の使用を想定して規格化された。VCSEL はファイバのコア中心付近を励振させることができるため、材料分散の影響を除去した限定モード励振 (RML: Restricted Mode Launch) が可能である。そのため、VCSEL の利用を想定した OM3 以上のカテゴリでは、全モード励振だけでなく限定モード励振の伝送帯域も規定されている。

Table 2-1 GI-MMF の種類と最小モード帯域 [12]

ファイバ タイプ	コア径	最小モード帯域				
		全モード励振 (OFL)			限定モード励振 (RML)	
		波長 850 nm	波長 953 nm	波長 1300 nm	波長 850 nm	波長 953 nm
OM1	62.5 μm	200 MHz·m	—	500 MHz·m	—	—
OM2	50.0 μm	500 MHz·m	—	500 MHz·m	—	—
OM3	50.0 μm	1500 MHz·m	—	500 MHz·m	2000 MHz·m	—
OM4	50.0 μm	3500 MHz·m	—	500 MHz·m	4700 MHz·m	—
OM5	50.0 μm	3500 MHz·m	1850 MHz·m	500 MHz·m	4700 MHz·m	2470 MHz·m

さらに、Table 2-1 に示す伝送帯域に応じて、GI-MMF の最大伝送距離が IEEE 802.3 で規格化されている。Table 2-2 に、イーサネット規格（伝送速度）ごとの GI-MMF の最大伝送距離を示す[13, 14]。例えば、最新の 400GBASE-SR8 では、53.125 Gb/s PAM4 に対して OM3-MMF で 70 m、OM4 および OM5 の MMF で 100 m と規定されている。また、1 芯のファイバで双方向通信することでリンクコストを低減し、400GbE の普及を狙った 400GBASE-SR4.2 も規格化されている。この規格の伝送速度も 53.125 Gb/s PAM4 であるが、OM5-MMF の最大伝送距離は 150 m に延伸されている。このように、イーサネットの伝送容量およびファイバタイプによって最大伝送距離が異なるため、構築する光リンクに応じて光ファイバを適切に選択する必要がある。

Table 2-2 イーサネット規格と GI-MMF の最大伝送距離[13, 14]

イーサネット規格		単レーンあたりの 伝送速度	GI-MMF と最大伝送距離		
			OM3	OM4	OM5
IEEE 802.3cm	400GBASE-SR8	53.125 Gb/s PAM4	70 m	100 m	100 m
	400GBASE-SR4.2	53.125 Gb/s PAM4	70 m	100 m	150 m
IEEE 802.3bm	100GBASE-SR4	25.78125 Gb/s NRZ	70 m	100 m	150 m
IEEE 802.3ba	100GBASE-SR10	10.3125 Gb/s NRZ	100 m	150 m	—
	40GBASE-SR4	10.3125 Gb/s NRZ	100 m	150 m	—

■ VCSEL 駆動回路:LDD

上記で述べた VCSEL は、LED や FP-LD などと同様に電流駆動の素子である。高速電気信号は一般的に電圧信号として伝送されるため、VCSEL を高速電気信号で駆動するには電圧を電流に変換・調整する駆動回路（LDD）が必要になる。VCSEL の実装方法としては、電気接続用のパッドが VCSEL 発光面と同一面に存在し、ボンディングワイヤで接続する表面実装と、パッドが発光面と反対面に存在し、半田等で接続するフリップチップ実装が存在する。Fig. 2-6(a)にボンディングワイヤ実装、Fig. 2-6(b)にフリップチップ実装時の LDD の基本構成を示す。ドライバ回路の構成および動作は、どちらの実装方式でも同様に、ドライバ回路のトランジスタのドレイン側に接続した定電流源を、トランジスタの ON/OFF に応じて制御する。トランジスタが ON 状態のときは、トランジスタに電流が流れるため、VCSEL 側には電流が流れない。一方、トランジスタが OFF 状態のときは、VCSEL に電流が供給されて VCSEL が発光する。このように、LDD のトランジスタの状態を入力電気信号に応じて切り替えることで、VCSEL を高速で変調することが可能になる。

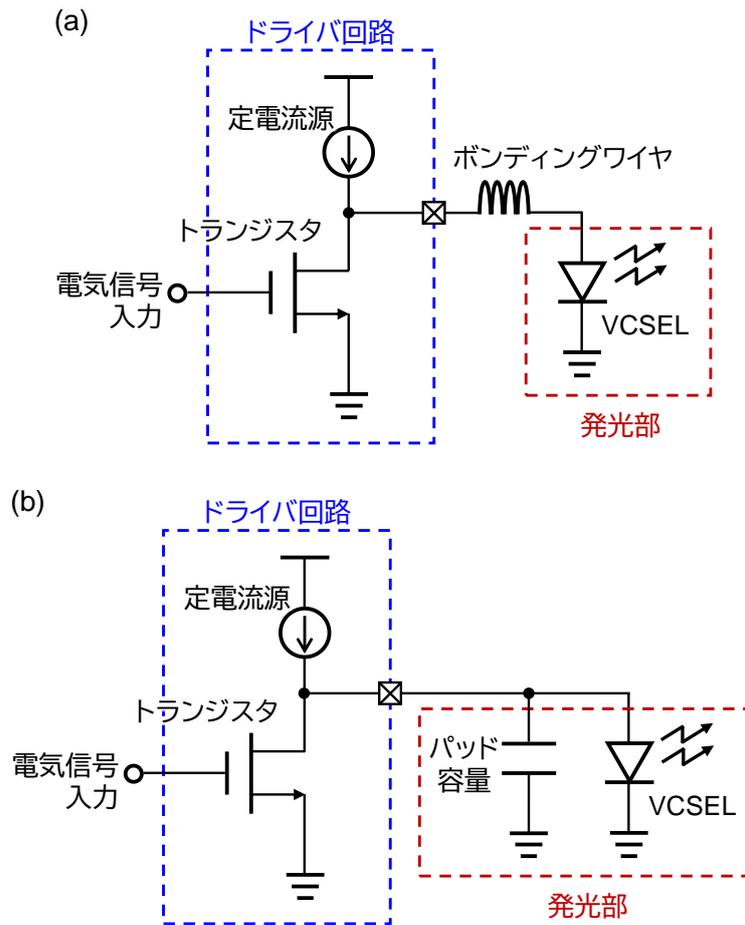


Fig. 2-6 LDD の基本構成

(a)ボンディングワイヤ実装時, (b)フリップチップ実装時

VCSEL をはじめとする直接変調型レーザは、緩和振動の影響が主要因となって変調周波数が制限される。緩和振動による帯域制限以外にも、伝送路やワイヤボンディングでの高周波損失の影響で、VCSEL の出力光信号の品質は劣化する。そのため、高品質な高速データ伝送には、緩和振動および高周波損失の影響を改善する必要がある。前者の問題に対しては、LDD のトランジスタ出力にインダクタ負荷を接続することでピーキング特性を得る技術 [15]や、多段の FIR (Finite Impulse Response) フィルタで構成される FFE (Feed Forward Equalizer) を適用した補償技術[16]が提案されている。後者に対しては、高周波損失を高ゲインのアナログアンプで補償する CTLE (Continuous Time Linear Equalizer) や、入力信号の時間方向のタイミング誤差を検出・補正する CDR (Clock Data Recovery) を適用することで、100 Gb/s PAM4 動作に成功した LDD が報告されている[17].

■ PD 電流－電圧変換回路:TIA

MMF で伝送された光信号が PD で電流信号に変換されるが、変換効率が高くないため非常に微弱 (\sim 数十 μA) である。さらに光トランシーバでは、データは電圧信号として伝送する必要があるため、微弱な電流を増幅し、さらに電圧信号に変換する必要がある。ここで、微弱な電流信号の増幅・変換を行う回路が TIA である。Fig. 2-7 に 25 Gb/s \times 4 ch の光トランシーバ用に開発された TIA の構成例を示す[18]。ノイズ対策のために PD の直近に TIA が配置・接続され、PD からの電流信号が TIA に入力される。TIA への入力電流信号は、プリアンプで増幅とインピーダンス変換を同時に行うことで電圧信号に変換される。その後、ポストアンプで信号を補正し、出力ドライバでインピーダンスを $50\ \Omega$ に調整して他の IC に向けて信号が出力される。高い増幅率による電流－電圧変換と広帯域性を両立するために、TIA は Fig. 2-7 のように多段のアンプで構成される[19]。

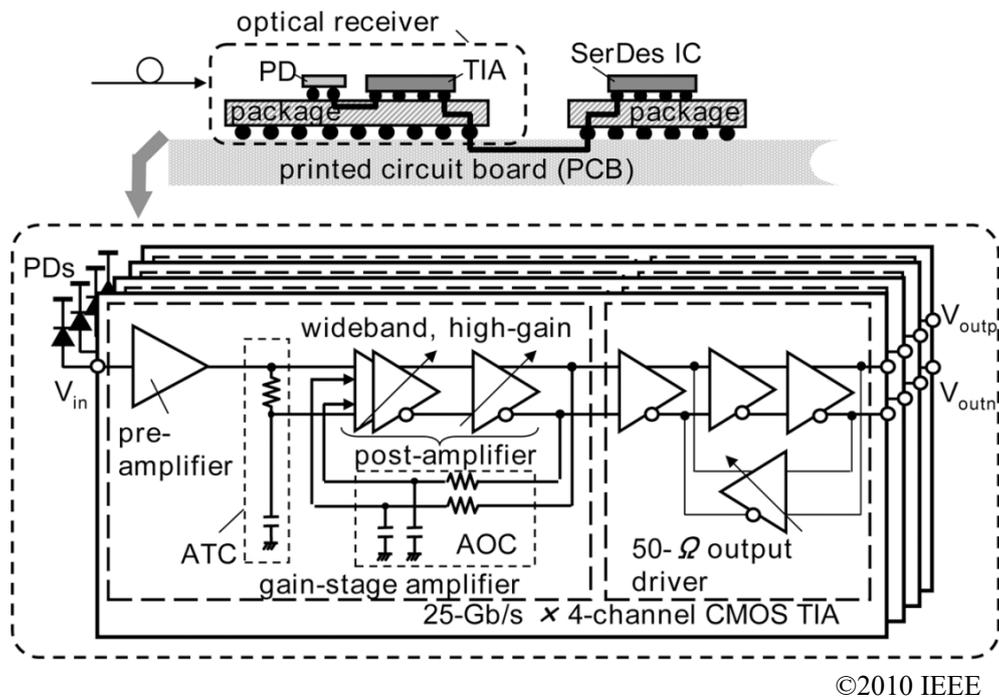


Fig. 2-7 25 Gb/s \times 4 ch TIA の構成例[18]

従来、TIA も CMOS プロセスで開発されていたが、CMOS プロセスは高速動作と高ゲインの両立が困難である。そこで現在では、広帯域なアナログ特性を持ち高速性と高ゲインを備えたバイポーラ・トランジスタと、低電力なロジック構築が可能な CMOS を組み合わせた、SiGe (シリコン・ゲルマニウム) BiCMOS 回路の適用が進んでいる。例えば、 $0.18\text{-}\mu\text{m}$ の SiGe BiCMOS プロセスを適用し、変調速度 50 Gb/s で最小受信感度が $-9.2\ \text{dBm}$ という高速性と高感度を両立した TIA が報告されている[20]。

2.3. TRx クロストーク低減に関する先行研究

小型・高密度光トランシーバの実現には、TRx クロストークの低減が必要であることは第 1 章で述べたが、現在、複数の手法が報告されているので、以下で概説する。

Fig. 2-8 に示すように、電気回路 (EIC: Electrical Integrated Circuit) とシリコンフォトニクスで作製された光回路 (PIC: Photonic Integrated Circuit) のフリップチップ同士を bumps で接続する実装技術が提案されている[21]。EIC と PIC を直接接続することで、配線長や寄生容量を最小限に抑えることができ、結果として高周波損失やクロストークを抑制できることが可能となる。しかし、本技術はシングルモード光リンク向けに開発された技術であり、表面実装型素子を用いるマルチモード光リンクには適用が困難という課題がある。

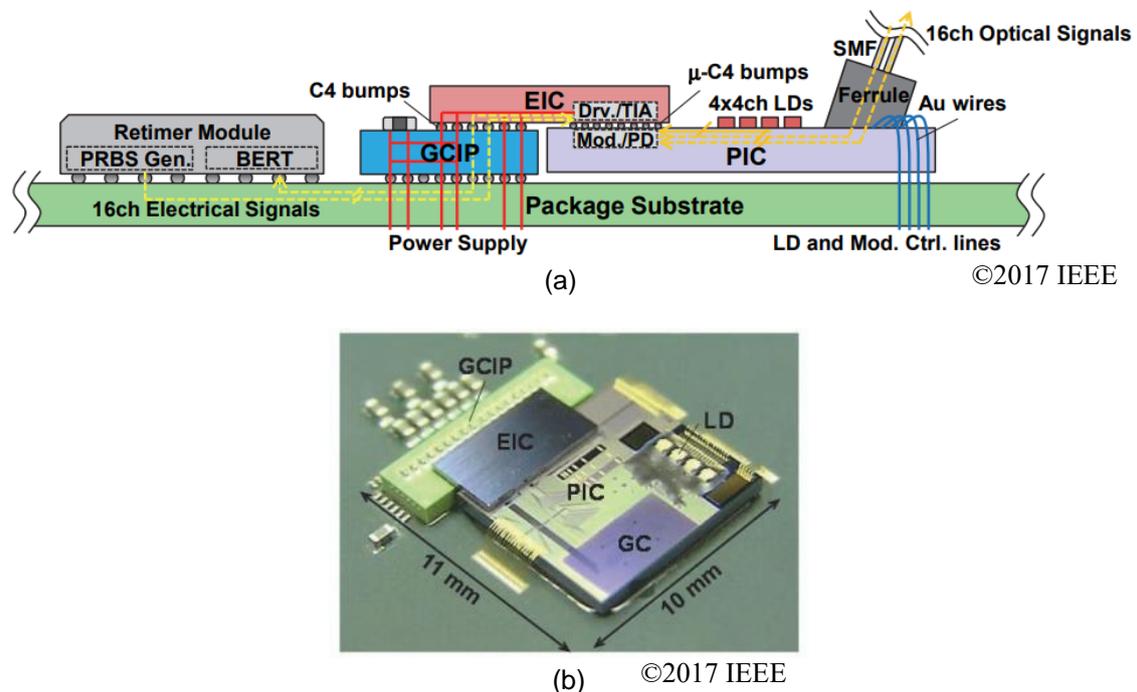


Fig. 2-8 (a) EIC と PIC の bumps 接続実装, (b) 実装写真[21]

マルチモード光リンク向けの手法として、Fig. 2-9 に示す実装手法が提案されている[22]。Fig. 2-9(b)や(c)に示すように、ベタグラウンドパターンやメタルブロックを VCSEL-PD 間に配置することで、TRx 間のシールド効果でクロストークを低減している。Fig. 2-9 (b)の構造とすることで、Fig. 2-9(a)に比べてクロストーク量を 15 dB 抑制することができ、Fig. 2-9(c)の構造にすることでさらにクロストークを 15 dB 抑制 (Fig. 2-9(a)と比べるとクロストーク量を 30 dB 抑制) 可能であると報告されている[22]。この手法は、TRx クロストークの抑制に非常に効果のある手法であるが、ベタグラウンドパターンの作製やメタルブロックの配置で実装面積が増大してしまうため、超小型光トランシーバ向けの実装技術としては適していないと考えられる。

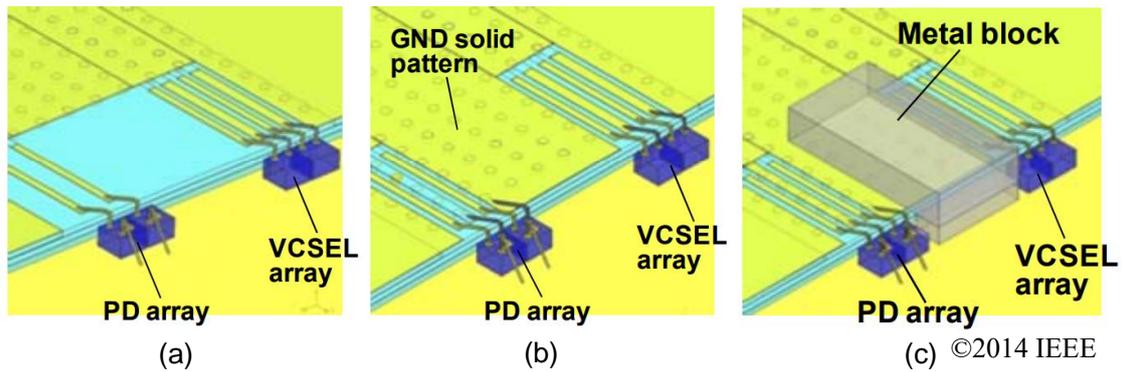


Fig. 2-9 (a) シールドなし, (b) グランド電極によるシールド,
(c) メタルブロックによるシールド[22]

また, Fig. 2-10 に示すような, LD と PD の実装位置の工夫で TRx クロストークを低減する手法も報告されている[23]. 本手法では, LD と PD を段違いに配置し, その間にベタパターンを作製することでクロストーク低減を実現している. 本技術も TRx クロストーク低減に有効であるが, 実装面積が増加するため超小型光トランシーバには適していない.

以上より, 従来手法では高密度化と低クロストーク特性の両立が困難であることが判明した. そこで本研究では, これらを両立する実装技術について検討を行った. その詳細は第 3 章で説明する.

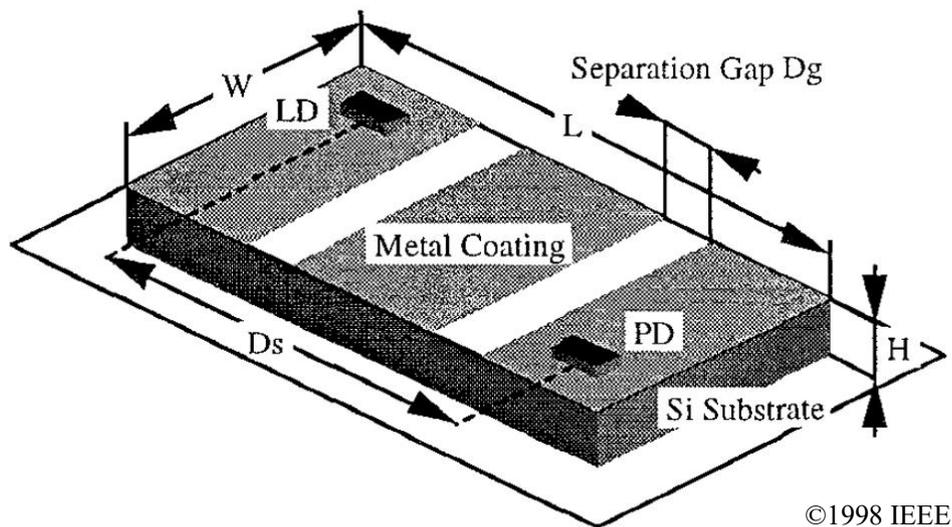


Fig. 2-10 LD と PD の段違い配置によるクロストーク低減手法[23]

2.4. ポリマー導波路を用いた高効率光結合

第 1 章にて、光素子の高速・広帯域化にともなって、小型化と高効率を両立する光素子-MMF 間の光結合が困難になっていることを述べた。近年、小型で高効率な光結合の実現に向けて、ポリマー光導波路の研究開発および応用検討が盛んに進められている。本節では、ポリマー光導波路の構造および特性、提案されている光結合技術の先行研究について概説し、当研究室で研究を進めている Mosquito 法と 90°曲げ円形 GI 型コア導波路を用いた高効率光結合の可能性について述べる。

2.4.1. ポリマー導波路の構造と特性

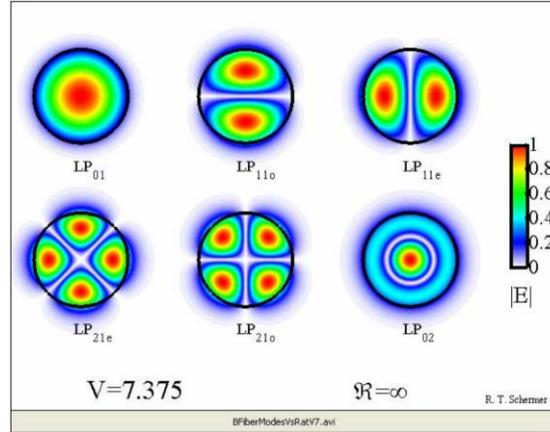
1.2 節で、光コネクタとして光導波路が適用されていることを述べたが、高密度な光配線が可能なポリマー導波路は、超小型光トランシーバの光コネクタとして注目されている。そこで本節では、ポリマー光導波路の構造や基本的な特性について述べ、さらに導波路を用いた光トランシーバについて紹介する。

ポリマー光導波路は、光ファイバと同様に、中心部に高屈折率のコアを有し、コアの外皮に低屈折率のクラッドを有する構造である。コアとクラッドの屈折率差により、コア内部に光を閉じ込めて伝搬させる。ポリマー光導波路は、伝搬モード数とコア内の屈折率分布で分類でき、各分類の特徴について以下で述べる。

■ 伝搬モード数による分類

ポリマー光導波路は、コア内部を伝搬する伝搬モード数に応じて、シングルモード導波路とマルチモード導波路に分類される。最低次の基底モードのみが存在する光導波路がシングルモード導波路で、複数の伝搬モードが存在する光導波路がマルチモード光導波路である。ここで、導波路内に存在する伝搬モードの伝搬定数と導波路内の実効的な伝搬速度である群速度は、伝搬モードごとに異なる値を有する。

伝搬モードが異なると、Fig. 2-11 に示すように電解分布が異なる[24]。Fig. 2-11 の結果は光ファイバの結果であるが、ポリマー光導波路でも同様の伝搬モードが発生する。ここで、光導波路のコア断面が真円形状で対称性がある場合では、伝搬モードの伝搬定数はほぼ等しい値となるため、それらを 1 つのモード群として扱うことができる。これをモードの縮退といい、これらは LP (Linearly-Polarized) モードと呼ばれる。LP モードは、モード番号 l , m (l は非負整数 ($l=0, 1, 2, \dots$), m は自然数 ($m=1, 2, 3, \dots$)) を用いて、 LP_m モードと表現することができる[25]。また、先行研究にて、曲げファイバのモード分布に関する検討が行われている[26]。この報告では、ファイバの曲率半径 ρ が増大、つまり曲げ半径が減少すると高次の LP_{11} モードの電解分布が変化するが、基本モードである LP_{01} モードは曲げ半径によらず電解分布が一定であると報告されている。これより、マルチモードポリマー光導波路でも基本モードで伝搬することができれば、小径曲げでも多モードへのエネルギー散逸の小さな光導波の実現が期待できる。



©2007 Optical Society of America

Fig. 2-11 各曲率に対する多モードファイバ中の伝搬モードの電解分布[24]

マルチモード光リンクではコア内に複数の伝搬モードが同時に存在することになるが、導波路コア内に存在可能な伝搬モードの数は、導波路の構造および光波長によって一意に決めることができる[25]. つまり、モードごとの周波数（波長）および伝搬定数を算出することができ、規格化周波数 V と規格化伝搬定数 b は、式(2.1)および式(2.2)のように表すことができる.

$$V = k_0 \frac{d}{2} \sqrt{n_{\text{core}}^2 - n_{\text{clad}}^2} = \frac{\pi d}{\lambda} \sqrt{n_{\text{core}}^2 - n_{\text{clad}}^2} \quad (2.1)$$

$$b = \frac{\left(\frac{\beta}{k_0}\right)^2 - n_{\text{clad}}^2}{n_{\text{core}}^2 - n_{\text{clad}}^2} = \frac{n_{\text{core}}^2 \cos^2 \theta - n_{\text{clad}}^2}{n_{\text{core}}^2 - n_{\text{clad}}^2} \quad (2.2)$$

ここで、 k_0 は波数、 d はコア径、 n_{core} はコアの屈折率、 n_{clad} はクラッドの屈折率、 λ は光波長、 β は伝搬定数、 θ はコアへの入射角である. また、伝搬モードの次数 N について、規格化周波数 V および規格化伝搬定数 b の関係は式(2.3)のように表すことができる.

$$V = \frac{1}{\sqrt{1-b}} \left(\tan^{-1} \sqrt{\frac{b}{1-b}} + \frac{N\pi}{2} + \frac{\pi}{4} \right) \quad (2.3)$$

式(2.3)を用いて図示した、モード次数 N ごとに規格化周波数 V と規格化伝搬定数 b の関係を Fig. 2-12 に示す. Fig. 2-12 のような、モード次数 N ごとの規格化伝搬定数 b と規格化周波数 V の関係を分散曲線と呼ぶ. Fig. 2-12 より、規格化周波数 V が 2.356 未満の範囲では、

最低次モード ($N=0$) 以外は規格化伝搬定数 b が 0 未満となり，導波路内は単一の伝搬モードだけが存在することになる．この条件をシングルモード条件と呼び，シングルモード光リンク向けに光導波路を設計する際には，この条件を満たすように導波路の構造を決定する必要がある．

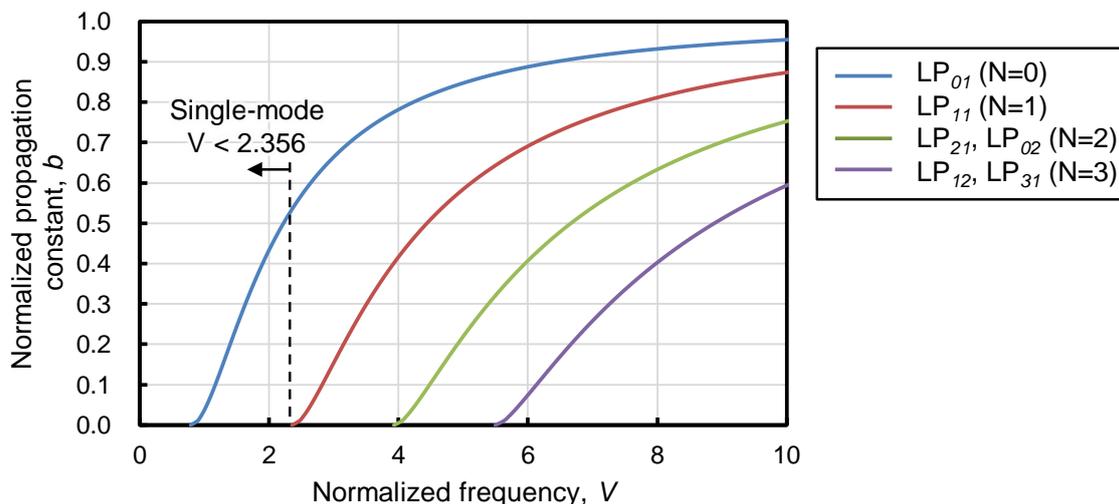


Fig. 2-12 円形 SI 型コアポリマー光導波路の分散曲線

■ コアの構造による分類

ポリマー光導波路は，伝搬モードだけでなく，コアの構造で分類することができる．Fig. 2-13 に示すような屈折率分布の異なる SI (Step-Index) 型や GI (Graded-Index) 型に分類することができ，さらに光の波長程度の屈折率周期構造を導波路コアの両端に作製したフォトニック結晶導波路型[27]も存在する．SI 型は，Fig. 2-13 に示すように，コア内の屈折率が完全に均一であり，コアとクラッドの境界面で屈折率が急激に変化する．このため，光波はコアとクラッドの境界面で全反射を繰り返しながら伝搬する．一方で GI 型は，屈折率がコア中心で最大となり，中心から離れるにつれて屈折率が減少する構造である．これにより，GI 型では Fig. 2-13 のように屈折率分布に応じて光波が屈折を繰り返し，正弦波を描くように伝搬する．一方，フォトニック結晶導波路は，フォトニックバンドギャップによる強い光閉じ込めを有するが，現状は導波路コアを SI 型，GI 型に比べて非常に小さくする必要 ($< 1 \mu\text{m}$) があり，さらには 2 次元導波路しか作製できないなどの課題があるため，光素子と光ファイバの光路変換デバイスとしては不向きであると考えられる．

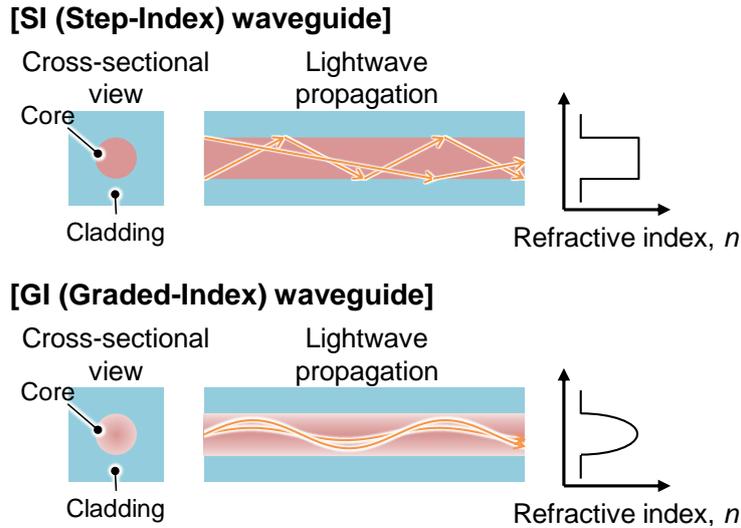


Fig. 2-13 屈折率分布によるポリマー光導波路の分類

ここで、マルチモード光リンクにおいて SI 型と GI 型導波路に光が伝搬したときの、信号品質への影響について考える。SI 型導波路は、前述したようにコアクラッド界面での全反射を用いているため、界面粗さの影響を受けて散乱損失が増大する。また、コアへの光の入射角に応じて光の進み方が変化するため、例えば、入射角の小さな光は低角で入射角の大きな光に比べて伝搬時間を要することになる。この結果、パルス信号を入射した場合、光がコアを伝搬するにつれてパルスが時間的に大きく広がってしまう。これをモード分散といい、モード分散の影響下で連続パルスを入力した場合、パルスの広がりによって前後のパルスが重なる符号間干渉 (ISI: Inter-Symbol Interference) が生じてしまうため、SI 型導波路では、このモード分散が伝送帯域を制限する要因となる。

GI 型光導波路では、コア中心を伝搬する光ほど伝搬距離は短くなるが、コア中心は屈折率高いので伝搬速度は遅くなる。一方、コア中心から離れると伝搬距離は長くなるが、屈折率が低くなるので伝搬速度は速くなる。この結果、コアへの入射角によらず光路長は等しくなるため、モード分散の影響を低減することができ、広帯域な伝送帯域を有することができる[28]。

ここで、GI 型光導波路のコア内部の屈折率分布 $n(r)$ は、コア形状を円形とした場合、べき乗則近似式 (Power-law approximation) を用いて式(2.4)で表すことができる。

$$n(r) = n_{\text{core}} \sqrt{1 - 2 \cdot \frac{n_{\text{core}}^2 - n_{\text{clad}}^2}{2n_{\text{core}}^2} \cdot \left(\frac{r}{a}\right)^g} \quad (2.4)$$

ここで、 r はコア中心からの位置、 a はコア半径、 n_{core} はコア中心の屈折率、 n_{clad} はクラッドの屈折率、 g は半径方向の屈折率分布係数である。Fig. 2-14 に、式(2.4)から算出した GI 型

光導波路の屈折率分布を示す。コア中心からの位置はコア半径で規格化しており、屈折率はコアおよびクラッドの屈折率で規格化している。Fig. 2-14 に示すように、屈折率分布は g パラメータによって決定され、 $g = 1$ で線形、 $g > 1$ で放物線、 $g = \infty$ で階段状の SI 型の屈折率分布となる。

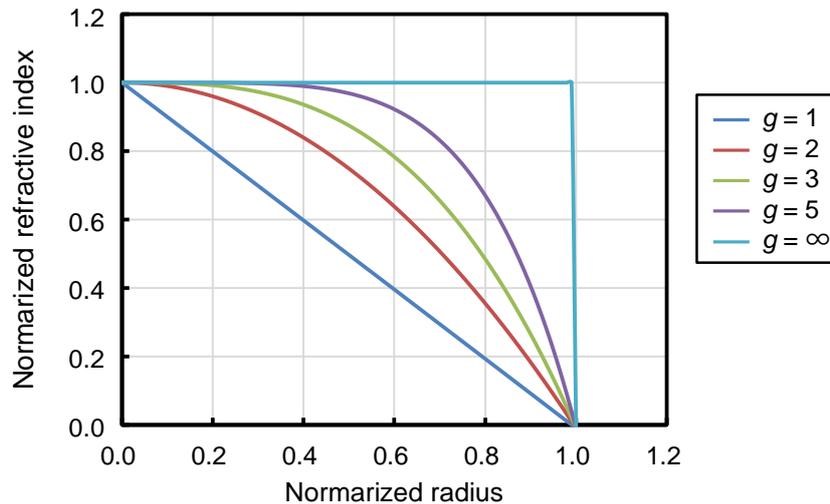


Fig. 2-14 べき乗則近似式による GI 型光導波路の屈折率分布

2.4.2. ポリマー光導波路を用いた光結合の先行研究

本節では、ポリマー光導波路を用いた光結合技術の先行研究について述べる。第 1 章で述べたように、マルチモード光リンク向け光トランシーバでは、VCSEL-MMF 間および MMF-PD 間の光結合部において、 90° 光路変換が必要になる。ポリマー光導波路はコア内に光を閉じ込めて伝搬が可能になるため、 90° 光路変換デバイス（コネクタ）として研究開発が盛んに進められている。

例えば、矩形 SI 型コア導波路端に 45° ミラーを形成した光コネクタが報告されている[29]。Fig. 2-15 に示すように、PCB（Printed Circuit Board）上に光導波路を作製し、光導波路の端面に作製した 45° ミラーによって光素子（VCSEL/PD）と光導波路を結合している。光素子と LDD/TIA は一体化したモジュールとなっており、光素子の下部にはレンズが配置されている。光導波路はエポキシ材料で作製された矩形 SI 型コアであり、コアおよびミラーはフォトリソグラフィで作製している。導波路の伝搬損失は 0.17 dB/cm 、結合損失は送信側で最大 3.4 dB 、受信側で最大 2.4 dB で、 $14 \text{ Gb/s} \times 12 \text{ ch}$ および $25 \text{ Gb/s} \times 4 \text{ ch}$ の光伝送を達成している。

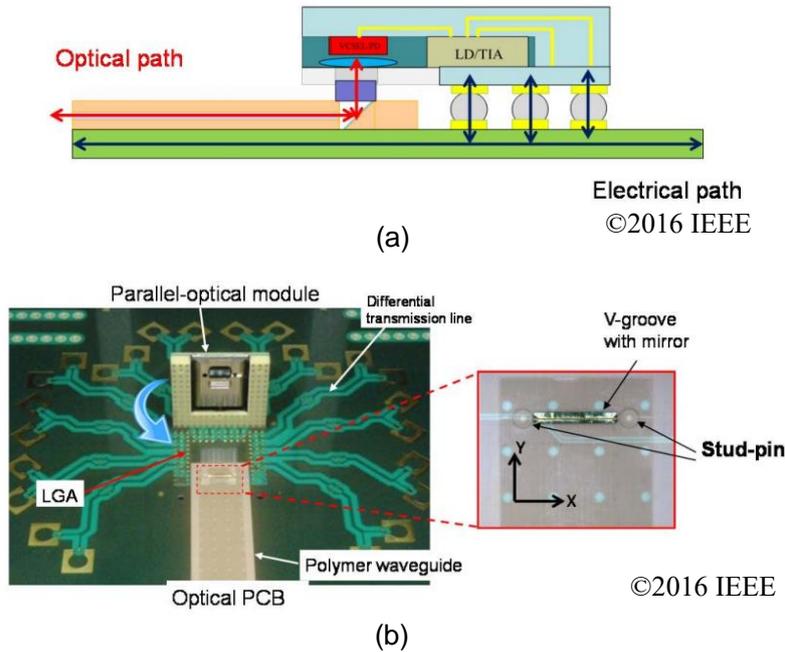
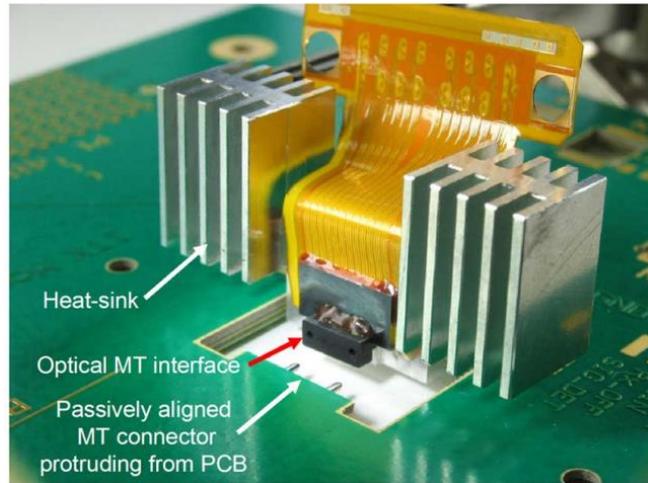


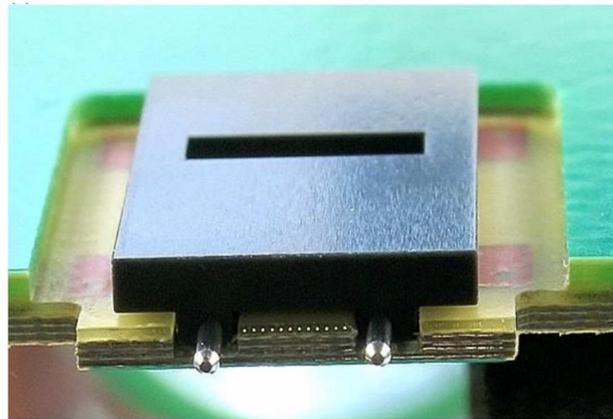
Fig. 2-15 45°ミラー形成矩形 SI 型コアポリマー光導波路を適用した光トランシーバ:
 (a) 45°ミラーを用いた光結合, (b)光トランシーバの光実装部[29]

また、ボード上の光伝送向け技術として、Fig. 2-16 に示すような光結合手法が提案されている[30]。Fig. 2-16 では、矩形 SI 型コア導波路が PCB に埋め込まれており、フレキシブル基板上に実装した光素子（VCSEL/PD）を光導波路に位置合わせをして光を結合する。光導波路および PCB 側にはエンドミルで切削加工して位置合わせ用のピンヘッドが配置されており、光素子側には MT フェルルールが実装されている。これにより、アラインメント精度向上による結合損失の低減が可能で、送信側で 4 dB（VCSEL－導波路間: 2 dB，導波路－MMF 間: 2 dB），受信側で 4 dB（MMF－導波路間: 1 dB，導波路－PD 間: 3 dB）の挿入損失を実現している。SI 型導波路は、PCB 上に蒸着したクラッド層の上に感光性のコア層を蒸着して UV フォトリソグラフィによってコア層をパターンニングし、さらにコア層の周辺に再度クラッド層を蒸着することで作製している。光導波路の伝搬損失は 0.04 dB/cm で低損失な導波路の作製が可能である。また、リンクロスは 9 dB（導波路長は送受で 15 cm ずつ）で、トータル伝送容量が 120 Gb/s（10 Gb/s × 12 ch）の光信号伝送に成功している。



(a)

©2008 IEEE



(b)

©2008 IEEE

Fig. 2-16 ポリマー光導波路埋め込み型光トランシーバ:

(a)光トランシーバの光実装部, (b)矩形 SI 型コア光導波路の拡大写真[30]

また、90°曲げ矩形 SI 型コア光導波路を用いた光結合も報告されている[31]。導波路材料にはシロキサンが使用されており、コアおよびクラッドの屈折率はそれぞれ 1.52, 1.50 である。導波路パターンは、フォトリソグラフィやエンボス加工で作製することで、Fig. 2-17(b)に示すような 90°曲げ導波路を作製することができる。また、はんだリフローに必要な 250 °C 以上の高温に耐えることが可能である。非常に高精度で急峻な曲げ導波路を実現可能であるが、Fig. 2-17(c)に示すように曲げ半径が 5 mm 以下になると曲げ損失が急増し、曲げ半径を 3 mm にした場合の曲げ損失は約 7 dB (入射光は SMF) となる。この理由として、曲げ半径の小径化で曲げ部の臨界角が小さくなったことで、放射損失が増加するためである。

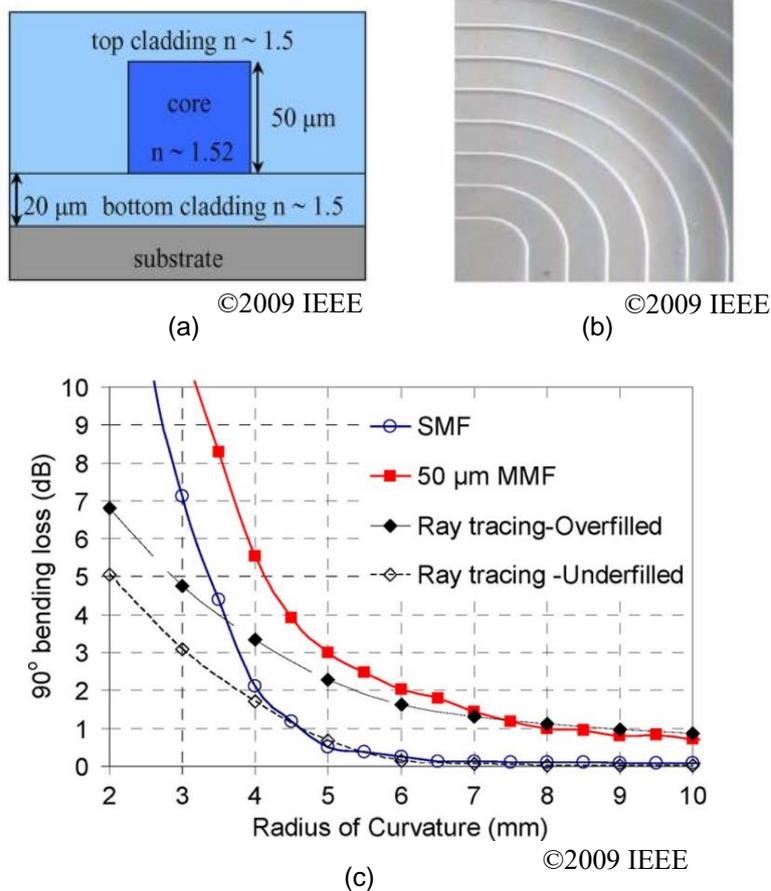
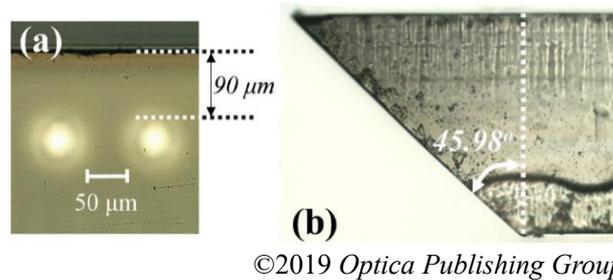


Fig. 2-17 (a)矩形 SI 型コア光導波路の断面概略, (b)曲げ半径の拡大写真, (c)曲げ損失の曲げ半径依存性[31]

このように、矩形 SI 型コアの光導波路を用いた光結合および光トランシーバは多数報告されているものの、結合損失や曲げ損失が大きいためロスバジェットを満たすことができず、光信号品質の低下が懸念される。また、フォトリソグラフィでは、2 次元的な光導波路しか作製できないため、高密度な光配線が困難という課題もある。そのため当研究室では、円形 GI 型コアのポリマー光導波路に着目し、低損失な光学特性を実証してきた。さらに、円形 GI 型ポリマー光導波路の新たな作製手法として、マイクロディスペンサを用いた 3 次元の配線が可能な Mosquito 法を独自に考案し、マルチモード向けのポリマー光導波路の作製を行ってきた[32]。例えば、Fig. 2-18 に示すような、円形 GI 型コア導波路に 45°ミラーを形成した光導波路を提案し、コアサイズやコア屈折率、ミラー角度を最適化することで、送信側で約 1.02 dB、受信側で約 0.99 dB の非常に低損失な光結合特性を実現している[33]。ミラーはダイシングやレーザアブレーションによる形成が可能であるため作製が比較的容易で、レンズなども有していないことから、小型化および低コスト化が可能であるという利点がある。一方で、ミラー反射面の粗さによる散乱損失の増加や、VCSEL と導波路コア間のギャップで VCSEL の出射ビームが広がってしまい、VCSEL-導波路コア間の結合損失の増

加が懸念される。特に後者の光結合に関しては、コアモノマーの流動の影響を抑制するためにコアクラッド間に数百 μm 程度の隙間が必要であり、さらにクラッド端から光素子の間もボンディングワイヤが存在するための数十～百 μm 程度の距離が必要になる。これらの影響で、VCSEL から出射ビームは最大で約 200 μm 伝搬して導波路コアに入射されることになるため、VCSEL ビームサイズと導波路コアサイズに不一致が生じてしまい光損失が増加する。

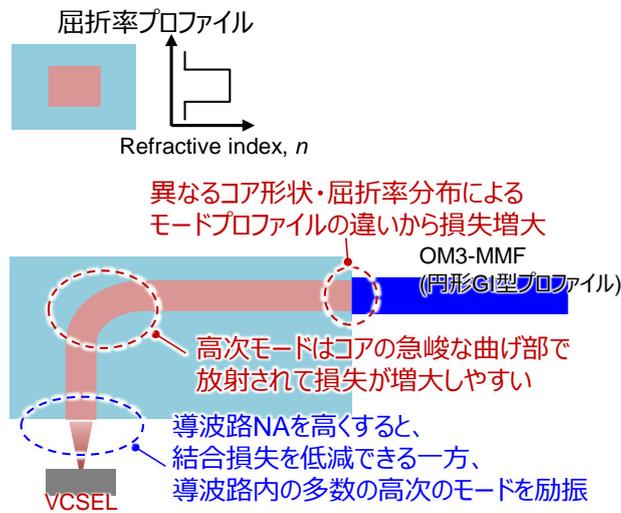


©2019 Optica Publishing Group

Fig. 2-18 Mosquito 法により作製した 45°ミラー形成円形 GI 型コア光導波路[33]

上記で述べた散乱損失や結合損失を低減可能な高効率な光結合手法が、円形 GI 型コアを用いた 90°曲げ光導波路である。Fig. 2-19 に、矩形 SI 型光導波路と、円形 GI 型光導波路の特徴を示す。Fig. 2-19(a)の矩形 SI 型光導波路は、導波路 NA を高くすると光源－導波路間の結合損失を低減できる一方、導波路内に多数の高次モードが励振される。高次モードは曲げ部で放射されやすく、急峻になるほど放射量が増加するため、曲げ損失の増大につながる。さらに、導波路－MMF 間の結合では、導波路とファイバのコア形状および屈折率分布が異なるためにモードプロファイルに差異が生じ、結合損失が増大する。円形 GI 型ポリマー導波路は、小さなビームスポットをコアに入射すると、コア中心付近の低次モードが優先的に励振される。このため、SI 型に比べて光源と導波路の結合損失が増大するものの、低次モードは急峻な曲げでも放射されにくいいため、曲げ損失を抑制することができる。また、円形 GI 型導波路は、OM3-MMF とモードプロファイルが一致しているため、導波路コア－MMF 間の結合損失の低減も期待できる。

(a) 矩形SI型導波路(従来構造)



(b) 円形GI型導波路(提案手法)

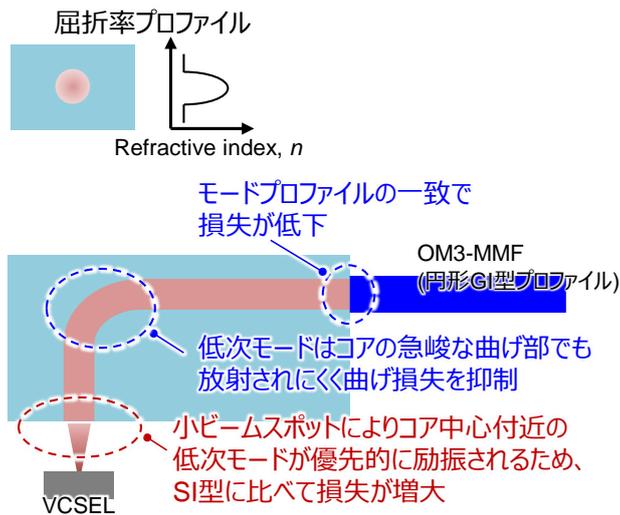


Fig. 2-19 (a)矩形 SI 型光導波路と, (b)円形 GI 型導波路の損失発生要因比較

また、円形 GI 型ポリマー導波路では、励振スポットサイズやコア径で導波路内に励振するモードが変化する。Fig. 2-20 に、励振スポットサイズおよびコア径に対する各導波路の励振モードの違いを示す。矩形 SI 型光導波路は、励振スポットサイズやコア径によらず高次モードまで励振される一方、円形 GI 型導波路は、励振スポットサイズが小さい、またはコア径が大きいときには低次モードが励振（限定モード励振）される。以上より、円形 GI 型光導波路は、励起スポットサイズ、コア径サイズを調整することで励振するモードを制御することが可能となり、低損失な 90°曲げ光導波路が期待できる。

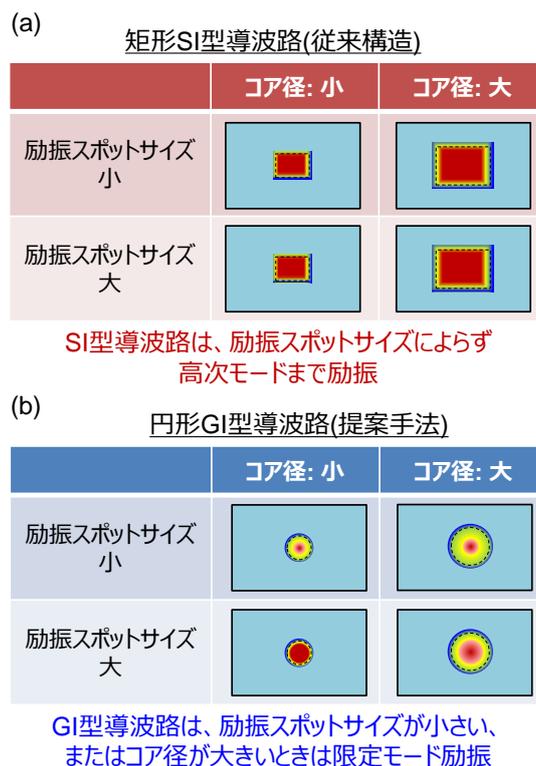
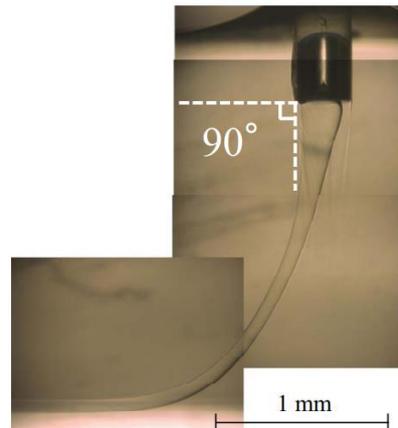


Fig. 2-20 (a)矩形 SI 型光導波路と、(b)円形 GI 型導波路の励振モードの比較

Mosquito 法は、円形 GI コアの光導波路を作製できるだけでなく、マイクロディスプレイでコアモノマーを吐出するニードルの走査経路を適切に制御することで、Fig. 2-21 に示すような円形 GI 型コアで 3 次元（鉛直曲げ）光導波路を作製できる[34]。近年は、小径曲げ導波路の作製の確立と、導波路の NA の最適化によって曲げ損失の低減に成功し、約 2.2 dB の低挿入損失特性（曲げ半径 1 mm）を実現している[35]。さらに Mosquito 法は、複数の導波路コアを同時にポリマー導波路内に形成できるため、複数チャネルの円形 GI コアを持つ小径の鉛直曲げ構造を同時に作製することができる。一方、これまでの先行研究では、VCSEL からの出射光と同一とみなせる出射強度分布をもつ高 NA シングルモードファイバとポリマー導波路コアの Butt Coupling による光結合にて特性評価が行われており、光トランシーバへの適用を想定した高速 VCSEL と導波路の光結合による検討は行われていなかった。また、VCSEL と導波路コアの結合損失だけでなく、曲げ損失や MMF 側の光結合損失を低減する必要があるため、90°曲げ光導波路による光素子-MMF の挿入損失を低減するには、導波路構造（曲げ半径、コア径、NA）の最適化が必須である。本研究では、光トランシーバの光結合の小型化と低損失化に向けて、高速 VCSEL のビーム特性を明らかにした上で、90°曲げ円形 GI 型コア導波路の最適構造について検討を行う。



©2016 IEEE

Fig. 2-21 Mosquito 法による鉛直曲げ円形 GI 型ポリマー光導波路[34]

2.4.3. Mosquito 法

本節では、円形 GI 型コアの作製が可能な当研究室独自の Mosquito 法について概説する。

Mosquito 法は、マイクロディスペンサを用いて円形 GI 型コアポリマー光導波路を作製する導波路作製手法である。Fig. 2-22 に、Mosquito 法による導波路作製工程の概略を示す。まず、基板の上にシリコンゴム枠を作製し、枠内に液状のクラッドモノマーを製膜する。その後、コアモノマーを充填したシリンジニードルをクラッドモノマー中に挿入し、マイクロディスペンサで圧力をかけながらニードルを走査し、コアモノマーを吐出する。最後に、紫外線露光でコアモノマーおよびクラッドモノマーを硬化させ、ポストバークして導波路が完成する。ここで、コアモノマー吐出から紫外線露光までの間に、液状のコアモノマーとクラッドモノマー間で相互拡散が生じ、両物質による濃度分布が形成される。また、吐出されるコアの断面形状は円形であるため、円形 GI 型コアのポリマー光導波路を作製できる。

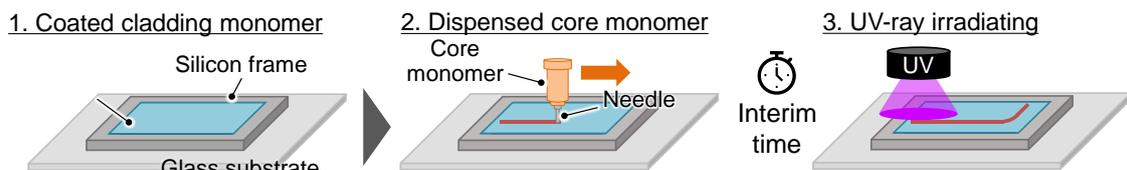


Fig. 2-22 Mosquito 法によるポリマー光導波路作製手順

コアを充填したニードルは、ディスペンサのプログラムによって自由に走査させることができるため、自由な光配線パターンの形成が可能である。そのため、Fig. 2-21 に示した 90° 曲げ構造だけでなく、Fig. 2-23 に示すような多段構造[34, 36]、3 次元交差型シャフリング構造[34, 37]の作製が可能である。

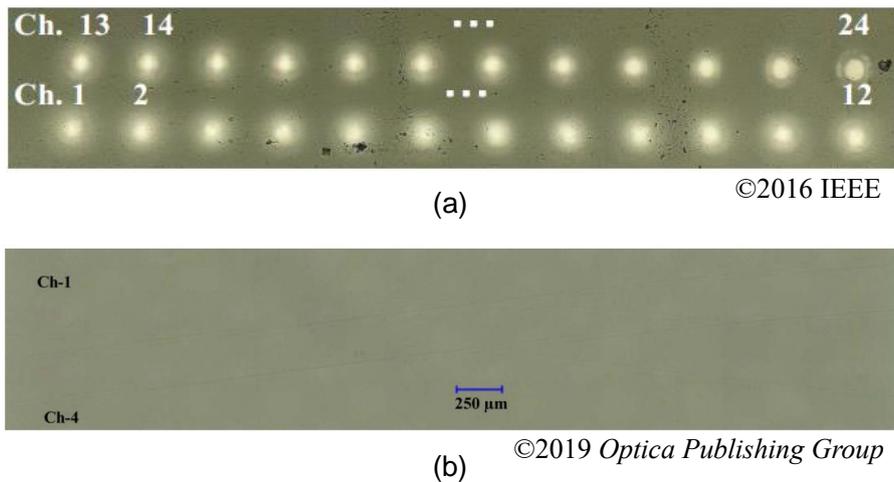


Fig. 2-23 Mosquito 法による円形ポリマー光導波路:
(a)多段構造[34], (b)3次元交差型シャフリング構造[37]

Mosquito 法には、複数の制御パラメータが存在し、それらを適切に制御することで、Fig. 2-21 や Fig. 2-23 に示すような光導波路が作製可能となる。ここで、導波路のコア径を決定づける代表的なパラメータは、コアモノマー粘度 η 、コア吐出圧力 p 、ニードル内径 a 、ニードル長 L 、ニードル走査速度 U の 5 つである。これらの関係を模式的に示したものが Fig. 2-24 であり、コア径 D は上記のパラメータを用いて次式のように表すことができる[38].

$$D = \sqrt{\frac{pa^4}{32L\eta U}} \quad (2.5)$$

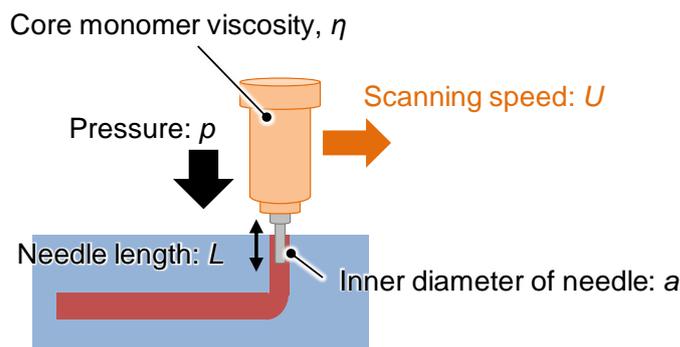
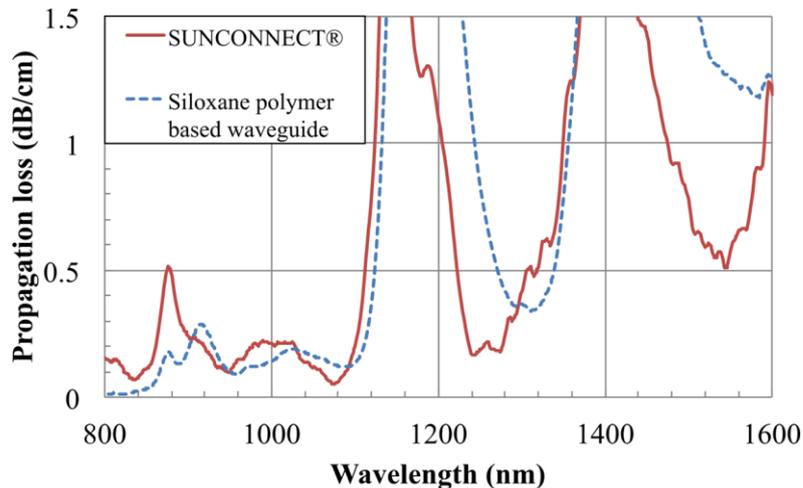


Fig. 2-24 Mosquito 法による光導波路作製でコア径に関わるパラメータ

式(2.5)に示すコア径は、ニードルから吐出された直後のコア径であり、露光開始までの待機時間中（以下、露光待機時間と呼ぶ）のコアークラッドモノマー間の材料拡散により、最終的に得られるコア径は D よりも拡大する。そのため、式(2.5)で導出されるコア径は「初期

コア径」とし、最終的に得られる実効コア径は OFD (Optical Field Diameter) にて決定する。OFD とは、導波コアを全モード励振した際の出射光強度分布で、最大強度の $1/e^2$ になる強度が得られる径のことである。また、露光待機時間中の材料拡散により、コア径の増加とともに導波路の NA が減少することが実験的に示されている[35]。そのため、Mosquito 法を用いたポリマー光導波路作製では、露光待機時間も非常に重要なパラメータとなる。

Mosquito 法は、紫外線硬化性の樹脂であれば、特に制限なく自由に材料の選択ができるという特徴がある。本研究では、マルチモード光リンク向けに 850 nm 帯で低損失特性を示す日産化学株式会社製の有機-無機ハイブリッド樹脂 (SUNCONNECT®シリーズ) を用いた。Fig. 2-25 に、SUNCONNECT® (コアモノマー: NP-005、クラッドモノマー: NP-211) を用いて作製された光導波路の伝搬損失を示す。SUNCONNECT®シリーズは、850 nm 帯で 0.2 dB/cm 以下の低損失特性を持つことを確認することができる[39]。



©2017 Optical Society of America

Fig. 2-25 有機 - 無機ハイブリッド樹脂 (SUNCONNECT®シリーズ) の伝搬損失[39]

2.4.4. 90°光路変換デバイスの特徴まとめ

第 1 章および第 2 章で述べた先行研究による光結合と、本研究で用いる Mosquito 法による 90°曲げ GI 型ポリマー光導波路の比較を Table 2-3 に示す。レンズ集積タイプ[40]はシンプルな構造、90°曲げファイバ[41]は小さな光路変換が可能というメリットが存在する一方、レンズやクラッド層の影響で狭ピッチ化に制約があり、CPO 向けの超高密度光トランシーバには適用が困難というデメリットがある。一方で 45°ミラー形成光導波路[33]は、作製が容易で狭ピッチ化の可能であるが、クラッド層による空隙での結合損失増加や、高精度な位置合わせが必要という課題がある。また、SI 型 90°曲げ光導波路は、フォトリソグラフィで容易に小さな光導波路を作製できるというメリットがあるが、2 次元的な導波路作製しかできないため、マルチチャンネル化の際にクラッド層の影響で狭ピッチ化が困難なうえに、導波路を高精度に位置

合わせする必要がある。さらに SI 型導波路は、励振スポットサイズやコア径によらず高次モードまで励振されるため、曲げ損失が増加するという課題がある。

本研究で用いる Mosquito 法による円形 GI 型 90°曲げポリマー光導波路は、ニードル走査を適切に制御することで小径曲げの光導波路を容易に作製することができる。さらに、ニードルを 3 次元的に走査すれば円形 GI コアで鉛直 90°曲げの導波路の作製が可能で、低挿入損失な光導波路が期待できる。しかし、励振スポットサイズおよびコア径によって励振モードが変化するため、光源および GI-MMF に応じた導波路構造（曲げ半径，コア径，NA）の最適化が必要である。そこで本研究では、Mosquito 法による GI 型 90°曲げポリマー光導波路の光トランシーバの適用に向けて、導波路構造最適化による小型・高効率化を目指す。

Table 2-3 光トランシーバ向け光結合方式の比較

方式	メリット	デメリット
レンズ集積タイプ[40]	<ul style="list-style-type: none"> ・シンプルな構造 	<ul style="list-style-type: none"> ・レンズの影響で狭ピッチ化が困難 ・コネクタが大型化 ・結合損失が増加
90°曲げファイバ[41]	<ul style="list-style-type: none"> ・小型な 90°光路変換が可能 	<ul style="list-style-type: none"> ・クラッド層の影響で狭ピッチ化が困難 ・曲げ損失が増加
45°ミラー形成光導波路[33]	<ul style="list-style-type: none"> ・小型な 90°光路変換が可能 ・狭ピッチ化が可能 ・作製が容易 	<ul style="list-style-type: none"> ・クラッド層による空隙で結合損失が増加 ・高精度な位置合わせが必要
SI 型 90°曲げ光導波路[31]	<ul style="list-style-type: none"> ・小型な 90°光路変換が可能 ・作製が容易 	<ul style="list-style-type: none"> ・クラッド層の影響で狭ピッチ化が困難 ・高精度な位置合わせが必要 ・曲げ損失が増加
本研究 (Mosquito 法による GI 型 90°曲げ光導波路)	<ul style="list-style-type: none"> ・小型な 90°光路変換が可能 ・狭ピッチ化が可能 ・作製が容易 ・ニードルの 3 次元走査で、鉛直曲げが作製可能 ・GI 型による低曲げ損失 	<ul style="list-style-type: none"> ・光源と GI-MMF に応じた導波路構造の最適化が必要

2.5. 提案する超小型光トランシーバ

2.5.1. 光トランシーバの構成

2.2 および 2.3 節にて、超小型光トランシーバの実現には、(1)高密度集積と低 TRx クロストーク特性の両立と、(2)ポリマー導波路型光コネクタの小型・低損失化が必要であると述べた。そのため本研究では、この 2 つの課題を解決する技術を開発することを目標とする。

Fig. 2-26 に、提案する光トランシーバの構成を示す。光トランシーバは、 $9.8\text{ mm} \times 34.7\text{ mm}$ の有機多層基板に、4 ch の VCSEL/PD アレイ、LDD/TIA を搭載している。Fig. 2-26(a) は光トランシーバの全体図、Fig. 2-26(b) は上面図、Fig. 2-26(c) は断面図である。本研究の光モジュールの最大の特徴は、(1)を解決するために「狭幅絶縁層を有するグラウンド電極」を、(2)を解決するために「90°曲げ円形 GI 型コアポリマー光導波路」を適用した点である。

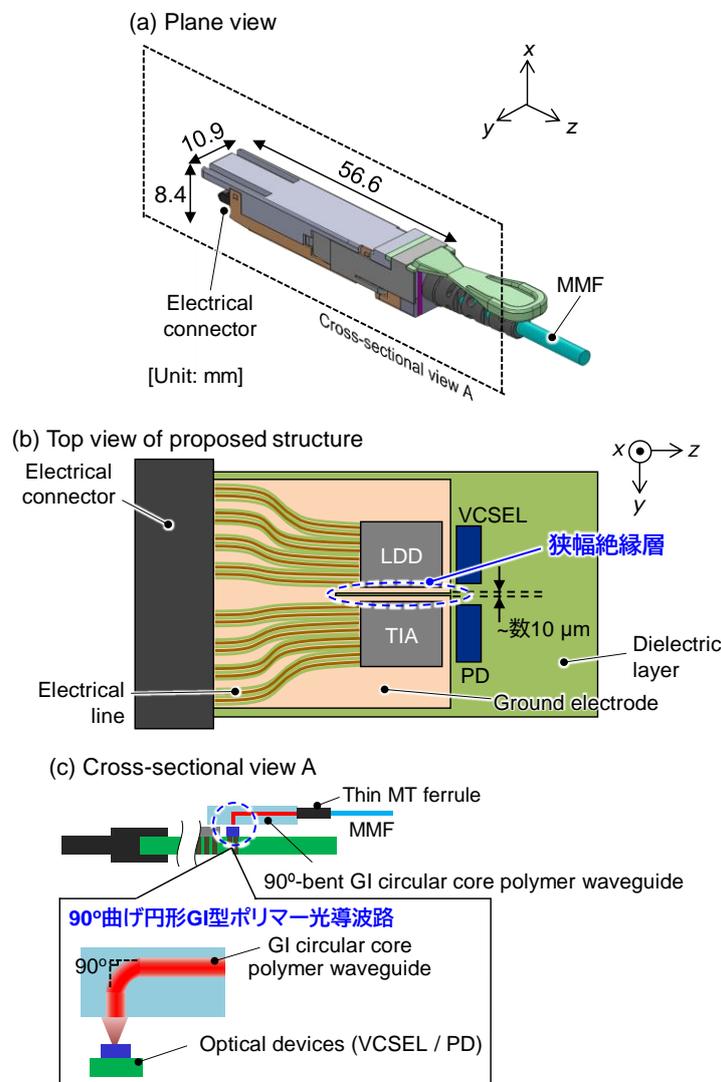


Fig. 2-26 提案する超高密度光トランシーバの構成
(a)全体図, (b)上面図, (c)断面図 ((a)の A-A')

TRx クロストークの低減と高集積化を両立するために、Fig. 2-26(b)のような数十 μm の狭幅の絶縁層をグラウンド電極に適用している。この狭幅絶縁層で送信側と受信側のグラウンド電極を物理的に分離することで、Fig. 2-26(b)に示したグラウンド電極経由のクロストークの抑制を狙っている。絶縁層幅を大きくすると、TRx 間クロストークが減少することは明らかであるが、絶縁層幅が大きいと実装密度低下や熱抵抗増加による放熱特性の劣化の恐れがある。本研究では、TRx クロストーク抑制しながらも高密度実装を可能にする最適な絶縁層幅について検討を行う。

また、Fig. 2-26(c)に示すように、 90° 曲げ円形 GI 型コアポリマー光導波路を光路変換コネクタとして用いている。2.4.2 節でも述べたように、フォトリソグラフィに基づいて作製された矩形 SI 型コアの 90° 曲げポリマー光導波路を用いた光コネクタはすでに報告されているが、光導波路-GI-MMF 間の結合損失や曲げ損失は小さいとは言えなかった。本研究では、光閉じ込め効果の大きな円形 GI コアを適用することで、小型で高効率な光結合の実現を目指す。特に、光トランシーバへの適用に向けて高速 VCSEL のビーム特性（ビーム径および NA）を明らかにし、Mosquito 法の導波路構造を制御可能という特徴を活かした導波路構造（曲げ半径、コア径、NA）の最適化による低挿入損失の実現を目指す。

3 章で「狭幅絶縁層を有するグラウンド電極」、4 章で「 90° 曲げ円形 GI 型コアポリマー光導波路」の構造詳細と設計結果および効果、光伝送実験の結果について述べる。

2.5.2. 光コネクタの許容高さや曲げ導波路の曲げ半径制約

Fig. 2-26 に示した本研究の光トランシーバと他方式のサイズの比較結果を Table 2-4 示す。I/O スループット増大には、トランシーバのフットプリント、特に横幅の低減が重要であるため、提案する光トランシーバの横幅は多方式に比べて狭幅な構造とした。トランシーバの奥行きと高さは他方式と同等サイズであり、非常に小さな横幅を持つことが本研究の光トランシーバの特徴である。

Table 2-4 各光トランシーバのサイズ比較

	Unit	SNAP12 [42]	QSFP28 [43, 44]	microQSFP [45]	QSFP-DD [44, 46]	本研究
幅	mm	17.1	18.4	13.8	18.4	10.9
奥行き	mm	43.8	52.4	65.0	89.4	56.6
高さ	mm	13.5	8.5	10.2	8.5	8.4

本研究で提案する光トランシーバは、筐体の高さを 8.4 mm としている。そのため、90°曲げ導波路に割り当て可能な曲げ半径に制約が生じる。Fig. 2-27 に、光トランシーバ内部の光実装部の高さ、90°曲げポリマー光導波路の曲げ半径の検討結果を示す。筐体上部は板金加工、下部はダイキャストで作製しており、それぞれ厚みが約 0.5 mm、約 1.5 mm（基板接触部までまでの厚みは 2.5 mm）である。有機多層基板の厚みは、電気コネクタとの勘合の関係で 0.8 mm 厚としている。以上の結果より、基板表面と筐体上面の空隙は 4.6 mm 程度しかないので、導波路コアから筐体上部までのスペースを 1.1 mm、光素子から曲げ部までの直線部分を 0.5 mm 程度にした場合でも、曲げ部分に割り当てられる曲げ半径は約 3 mm である。以上より、90°曲げポリマー光導波路の曲げ半径は 3 mm 以下とする必要があり、急峻な曲げにより曲げ損失が増加する恐れがある。このため、超小型光トランシーバに適用するポリマー光導波路は、コア径や NA を最適化して低損失化する必要がある。導波路構造の最適構造設計の結果については、4 章で詳細を説明する。

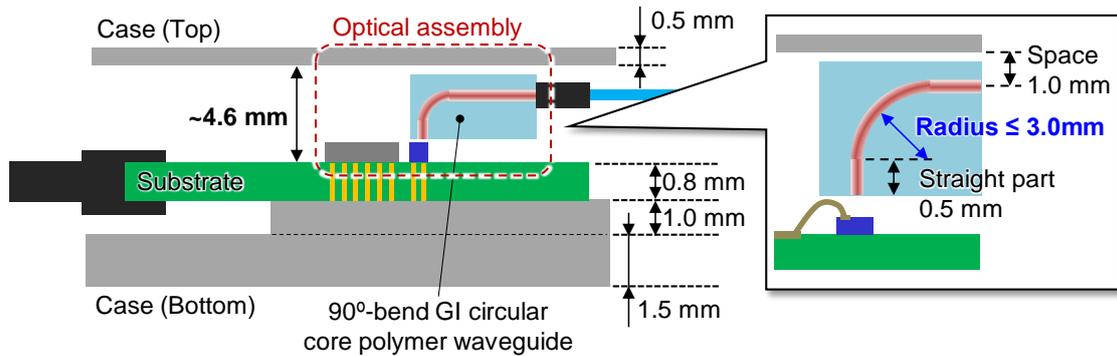


Fig. 2-27 90°曲げポリマー光導波路の曲げ半径制約

2.5.3. リンクバジェット検討

光トランシーバの設計において、重要な指標であるリンクバジェットについて説明する。光リンクでは、光源で電気信号から光信号に変換された高速データ信号を、光伝送路を伝搬して受光器で再度電気信号に変換して、後段の IC で増幅・信号処理されることで成立する。このとき、光源の出力光パワーと受光器の受信感度の差で決まる光伝送路での許容可能な損失値をリンクバジェットという。光伝送路が、リンクバジェット以下の伝送損失であれば良好な光通信が期待できる。

Fig. 2-28 に、提案する光トランシーバの光リンクの概略と設計したリンクバジェットを示す。VCSEL の動作上限である 80 °C での動作を想定し、VCSEL の出力パワーは 0 dBm (Fig. 2-28(1)) とした[47]。送信側 (VCSEL-MMF 間) および受信側 (MMF-PD 間) の光結合損失は、合計で -6.0 dB とした[47, 48]。ここで、送信側の挿入損失は、VCSEL のビーム回折を考慮して -2.5 dB (Fig. 2-28(2)) とし、受信側の挿入損失は、受光径が 25 μm の PD の利用を想定して -3.5 dB (Fig. 2-28(4)) とした。100 m の GI-MMF の伝搬損失は、Fig. 2-28(3) に示

すように、モード分散と波長分散を併せて 1.5 dB とした。さらに、TRx クロストークのペナルティは、Fig. 2-28(5)のように-1.0 dB とした。最後に、TIA の受信感度は約-9.0 dBm (Fig. 2-28 の Criterion (破線)) とした[20]。以上より、ワーストケース (動作温度 80 °C) におけるリンクマージンは 0.5 dB と見積もることができ、提案する超小型光トランシーバの実現には、損失 (挿入損失, TRx クロストーク) の低減が不可欠であることがわかる。

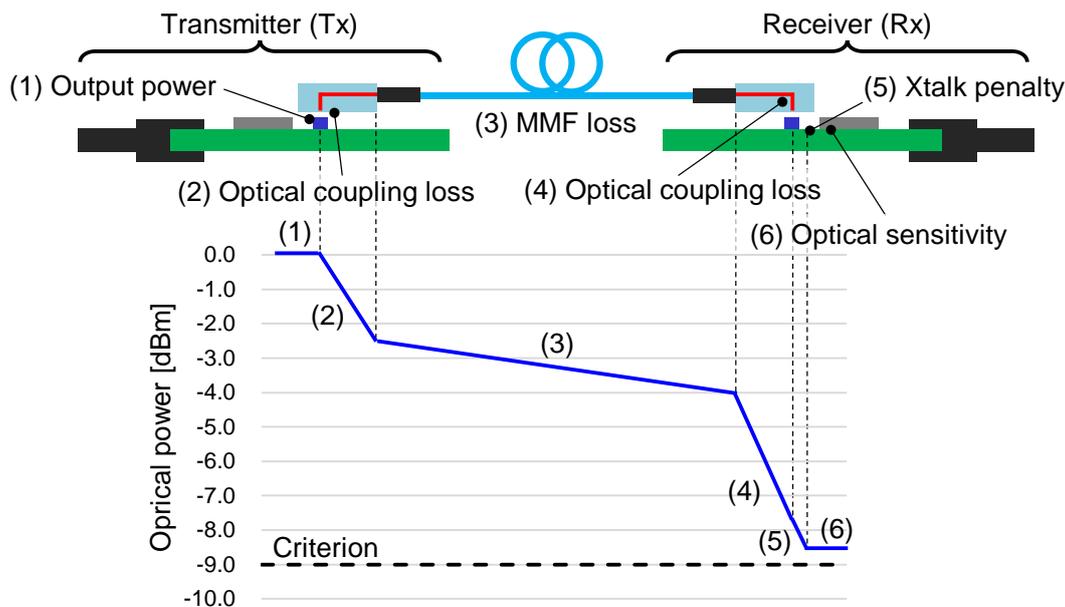


Fig. 2-28 25 Gb/s マルチモード光リンクのロスバジェット

2.6. 結言

本章では、マルチモード光リンク向けの光トランシーバの構成について紹介し、高周波電気実装および光実装部の技術課題について説明した。超小型光トランシーバの実現には、高周波電気実装では「TRx クロストークの低減と高密度電気実装の両立」が、光実装には「小型化と挿入損失の低減」が必要不可欠であることを述べ、先行研究の課題について説明した。最後に、本研究で提案する「狭幅絶縁層を有するグランド電極」と「90°曲げ円形 GI 型コアポリマー光導波路」を適用した超小型光トランシーバについて説明した。光トランシーバの筐体高さから、90°曲げ光導波路に割り当て可能な曲げ半径は 3 mm 以下であることを示した。さらに光トランシーバ設計に重要なリンクバジェットの概念について紹介し、送受信の挿入損失のマージンが約-6.0 dB (送信側：約-2.5 dB, 受信側：約-3.5 dB), TRx クロストーク・ペナルティのマージンが約-1.0 dB あることを示し、光実装部の挿入損失と TRx クロストーク・ペナルティの低減の重要性を明らかにした。

参考文献

- [1] IEEE 802.3 Ethernet Working Group, (2022).
<http://www.ieee802.org/3/> (2023 年 1 月閲覧)
- [2] K. Iga, “Vertical-Cavity Surface-Emitting Laser (VCSEL),” *Proceedings of the IEEE*, **101**(10), pp. 2229-2233, (2013).
- [3] 軸谷直人, 原敬, 伊藤彰浩, 庄司浩義, 上西盛聖, 本村寛, 原坂和宏, 菅原悟, 佐藤俊一, “プリンタ用 780nm 帯 40ch 光書き込み VCSEL アレイの開発,” *リコーテクニカルレポート*, **37**, pp. 74-80, (2011)
- [4] 宮本智之, “VCSEL 技術の現状と課題,” *レーザ研究*, **37**(9), (2009).
- [5] 根角昌伸, 岩瀬正幸, “長波長面発光レーザ (VCSEL) モジュール,” *古河電工時報*, **115**, pp. 82-87, (2005)
- [6] 喜瀬智文, 鈴木理仁, 舟橋政樹, 長島和哉, 那須秀行, “28 Gb/s 1060 nm VCSEL の開発とマルチモード光ファイバリンクの特性,” *古河電工時報*, **134**, pp. 21-26, (2015)
- [7] F. Koyama, “VCSEL Photonics: Current State of the Art and Future Prospects,” in *Proceedings of 2021 27th International Semiconductor Laser Conference (ISLC)*, MP1.1, (2021).
- [8] K. Nagashima, T. Kise, Y. Ishikawa, and H. Nasu, “1060-nm VCSEL-based 28-Gb/s × 4-channel optical signal transmission beyond 500-m MMF using high-density parallel-optical modules,” in *Proceedings of 2016 IEEE CPMT Symposium Japan*, pp. 130-133, (2016).
- [9] 伊藤和弘, 安田洋一, 瓜田一幾, “光伝送用半導体レーザとフォトダイオード,” *日立評論*, **72**(4), pp. 47-50, (1990)
- [10] Andreas Beling and Joe C. Campbell, “High-Speed Photodiodes,” *IEEE Journal of Selected Topics in Quantum Electronics*, **20**(6), 3804507, (2014).
- [11] F. E. Doany, C. L. Schow, B. G. Lee, A. V. Rylyakov, C. Jahnes, Y. Kwark, C. Baks, D. M. Kuchta, and J. A. Kash, “Dense 24 TX + 24 RX fiber-coupled optical module based on a holey CMOS transceiver IC,” in *Proceedings of 2010 60th Electronic Components and Technology Conference (ECTC)*, pp. 247-255, (2010).
- [12] 光回路実装技術委員会, “光回路実装技術ロードマップ 2016 年度版「光インターコネクションの第二普及世代に向けた課題と予測」,” *エレクトロニクス実装学会*, (2017).
- [13] IEEE Standard for Ethernet, “Amendment 3: Physical Layer Specifications and Management Parameters for 40 Gb/s and 100 Gb/s Operation over Fiber Optic Cables,” *IEEE Standard 802.3™-2015*, (2015).

- [14] IEEE Standard for Ethernet, “Amendment 7: Physical Layer and Management Parameters for 400 Gb/s over Multimode Fiber,” IEEE Standard 802.3™-2020, (2020).
- [15] N. Chujo, T. Kawamata, K. Ohhata, and T. Ohno, “A 25Gb/s Laser Diode Driver with Mutually Coupled Peaking Inductors for Optical Interconnects,” in Proceedings of IEEE Custom Integrated Circuits Conference, pp. 1-4, (2010).
- [16] M. Mansuri, R. Inti, J. Kennedy, J. Qiu, C. M. Hsu, J. Sharma, H. Li, B. Casper, and J. Jaussi, “A Scalable 32–56 Gb/s 0.56–1.28 pJ/b Voltage-Mode VCSEL-Based Optical Transmitter in 28-nm CMOS,” IEEE Journal of Solid-State Circuits, **57**(3), pp. 757-766, (2022).
- [17] D. Lu, J. He, W. Li, S. Chen, J. Liu, N. Wu, N. Yu, L. Liu, Y. Chen, X. Xiao, and N. Qi, “100Gb/s PAM-4 VCSEL Driver and TIA for Short Reach 400G-1.6T Optical Interconnects,” in Proceedings of 2021 IEEE Asia Pacific Conference on Circuit and Systems (APCCAS), pp. 253-256, (2021).
- [18] T. Takemoto, F. Yuki, H. Yamashita, Y. Lee, T. Saito, S. Tsuji, and S. Nishimura, “A Compact 4×25-Gb/s 3.0 mW/Gb/s CMOS-Based Optical Receiver for Board-to-Board Interconnects,” Journal of Lightwave Technology, **28**(23), pp. 3343-3350, (2010).
- [19] Z. Luo, J. H. Li, F. Chen, and Y. Zhou, “A 25-Gb/s high-sensitivity transimpedance amplifier with bandwidth enhancement,” IEICE Electronics Express, **17**(23), pp. 1-5, (2020).
- [20] T. Takemoto, Y. Matsuoka, H. Yamashita, Y. Lee, H. Arimoto, M. Kokubo, and T. Ido, “A 50-Gb/s High-Sensitivity (−9.2 dBm) Low-Power (7.9 pJ/bit) Optical Receiver Based on 0.18-μm SiGe BiCMOS Technology,” IEEE Journal of Solid-State Circuits, **53**(5), pp. 1518-1538, (2018).
- [21] T. Aoki, S. Sekiguchi, T. Simoyama, S. Tanaka, M. Nishizawa, N. Hatori, Y. Sobu, A. Sugama, T. Akiyama, H. Muranaka, T. Mori, Y. Chen, S.-H. Jeong, Y. Tanaka and K. Morito, “Low Crosstalk Simultaneous 16-channel × 25 Gb/s Operation of High Density Silicon Photonics Optical Transceiver,” in Proceedings of European Conference on Optical Communication (ECOC), pp. 1-3, (2017).
- [22] N. Chujo, G. Shinkai, Y. Matsuoka, H. Yamashita and M. Yasunaga, “Crosstalk reduction for compact optical transceiver module,” in Proceedings of 2014 IEEE Electrical Design of Advanced Packaging & Systems Symposium (EDAPS), pp. 101-104, (2014).
- [23] H. Kimura, T. Kurosaki and T. Hashimoto, “A low-crosstalk optical module design on PLC platform for realizing LD/PD full-duplex operation in ATM systems,” in Proceedings of European Conference on Optical Communication (ECOC), pp.481-482, (1998).
- [24] R. T. Schermer, “Mode scalability in bent optical fibers,” Optics Express, **15**(24), pp. 15674-15701, (2007).

- [25] 末松安晴, 伊賀健一, “光ファイバ通信入門,” 改訂 5 版, 東京, オーム社, (2017).
- [26] Y. Zhao, C. Wang, G. Yin, B. Jiang, K. Zhou, C. Mou, Y. Liu, L. Zhang, and T. Wang, “Simultaneous directional curvature and temperature sensor based on a tilted few-mode fiber Bragg grating,” *Applied Optics*, **57**(7), pp. 1671-1678, (2018).
- [27] 井上振一郎, 大友明, “有機・無機ハイブリッドデバイス (光制御技術),” 一般社団法人テレコム先端技術研究支援センタ 技術情報誌 TELECOM FRONTIER, **81**, pp. 1-7, (2013).
- [28] Y. Koike, Y. Takezawa, and Y. Ohtsuka, “New interfacial-gel copolymerization technique for steric GRIN polymer optical waveguides and lens arrays,” *Applied Optics*, **27**(3), pp. 486-491, (1988).
- [29] H. Nasu, N. Nishimura, Y. Nekado, and T. Uemura “Polymer Waveguide-Coupled Solderable Optical Modules for High-Density Optical Interconnects,” in Proceedings of IEEE Electronic Components and Technology Conference (ECTC), pp. 1087-1092, (2016).
- [30] R. Dangel, C. Berger, R. Beyeler, L. Dellmann, M. Gmür, R. Hamelin, F. Horst, T. Lamprecht, T. Morf, S. Oggioni, M. Spreafico, and B. J. Offrein, “Polymer-Waveguide-Based Board-Level Optical Interconnect Technology for Datacom Applications,” *IEEE Transactions on Advanced Packaging*, **31**(4), pp. 759-767, (2008).
- [31] N. Bamiedakis, J. Beals, R. V. Penty, I. H. White, J. V. DeGroot, and T. V. Clapp, “Cost-Effective Multimode Polymer Waveguides for High-Speed On-Board Optical Interconnects,” *IEEE Journal of Quantum Electronics*, **45**(4), pp. 415-424, (2009).
- [32] K. Soma and T. Ishigure, “Fabrication of a Graded-Index Circular-Core Polymer Parallel Optical Waveguide Using a Microdispenser for a High-Density Optical Printed Circuit Board,” *IEEE Journal of Selected Topics in Quantum Electronics*, **29**(2), 2600310, (2013).
- [33] Y. Morimoto and T. Ishigure, “Design for polymer optical waveguides realizing efficient light coupling via 45-degree mirrors,” *Optical Express*, **27**(8), pp. 10839-10853, (2019).
- [34] A. Yamauchi, Y. Morimoto, T. Enomoto, K. Suzuki, H. Masuda, and T. Ishigure, “Graded-Index Multimode Polymer Optical Waveguide Enabling Low Loss and High Density 3D On-Board Integration,” in Proceedings of IEEE Electronic Components and Technology Conference (ECTC), pp.490-496, (2016).
- [35] 石井真穂, “マルチモードポリマー光導波路の極小曲げ構造形成と低曲げ損失化,” 慶應義塾大学大学院理工学研究科修士論文, (2021) (未刊行).
- [36] K. Suzuki, and T. Ishigure, “Fabrication for high-density multilayered GI circular core polymer parallel optical waveguides,” in Proceedings of 2015 Optical Interconnects Conference (OI), TuP13, (2015).

- [37] O. F. Rasel, and T. Ishigure, “Circular core single-mode 3-dimensional crossover polymer waveguides fabricated with the Mosquito method,” *Optics Express*, 27(22), pp. 32465-32479, (2019).
- [38] 相賀建人, “円形断面を有するポリマーマイクロ流路,” 慶應義塾大学大学院理工学研究科修士論文, (2017) (未刊行).
- [39] K. Yasuhara, F. Yu, and T. Ishigure, “Circular core single-mode polymer optical waveguide fabricated using the Mosquito method with low loss at 1310/1550 nm,” *Optics Express*, **25**(8), pp. 8524-8533, (2017).
- [40] N. Matsushima, N. Chujo, T. Takai, and T. Yazaki, “A 25 Gb/s \times 4-ch, 8 \times 8 mm small size optical transceiver module for optical interconnection,” in *Proceedings of 2013 3rd IEEE CPMT Symposium Japan* (2013).
- [41] H. Nasu, “Short-Reach Optical Interconnects Employing High-Density Parallel-Optical Modules,” *IEEE Journal of Selected Topics in Quantum Electronics*, 16(5), pp. 1337-1346 (2010).
- [42] SNAP12, “MSA-compliant industrial multichannel optical transceivers designed for commercial aerospace applications,” *Smiths Interconnect* (2021).
<https://www.smithsinterconnect.com/CMSPages/GetFile.aspx?guid=3b77272e-39ba-4083-9341-ad6d0020f87d> (2023 年 1 月閲覧)
- [43] SFF Committee, “SFF-8436 Specification for QSFP+ 10Gbs 4x Pluggable Transceiver,”(2013).
http://www.optixcom.com/product_pdf/1.duplex/3-QSFP/QSFP_MSA.pdf (2023 年 1 月閲覧)
- [44] Converge! Network Digest, “Arista debuts 32-port 400G Ethernet switches,” (2018).
<https://convergedigest.com/arista-debuts-32-port-400g-ethernet/> (2023 年 1 月閲覧)
- [45] MicroQSFP Multi-Source Agreement (MSA), “Specification for micro QUAD SMAL FORM-FACTOR PLUGGABLE FOUR CHANNEL PLUGGABLE TRANSCEIVER, HOST CONNECTOR, & CAGE ASSEMBLY FORM FACTOR,” (2017).
<https://www.gigalight.com/downloads/standards/microQSFP-MSA.pdf> (2023 年 1 月閲覧)
- [46] QSFP-DD Multi-Source Agreement (MSA), “QSFP-DD Hardware Specification for QSFP DOUBLE DENSITY 8X PLUGGABLE TRANSCEIVER Revision 5.1,” (2020).
<http://www.qsfp-dd.com/wp-content/uploads/2020/08/QSFP-DD-Hardware-rev5.1.pdf> (2023 年 1 月閲覧)
- [47] N. Kohmu, T. Takai, N. Chujo, and H. Arimoto, “A 25.78-Gbit/s \times 4-ch active optical cable with ultra-compact form factor for high-density optical interconnects,” *Applied Sciences*, 8(1), pp. 137-145, (2018).

- [48] Y. Matsuoka, N. Kohmu, Y. Lee, H. Arimoto, T. Takai, N. Chujo, M. Sato, S. Komatsuzaki, A. Ogura, K. Yamazaki, and Y. Sunaga, "A compact 310-Gb/s optical transceiver for high-density optical interconnects," *IEEE Photonics Technology Letter*, 29(3), pp. 334-337, (2017).

第3章

狭幅絶縁層を有するグランド電極を用いた

高密度電気実装

3.1. 緒言

本章では、高密度集積と TRx クロストーク低減の両立を実現する狭幅絶縁層を有するグランド電極の検討結果について述べる。まず、提案するグランド電極について概説したのちに、等価回路モデルを用いて絶縁層幅とクロストーク低減量の解析結果について述べる。解析より、絶縁層幅を 30 μm 以上にすることで、TRx クロストークを約 2 dB 低減可能な見込みが得られた。狭幅絶縁層をグランド電極に適用することで高密度集積とクロストーク低減の両立が可能となるが、グランドパターンの熱抵抗が増加して放熱特性が劣化し、光素子（特に VCSEL）の動作温度が上昇する可能性がある。そこで、熱伝導シミュレータを用いて狭幅絶縁層適用時の VCSEL 温度を解析した。熱解析により、全 4 ch 動作時においても、絶縁層幅に依らず VCSEL の温度上昇を約 3 $^{\circ}\text{C}$ に抑制できることを明らかにし、狭幅絶縁層を適用した場合でも光トランシーバの動作に問題がないことを示した。さらに、解析結果を基に絶縁層幅が 70 μm の光トランシーバ（本章では、従来型の光コネクタであるレンズ集積型光コネクタを使用）を試作し、光トランシーバのフットプリントのサイズを従来型フォームファクタである QSFP28 に比べて約 52% の小型化に成功した。最後に、VCSEL 温度特性と光結合特性、25.78 Gb/s 光リンク特性の評価結果について述べる。

3.2. 狭幅絶縁層を有するグランド電極の設計

3.2.1. 狭幅絶縁層を有するグランド電極構造

第2章で述べたように、TRx クロストークは LDD から VCSEL に流れる電流（数 mA）が、PD から TIA に流れる電流にグランド電極を介して漏洩することで生じるクロストークである。VCSEL 駆動電流（数 mA）と PD 光電流（数十 μA ）の大きさが 2 桁以上異なるため、TRx クロストークによって PD 光電流の信号対雑音比（SNR : Signal to Noise Ratio）が低下することで光伝送信号の信号品質が劣化する。

Fig. 3-1 に、提案するグランド電極（Fig. 3-1(a)上面図, (b)断面図）を示す。本研究の光トランシーバは、4 ch 動作を想定しており、電気コネクタから LDD および TIA まで高周波伝送線路で接続する。また、リターン電流の経路を最小化によるチャンネル間クロストーク低減と、グランド電極のインピーダンス低減による基準電位の変動を抑制するために、各層のグランド電極はベタパターンにしている。提案するグランド電極は、このベタパターンの送信側（LDD と VCSEL）と受信側（PD と TIA）の間に Fig. 3-1(a)に示すように数十 μm の狭幅

の絶縁層を挿入している. この狭幅絶縁層は, Fig. 3-1(b)に示すように基板の表層から内層, 裏層まで同一に作製しており, さらに Fig. 3-1(a)に示すように送受信のグラウンドは基板固定用の穴で完全に分離した構造である. ここで, Fig. 3-1 に示した構造を基に等価回路モデルを作成し, 狭幅絶縁層の効果を説明する. Fig. 3-2 に提案構造の等価回路モデルを示す. 先ほど述べたように, TRx クロストークは LDD からの VCSEL への駆動電流がグラウンド電極を介して PD の光電流に流れ込むクロストークである. そこで, Fig. 3-2 のように狭幅絶縁層で物理的にグラウンド電極を分離することで, TRx 間のクロストークを低減することができる. 光電流の SNR を向上させることができる.

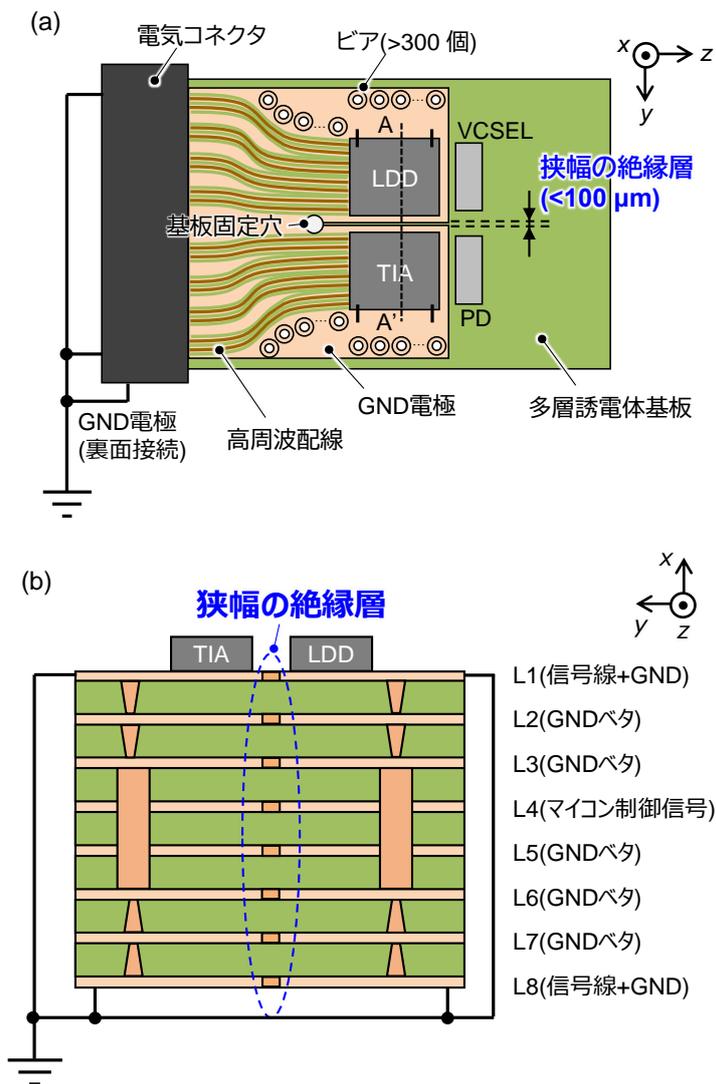


Fig. 3-1 狭幅絶縁層を有するグラウンド電極構造 (a)上面図, (b)断面図 (A-A'位置)

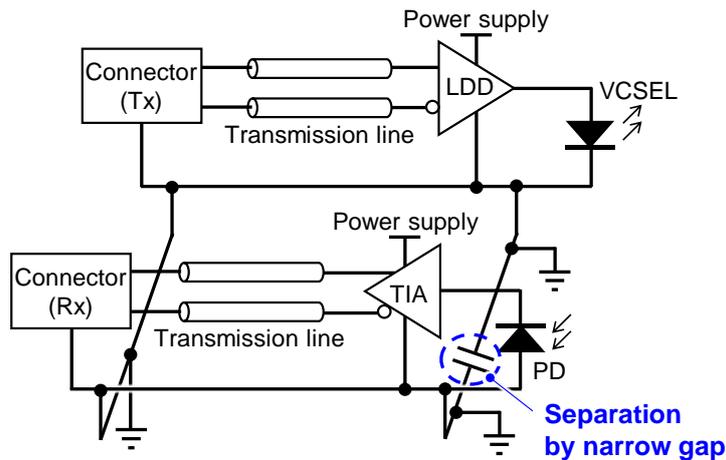


Fig. 3-2 狭幅絶縁層を有するグラウンド電極構造の等価回路モデル

絶縁層幅を大きくすると TRx クロストークを減少できることは明らかであるが、絶縁層幅が大きいと、ベタパターンの熱抵抗が増加して放熱特性が劣化する恐れがある。第 2 章で述べたように VCSEL の動作温度には上限があるため、狭幅絶縁層を適用すると放熱特性が劣化し、ワーストケース条件（筐体温度 70℃）で光トランシーバの動作が困難になる可能性がある。そこで、十分な放熱性を維持しつつ、TRx クロストークを低減する最適な絶縁層幅の設計が必要になる。絶縁層幅の検討結果については、次節以降で詳細を述べる。

3.2.2. 等価回路モデルを用いた絶縁層幅の検討

提案するグラウンド電極の絶縁層幅を算出するには、事前に基板の材料や基板厚、高周波伝送線路の線路幅、グラウンドパターンなどの配線レイアウトを決定する必要がある。HDC での高周波伝送線路（イーサネット系）では、差動インピーダンスを $100\ \Omega$ に設計することが推奨されており、3次元電磁界シミュレーションを用いて解析・設計を行う。高密度な光トランシーバの実現には、伝送線路幅と配線スペースを狭幅化する必要があるが、線路幅を細くすると線路とグラウンド間の寄生容量が減少して特性インピーダンスが増加する。伝送線路の特性インピーダンスが増加してインピーダンス不整合が生じると、インピーダンス不整合点での不要反射によって SNR が減少して信号品質が劣化する。伝送線路の狭幅化によって増加した特性インピーダンスを減少させるには、基板厚を薄くして線路の寄生容量を増加させればよい。ここで、チャンネル間クロストーク低減とグラウンド電位の安定には、多数（>100 個以上）のビアを設ける必要があるが、厚みが薄い基板に多数のビアを設けた場合の電磁界シミュレーションは、メッシュと呼ばれる計算格子が急増してしまい有限の時間で計算が収束しない恐れがある[1]。そこで、計算リソースの削減のために、高周波伝送配線（配線幅、基板厚）の設計のみ 3次元電磁界シミュレーションで行い、その設計パラメータを等価回路モデルに反映してギャップ幅の解析した。これにより、シミュレーション時間を削減しつつ、高精度な絶縁層幅の設計が期待できる。

最初に、3次元電磁界シミュレーションを用いた高周波伝送線路の設計結果について述べる。Fig. 3-3 に光トランシーバの配線レイアウトを示す。10.9 mm 幅の光トランシーバ筐体に入るように、基板の幅は9.8 mm とした。この基板の幅に送信 4 ch, 受信 4 ch 分の差動高周波伝送線路を配置できるように、電気コネクタのパッド間隔は0.5 mm とした。高周波伝送線路には接地型コプレーナ線路 (GCPW : Grounded Coplanar Waveguide) を用い、線路幅および線路間隔はそれぞれ 90 μm , 120 μm とした。この線路パターンで差動インピーダンスが 100 Ω となるように、有限要素法 (FEM: Finite Element Method) を用いた電磁界シミュレーターである Ansys 社 HFSS を用いて設計を行った[2]。有限要素法は、微分方程式をある境界条件の下で解く数値解析手法であり、解析対象を細かくメッシュ分割してマクスウェル方程式を解くことで、高精度な電磁界解析を実現する。メッシュを細かくするほど解析精度は向上するが、構造が複雑になると解析規模が大幅に増加して解析時間が急増するという問題がある。本研究では基板材料として、コア材に三菱ガス化学株式会社製の CCL-HL832NS を、プリプレグに同じく三菱ガス化学株式会社製の GHPL-830NS を用いた。基板の厚みおよび層構成を決定するため作成したシミュレーションモデルを Fig. 3-4 に示す。電気コネクタ側に入力ポートを設定し、LDD/TIA 側に出力ポートを設定して配線の周波数解析を行った。

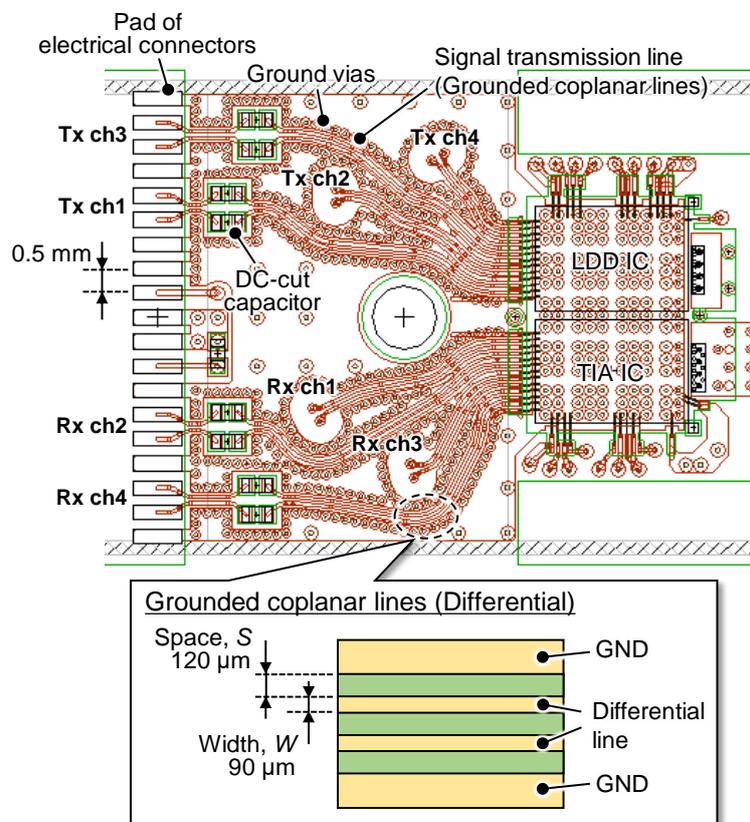


Fig. 3-3 光トランシーバ基板の配線レイアウト (上面図)

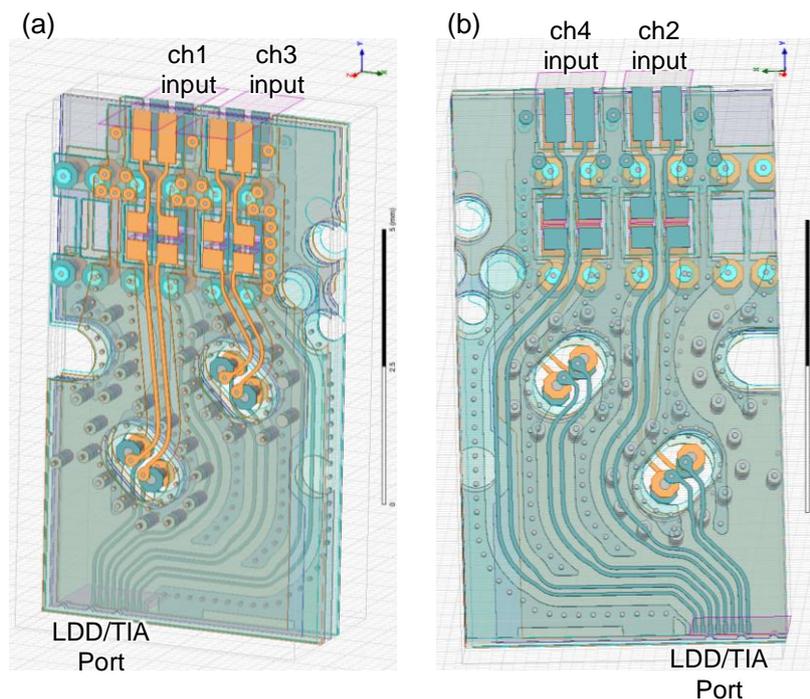


Fig. 3-4 電磁界シミュレーションモデル (a)基板表面 (L1 層), (b)基板裏面 (L8 層)

シミュレーションにより決定した基板の層構成を Fig. 3-5 に示す. 伝送線路の特性インピーダンスが $100\ \Omega$ となるように表側 (L1-L2 層間) と裏側 (L7-L8 層間) の基板厚を $0.045\ \text{mm}$ とした. しかし, 1 層あたりの基板厚が非常に薄く基板の強度を確保できないため, 8 層のビルドアップ構成として基板全体の厚みを約 $0.8\ \text{mm}$ とすることで強度を確保した[3]. Fig. 3-6 に, 設計した送信側の高周波線路の伝送損失 (SDD21: Differential mode transmission loss) のシミュレーション結果を示す. ビアを通過する ch1 と ch3 は, ch2 と ch4 に比べて損失が増大しており, 特に ch3 は $20\ \text{GHz}$ 以上で伝送損失が増加していることがわかる. これは, Fig. 3-4 に示すように入力パッドと LDD/TIA の間にビアを配置しているために, ビアでのインピーダンス不整合で反射が生じたためだと考えられる. ここで, ナイキスト周波数 $12.89\ \text{GHz}$ (信号伝送速度 $25.78\ \text{Gb/s}$) における伝送損失は全 ch で約 $0.5\ \text{dB}$ であり, $25\ \text{Gb/s}$ 級の光リンクへの影響は小さいと考えられる.

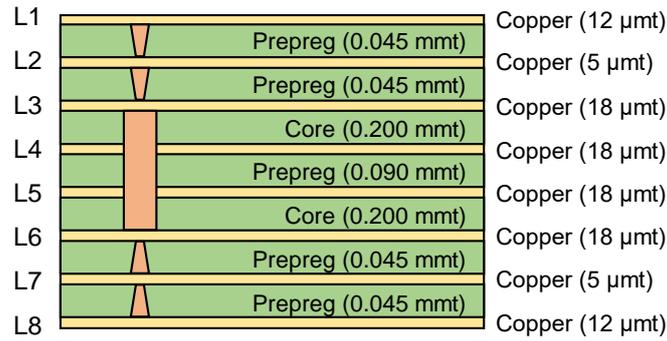


Fig. 3-5 光トランシーバ基板の層構成

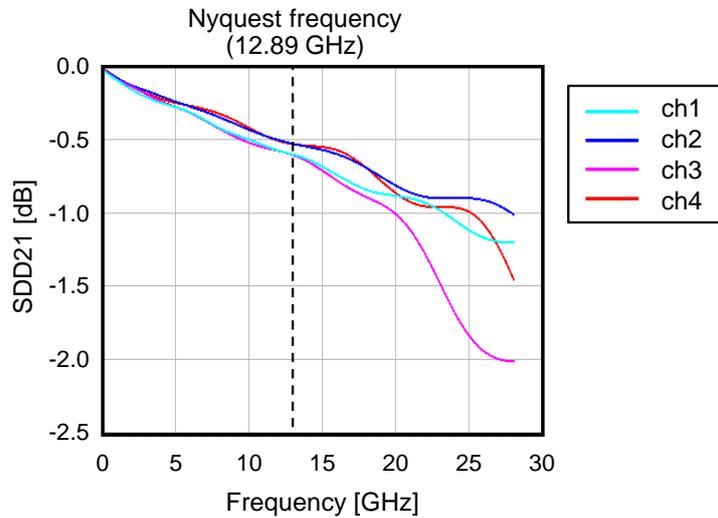


Fig. 3-6 高周波線路の伝送損失

次に、狭幅絶縁層を有するグラウンド電極の等価回路モデルを作成した。等価回路モデルを作成するためには、各層のグラウンド電極がもつ抵抗および誘導成分を算出する必要がある。Fig. 3-7に、提案するグラウンド電極の抵抗および誘導成分を示す。送受信のグラウンド電極は基板固定穴部分で完全に分離されているため、送受信それぞれで抵抗成分と誘導成分が存在する。ここで、表層 (L1 層) のグラウンドパターンをの抵抗を $R_{\text{GND-L1}}$ 、インダクタンスを $L_{\text{GND-L1}}$ とし、グラウンドパターンに挿入した微小ギャップの容量は C_{gap} とした。また、内層 (L2-L7 層) および裏層 (L8 層) のグラウンドパターンの抵抗をそれぞれ $R_{\text{GND-L28}}$ 、インダクタンスを $L_{\text{GND-L28}}$ とし、貫通ビアのインダクタンスは L_{via} とした。

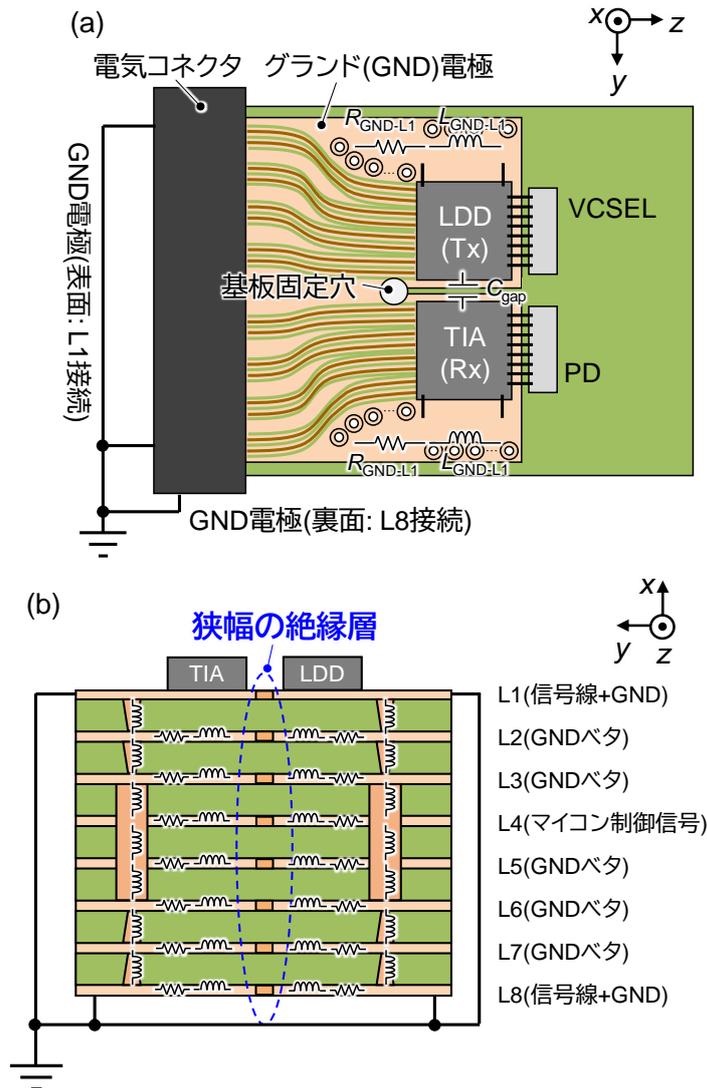


Fig. 3-7 狭幅絶縁層を有するグラウンド電極構造の抵抗および誘導性成分
(a)表層, (b)断面構造

C_{gap} の影響を解析するには、まずは各層のベタパターンの抵抗値 (R_{GND-L1} および $R_{GND-L28}$) とインダクタンス (L_{GND-L1} および $L_{GND-L28}$, L_{via}) を求める必要がある。まず、グラウンドパターンの抵抗値 (R_{GND-L1} , $R_{GND-L28}$) は、式(3.1)で表すことができる[4]。

$$R = R_p \frac{l}{tw} \times 35 \quad (3.1)$$

ここで、 l はグラウンドパターンの長さ、 w はグラウンドパターンの幅、 t はパターン厚、 R_p は単位面積 ($l=1\text{ mm}$, $w=1\text{ mm}$, $t=35\text{ }\mu\text{m}$) あたりの抵抗値である。電極の材質が銅の場合の R_p は、温度 T を用いると式(3.2)のように表すことができる[5, 6]。

$$R_p = \frac{1.72 \times \{1 + 0.00385(T - 25)\}}{35} \quad (3.2)$$

さらに、電極材質が銅の場合のグラウンドパターンのインダクタンスは、式(3.3)のように表すことができる。

$$L = 0.2 \times l \times \left(\ln \frac{2l}{w+t} + 0.2235 \times \frac{w+t}{l} + 0.5 \right) \quad (3.3)$$

また、ビアのインダクタンスは、真空の透磁率を μ_0 、ビア高さを h 、ビアの半径を r とすれば、式(3.4)のよう表すことができる[7].

$$L_{\text{via}} = \frac{\mu_0}{2\pi} \left[h \cdot \ln \left(\frac{h + \sqrt{r^2 + h^2}}{r} \right) + \frac{3}{2} \left(r - \sqrt{r^2 + h^2} \right) \right] \quad (3.4)$$

最後に、狭幅絶縁層での容量 C_{gap} は平行平板コンデンサの静電容量を用いて式(3.5)のように表すことができる[8].

$$C_{\text{gap}} = \epsilon_r \epsilon_0 \frac{l_g t_{\text{GND-L1}}}{g} \quad (3.5)$$

ϵ_0 は真空の誘電率、 ϵ_r はレジストの比誘電率、 l_g は絶縁層長さ、 $t_{\text{GND-L1}}$ は L1 層の電極厚、 g は絶縁層幅である。

Fig. 3-3 の配線レイアウト設計結果を基に、式(3.1)～(3.3)を用いることで、表層および内層のグラウンドパターン抵抗値とインダクタンス、ビアのインダクタンスを求めることができる。グラウンドパターンのサイズおよび算出した電極の抵抗値とインダクタンスを Table 3-1 に、Table 3-2 に各層のビアのインダクタンスを示す。Table 3-2 には、ビア 1 個あたりのインダクタンスと層あたり（各層に 300 個のビアがあると想定）のインダクタンスを示している。Table 3-1 および Table 3-2 を見ると、ビアの 1 個あたりのインダクタンスはグラウンド電極のインダクタンスに比べて 2 桁以上に小さく、さらに各層のインダクタンスと比較すると 4 桁以上小さいことがわかる。これより、本研究では各層のビアのインダクタンスは無視できるものとして等価回路モデルを算出した。

Table 3-1 グラウンド電極の抵抗値とインダクタンス

	パラメータ	-
グラウンド電極	材質	Copper
	レジストの比誘電率, ϵ_r	3.5
	抵抗率 (銅)	0.49 m Ω
	電極厚, $t_{\text{GND-L1}}$	12 μm
	表層 (L1 層) の長さ	6.1 mm
	表層 (L1 層) の幅	1.0 mm
	抵抗 (L1 層), $R_{\text{GLD-L1}}$	0.23 m Ω
	インダクタンス (L1 層), $L_{\text{GLD-L1}}$	0.15 nH
	表層 (L2~L8 層) の長さ	9.0 mm
	表層 (L2~L8 層) の幅	1.0 mm
	抵抗 (L2~L8 層), $R_{\text{GLD-L28}}$	0.16 m Ω
	インダクタンス (L2~L8 層), $L_{\text{GLD-L28}}$	0.20 nH
	絶縁層長さ, l_g	2.5 mm

Table 3-2 各層のビアのインダクタンス

	ビア高さ (基板厚)	ビア 1 個あたりの インダクタンス	1 総当たりの インダクタンス
L1-L2 層	0.045 mm	0.82 pH	2.73 fH
L2-L3 層	0.045 mm	0.82 pH	2.73 fH
L3-L4 層	0.2 mm	16.7 pH	557 fH
L4-L5 層	0.09 mm	3.33 pH	11.1 fH
L5-L6 層	0.2 mm	16.7 pH	557 fH
L6-L7 層	0.045 mm	0.82 pH	2.73 fH
L7-L8 層	0.045 mm	0.82 pH	2.73 fH

Fig. 3-8 に, Fig. 3-7 および Table 3-1, Table 3-2 を用いて算出した等価回路モデルを示す. VCSEL および PD も等価回路モデルを適用し[9, 10], VCSEL と PD のアノード電極同士を C_{gap} で接続した. L1 層のベタパターン ($R_{\text{GND-L1}}$ と $L_{\text{GND-L1}}$ の直列接続) と L2-L8 層のベタパターン ($R_{\text{GND-L28}}$ と $L_{\text{GND-L28}}$ の直列接続) の片側が VCSEL と PD のアノード電極に接続されており, もう片側がグラウンドに接続された構成である. ここで, 各層のビアのインダクタンスは, 上記で述べたようにグラウンド電極のインダクタンスに比べて 4 桁以上小さいため, 本研究では無視できるものとした. また, VCSEL と PD の等価回路のパラメータは Table 3-3 にまとめている.

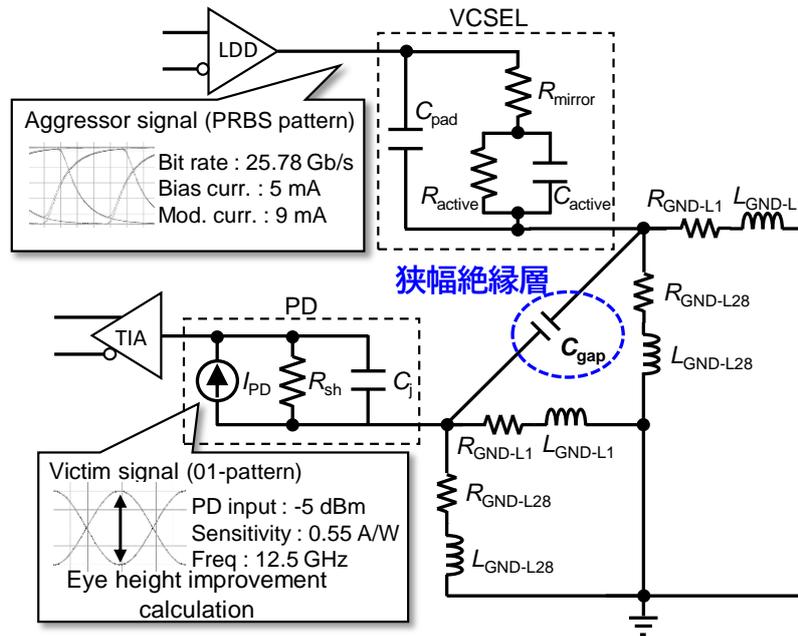


Fig. 3-8 算出した等価回路モデル

Table 3-3 VCSEL および PD のパラメータ

	パラメータ	-
VCSEL	C_{pad}	0.04 pF
	R_{active}	25 Ω
	C_{active}	0.42 pF
	R_{mirror}	50 Ω
PD	PD input	-5 dBm
	Sensitivity	0.55 A/W
	R_{th}	5 G Ω
	C_j	80 fF

Fig. 3-8 の等価回路モデルおよび Table 3-1, Table 3-3 のパラメータを用いて、絶縁層幅の検討を行った。解析には Keysight 社の高速伝送解析シミュレータ ADS (Advanced Design System) を利用し、Fig. 3-8 に示すように、LDD から Aggressor 信号を、PD から Victim 信号を出力した。Aggressor 信号のデータレートは 25.78 Gb/s、パターン長は $2^{31}-1$ の疑似ランダム信号 (PRBS: Pseudo-Random Binary Sequence) とし、VCSEL のバイアス電流と変調電流は、VCSEL を線形領域で動作させて高い SNR を得るために、それぞれ 5.0 mA、9.0 mA_{p-p} とした[3]。一方で Victim 信号には、Aggressor 信号から受けるクロストークの影響を解析しやすくするために 12.5 GHz の 0/1 パターン (正弦波) とし、PD の感度は 0.55 A/W、PD への入力光信号強度は -5 dBm とした。

Fig. 3-9 に絶縁層幅に対する容量 C_{gap} と Victim アイパターン高さの変化量を示す。絶縁層幅を増加させると絶縁層部の容量性が低下し、Victim 信号のアイ高さが増加することがわかる。また、絶縁層幅を $30 \mu\text{m}$ 以上にすると、狭幅絶縁層なし（絶縁層幅 $0 \mu\text{m}$ ）に比べてアイ高さを約 2 dB 程度改善することができる。しかし、絶縁層幅を増加させ続けてもアイ高さの改善には限界があることがわかる。これは、絶縁層幅を増加させても絶縁層部分の容量の減少量が小さくなるためである。

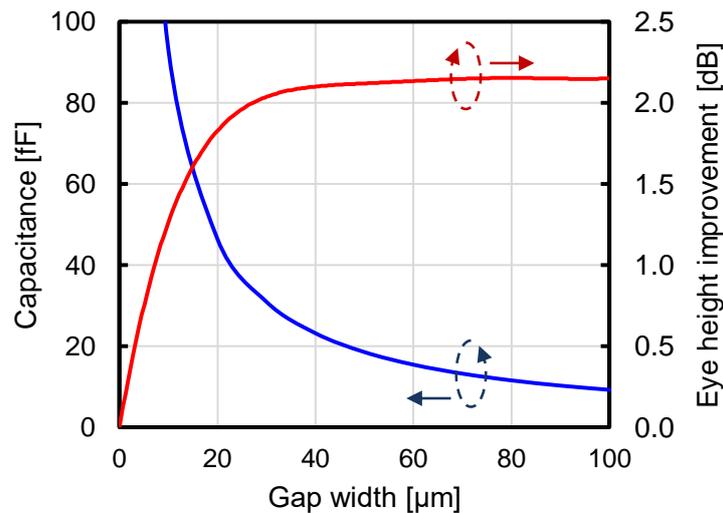


Fig. 3-9 TRx 間クロストーク解析結果

3.2.3. 狭幅絶縁層による光素子の温度特性検討

前述したように、グラウンド電極に狭幅絶縁層を作製すると、グラウンドパターンの熱抵抗が増加し、基板の放熱特性が悪化して光素子（特に VCSEL）の温度上昇が懸念される。第 2 章でも述べたように、VCSEL の動作上限温度は一般的に $80 \text{ }^\circ\text{C}$ 程度であり、提案技術を適用することで VCSEL の動作温度に制約が生じる恐れがある。そこで、狭幅絶縁層の VCSEL 動作温度への影響を解析するために、熱シミュレータを用いて VCSEL の温度解析を行った。Fig. 3-10 に、3 次元シミュレーションモデルを示す。光トランシーバの筐体および基板、光素子、放熱用ビアをモデル化し、ムラタソフトウェア社の熱流体解析ソルバを利用してシミュレーションを行った[11]。本熱解析も電磁界解析と同様に有限要素法を用いており、メッシュごとに熱伝導方程式[12]を求解することで算出する。HDC で用いられる光トランシーバは、空調制御された一定温度下で動作するため、定常熱伝導問題として境界条件を設定し、解析を行った。ここで、解析に用いた材料パラメータを Table 3-4 に示す。光トランシーバの筐体温度 (T_c) は、HDC で想定されるワーストケース ($T_c = 70 \text{ }^\circ\text{C}$) に設定し、さらにサーバ内に流れるファン風量は無風とした。熱源となる LDD と TIAIC の消費電力は、全 4 ch で補償回路 (FFE や CDR) が動作している状態を想定して 1.7 W（それぞれ 0.85 W）とした[13]。また、VCSEL へのバイアス電流を考慮して、VCSEL の消費電力は 0.02 W とした。

PD の消費電力については、受光感度 0.55 A/W で 1 mW の光が照射されたものとし、さらに PD 内部に $5 \ \Omega$ の直列抵抗が存在すると仮定して、約 0.014 W の消費電力が発生しているとした。

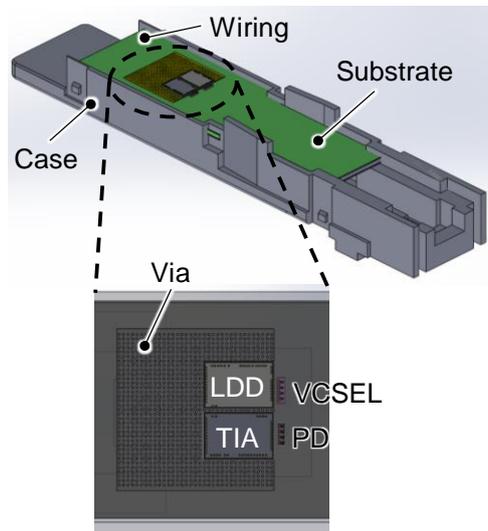


Fig. 3-10 VCSEL 温度の熱シミュレーションモデル

Table 3-4 熱シミュレーションに用いたパラメータ

Item	Material	Thermal Conductivity [W/m·K]
VCSEL	GaAs	55
PD	GaAs	55
LDD	Si	149
TIA	Si	149
Substrate	FR-4	0.3
Case	Al	236
Wiring	Cu	380
Via	Cu	380

Fig. 3-11 に、表層 (L1 層) の温度分布と絶縁層幅依存性のシミュレーション結果を示す。Fig. 3-11(a)を見ると、絶縁層により LDD や TIA の高温部分が広がり、VCSEL の温度が上昇していることがわかる。Fig. 3-11(b)の絶縁層幅に対する VCSEL 温度の依存性を見ると、絶縁層幅の大小にかかわらず、VCSEL 温度は約 $3 \text{ }^\circ\text{C}$ 増加している。この理由として、絶縁層の挿入でグラウンドパターンの熱抵抗は増加するが、絶縁層幅がグラウンドパターン全体の面

積に比べて非常に小さいため、数十 μm 程度の絶縁層幅では VCSEL の温度変化に影響を及ぼさなかったためだと考えられる。ここで Fig. 3-11(b)より、筐体温度 70°C かつ全 4 ch 動作でも、VCSEL の動作上限温度である 80°C を超過しないことも併せて確認することができた。

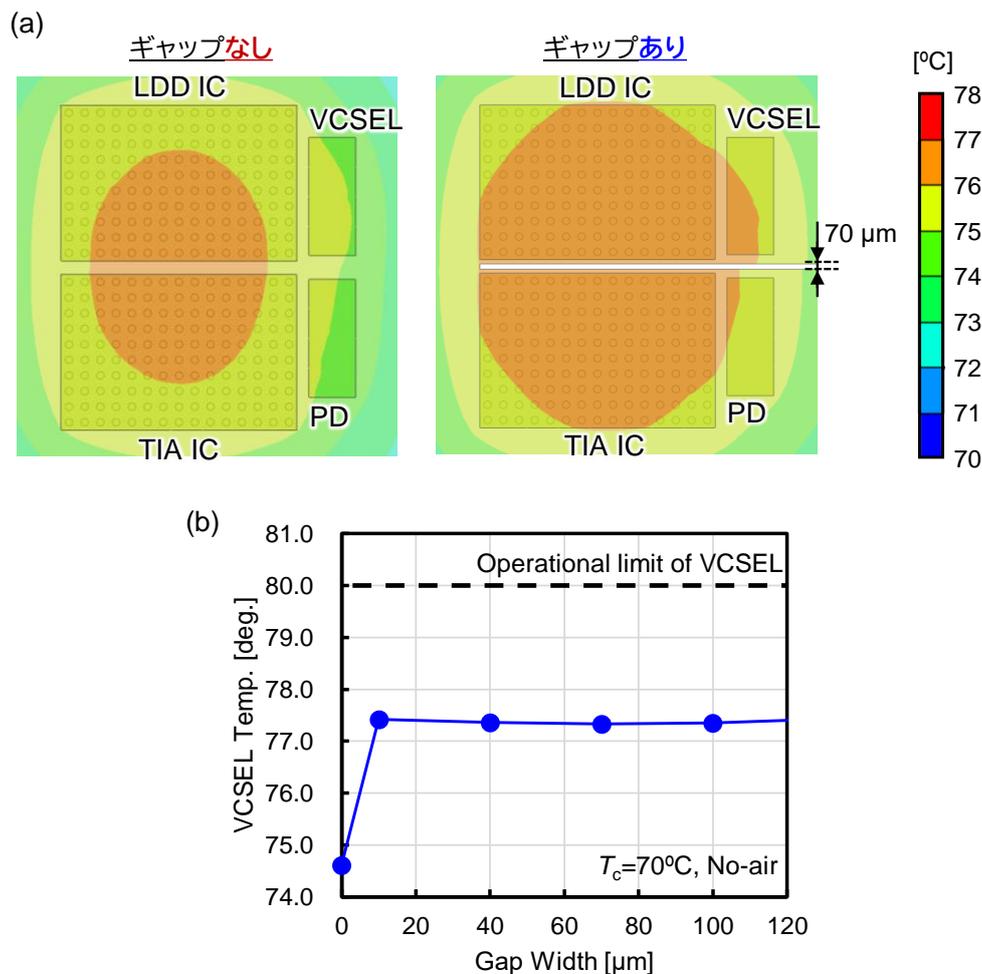


Fig. 3-11 VCSEL 温度特性のシミュレーション結果
(a)絶縁層有無での VCSEL の温度分布, (b)絶縁層幅依存性

Fig. 3-9 より、 $40\ \mu\text{m}$ 程度の絶縁層幅で TRx クロストークの改善量は飽和し、Fig. 3-11 より、絶縁層幅によらず VCSEL の温度上昇は約 3°C であることが判明した。これにより、グラウンド電極に設ける絶縁層幅を適切に制御することで、VCSEL 温度の増加を防ぎつつ TRx クロストーク低減による信号品質の改善が可能になる。今回は、狭幅絶縁層作製時のエッジングプロセスの製造誤差を考慮して、絶縁層幅は $70\ \mu\text{m}$ として光トランシーバの試作を行った。

3.3. 超高密度光トランシーバの試作

3.2 節の設計結果をベースに, Fig. 3-12 に示す手順で光トランシーバを試作した. 3.2 節で設計した高周波基板を試作 (8 層ビルドアップ, コア材: 三菱ガス化学株式会社製 CCL-HL832NS, プリプレグ: 三菱ガス化学株式会社製 GHPL-830NS) し, Fig. 3-12(a)に示すように, 基板の裏面に光素子 (4 ch の SiGe-VCSEL/PD アレイ) と IC (SiGe-LDD/TIA) をダイボンドで接着し, ボンディングワイヤで光素子-IC 間および IC-基板間を接続した. グラウンド電極に挿入する狭幅絶縁層は, 基板の高周波伝送線路と同時にエッジングプロセスで作製している. また, 光信号伝送の品質向上のために, LDD および TIA には, CDR 回路が内蔵された IC を選択した. 次に, Fig. 3-12(b)に示すように, 光素子上に光コネクタとレセプタクルをアクティブアライメントで位置合わせをする. ここで, 光コネクタには, 250 μm ピッチで配列されたレンズと, 12-ch GI-MMF リボン, 1 mm 厚の MT フェルルールで構成されたものを用いた. その後, Fig. 3-12(c)に示すように, 光コネクタと基板の接着面に UV 硬化接着剤を塗布して基板上に固定し, 最後に, Fig. 3-12(d)に示すように, 筐体を取り付けた.

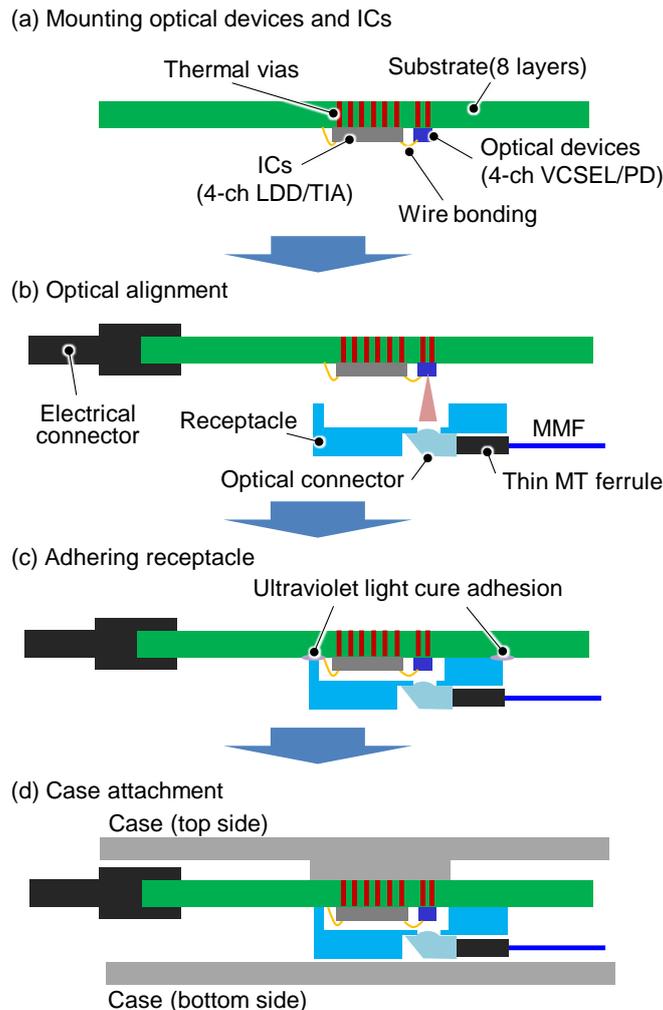


Fig. 3-12 小型・高密度光トランシーバの試作手順

Fig. 3-13 に製作した光トランシーバの写真を示す。Fig. 3-13(a)は試作した光トランシーバと評価基板の全体写真，(b)はフォームファクタの外観写真，(c)は光実装部の拡大写真である。Fig. 3-13(b)には，比較のために一般フォームファクタである QSFP28 の筐体も併せて掲載している。試作した光トランシーバのフットプリントのサイズは QSFP28 に比べて約 52%小型化しており，従来光トランシーバと比較して大幅なサイズ低減に成功した。また，Fig. 3-13(c)に示すように，LDD と TIA を約 200 μm の距離で実装できており，その間に約 70 μm の幅絶縁層を作製できていることが確認できる。また，光トランシーバの総消費電力は，全チャンネル CDR 動作時で約 1.6 W である。

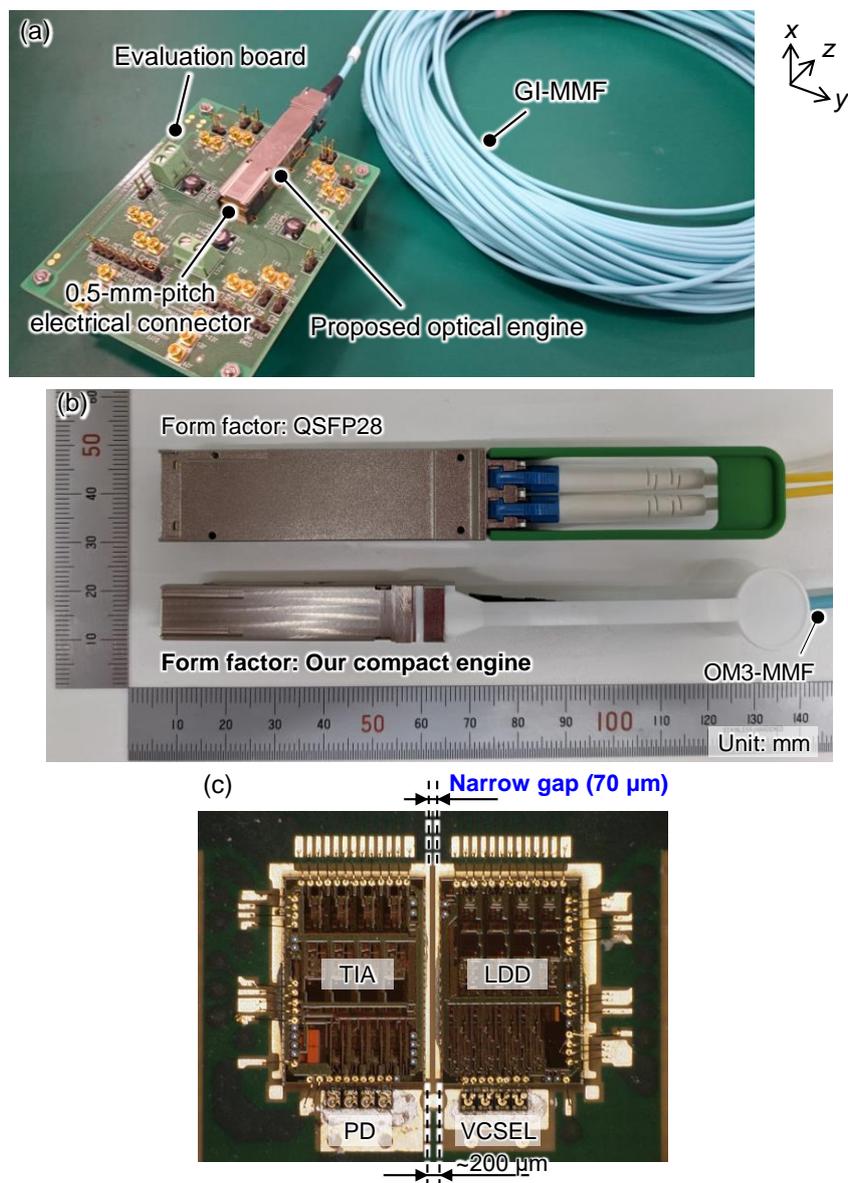


Fig. 3-13 (a)試作した光トランシーバと評価基板の全体写真，
(b)フォームファクタの外観写真，(c)光実装部の拡大写真

3.4. 特性評価結果

3.4.1. 温度特性

試作した光トランシーバを動作させた状態で、VCSEL 温度を測定した。Fig. 3-14(a)に示す測定系のように、光トランシーバの筐体に熱電対を接続し、熱電対の温度が 70°C で一定になるように恒温槽の温度を制御した。さらに VCSEL チップの側面にも熱電対を接続し、光トランシーバの各チャンネルを動作させたときの VCSEL の温度を測定した。VCSEL 温度の測定結果を Fig. 3-14 に示す。比較のために、狭幅絶縁層未適用の結果も併せて記載している。測定結果は、破線で示すシミュレーション結果とよく一致している。また、狭幅絶縁層を適用した場合、絶縁層未適用の場合に比べて VCSEL の温度は増加しているものの、全チャンネル (4 ch) 動作時でも動作上限の 80°C を超過しないことがわかる。この結果より、高温環境下でも狭幅絶縁層を有するグランド電極構造で光デバイスを安定動作可能であることを示すことができた。

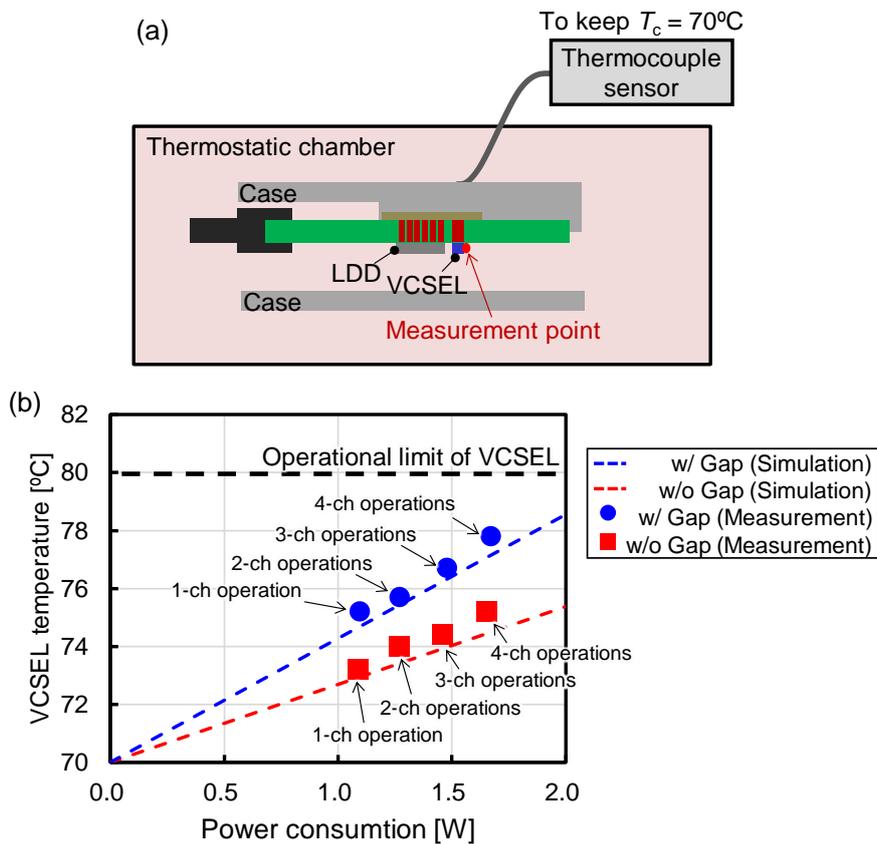


Fig. 3-14 (a)測定系, (b)VCSEL 温度測定結果

3.4.2. 光結合特性

Fig. 3-12 に示したように、試作した光トランシーバはレンズ集積型光コネクタを適用しており、実装コスト低減のために光素子と光コネクタの結合を送受一括を行っている。そのため、全チャンネルで高品質な光伝送を実現するには、各 ch の光結合特性の評価が重要である。そこで、Fig. 3-15(a)の測定系を用いて送信、受信それぞれの光結合特性を測定した。送信側は、VCSEL の発光面直上に大開口 PD を配置して測定した光パワーから、Fig. 3-15(a)で測定した光パワーの差分から算出した。受信側は、TIA 内蔵の電流モニタ値を PD 感度で割って算出した光パワーと、Fig. 3-15(a)で測定した光パワーの差分から算出した。Fig. 3-15(b)に挿入損失の測定結果を示す。送信側の光挿入損失は 2.1 dB 以下、受信側は 0.7 dB 以下であり、それぞれ 2 章で示した目標値を満たしている。また、各 ch 間のばらつきは 0.5 dB 未満であり、送受一括光結合でアクティブアラインメントを用いても良好な結合特性を得られることを確認できた。

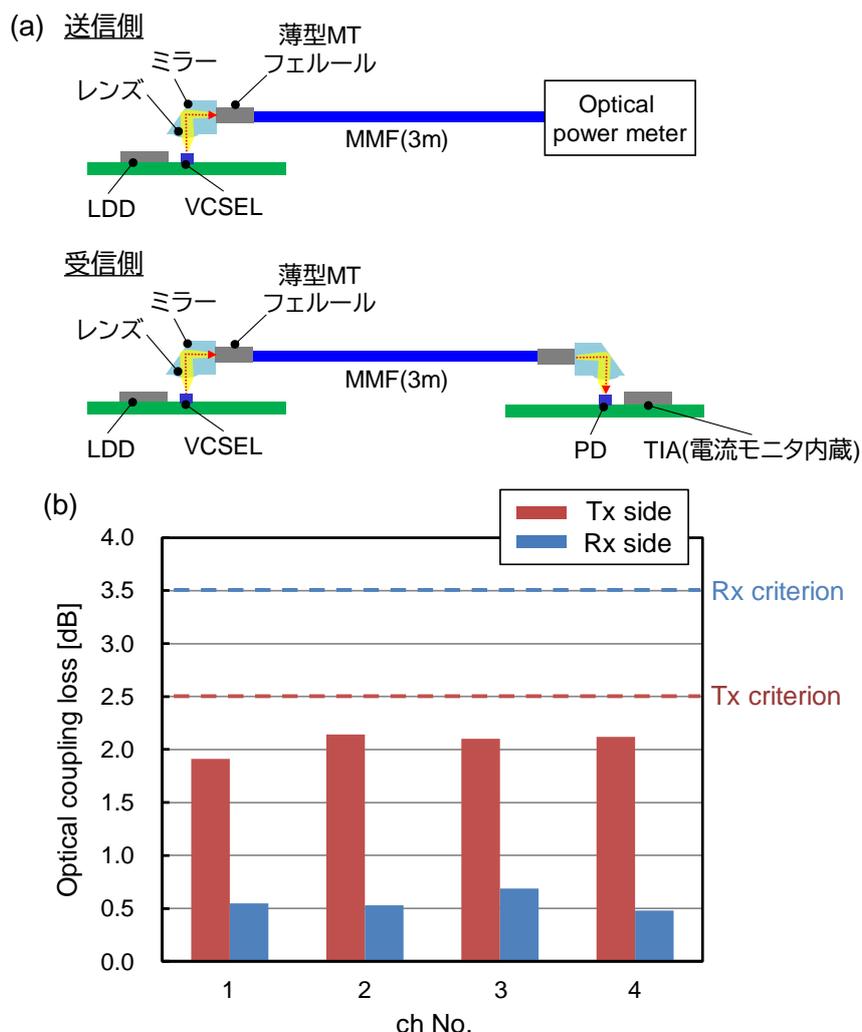


Fig. 3-15 (a)測定系, (b)光結合損失測定結果

送信側の挿入損失が受信側に比べて大きく増加している原因として、25 Gb/s 級の高速 VCSEL の NA が大きいため、VCSEL から光コネクタまでの空間伝搬でビームサイズが広がり、ビームサイズと MMF コア径にミスマッチが生じたためだと考えられる。一般的に VCSEL は高速化に伴って NA が増加する傾向があるため、今後さらに高速な VCSEL に対応していくためには、レンズが大型化してしまい実装密度の低下が懸念される。

3.4.3. 25.78 Gb/s 光伝送特性

最後に、Fig. 3-16 の評価系を用いて光伝送特性を測定した。Fig. 3-16(a)は送信側の光波形の評価系で、Fig. 3-16(b)は受信側の電気波形および BER (Bit Error Rate) の評価系である。温度特性評価と同様に、光トランシーバを恒温槽内に配置し、光トランシーバの温度が一定になるように筐体に接続した熱電対をモニタし、恒温槽を制御した。この状態で、パルスパターンジェネレータ (Anritsu 製 MP1800A および Alnair 製 BERT-250E-4CH) から伝送速度 25.78 Gb/s、差動振幅 500 mV_{ppd}、パターン長 $2^{31}-1$ の 4 ch 電気信号を発生させて光トランシーバに入力した。VCSEL に印加するバイアス電流と変調電流は、それぞれ 6.5 mA と 8.3 mA_{p-p} とした。光送信波形の評価は、Fig. 3-16(a)のように OM3-MMF 伝送後のアイパターンをオシロスコープ (Keysight 製 86100D, 86105D) で測定した。受信電気波形の評価は、Fig. 3-16(b)のように送信光波形を受信側に入力し、アイパターンと BER をそれぞれオシロスコープとエラーディテクタ (Anritsu 製 MP1800A) で測定した。ここで、OM3-MMF の長さは 3 m, 30 m, 100 m とし、測定しない ch に関しては、不要な反射による信号品質劣化を抑制するために終端抵抗 (差動 100 Ω) を接続した。

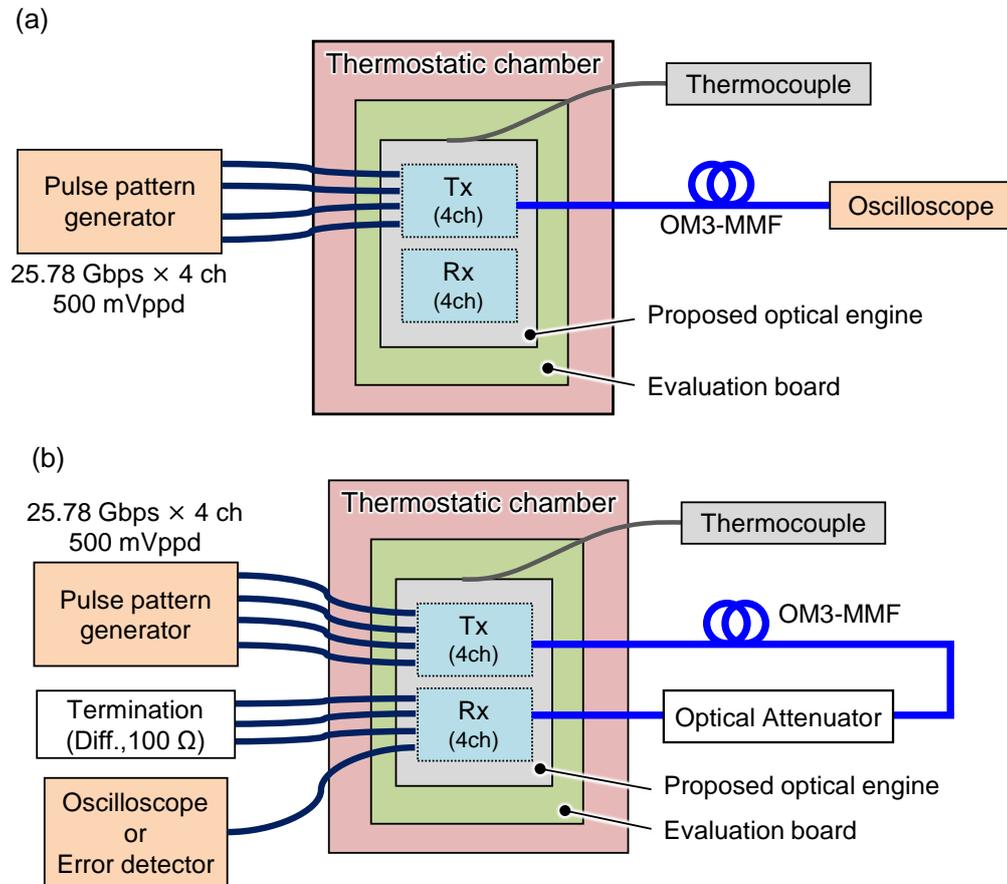


Fig. 3-16 光伝送特性測定系 (a)送信光波形, (b)受信電気波形および BER 特性

Fig. 3-17 に、全チャンネル (4 ch) 動作時の送信光波形と受信電気波形を示す。Fig. 3-17(a) には、狭幅絶縁層未適用の光トランシーバの伝送波形も併せて示している。室温 ($T_c = 25^\circ\text{C}$) および高温 ($T_c = 70^\circ\text{C}$) 条件で、送受信ともに明瞭なアイ開口を得られており、高品質な信号伝送に成功した。Fig. 3-17(a)と Fig. 3-17(b)を比較すると、送信側光波形には変化が見られないものの、受信電気波形は狭幅絶縁層適用構造 (Fig. 3-17(b)) のジッタ (時間軸方向に発生するノイズ) がわずかながら改善していることを確認できる。Fig. 3-17(c)に示す高温 ($T_c = 70^\circ\text{C}$) 動作時では、室温 ($T_c = 25^\circ\text{C}$) 動作に比べて送信光波形および受信電気波形のアイ開口が減少していることがわかる。

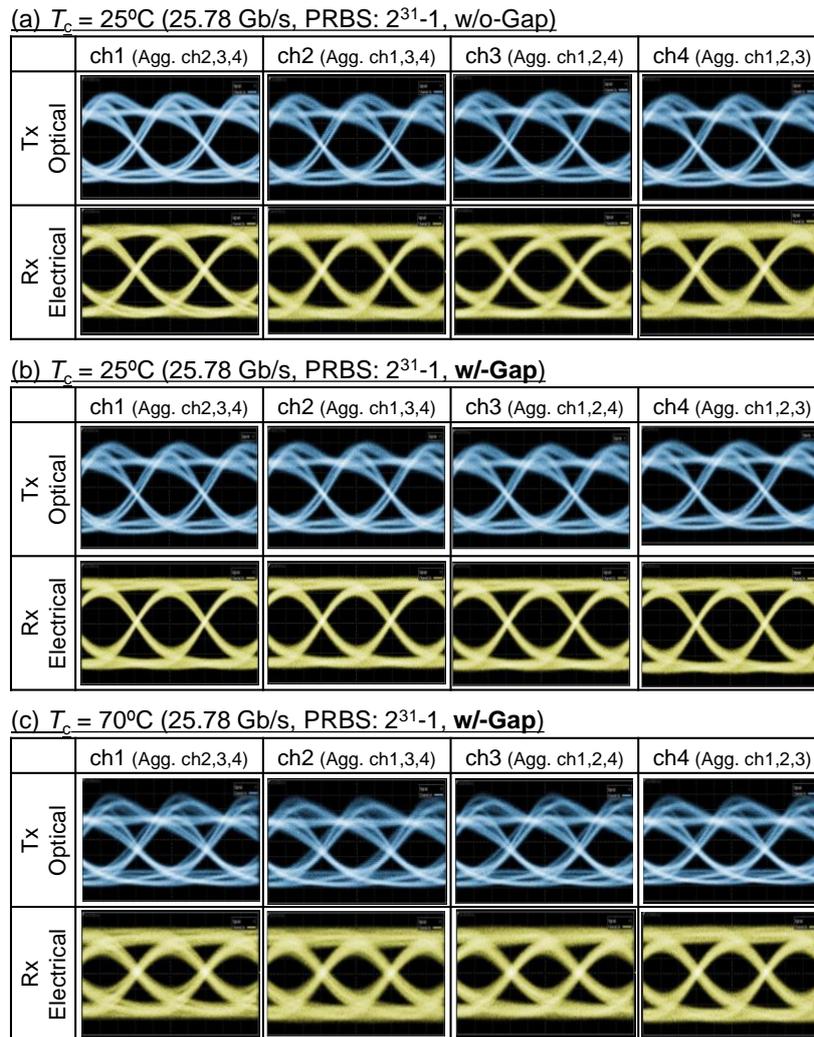


Fig. 3-17 送信光波形と受信電気波形の測定結果

- (a)室温 ($T_c = 25^\circ\text{C}$) かつ狭幅絶縁層未適用, (b)室温 ($T_c = 25^\circ\text{C}$) かつ狭幅絶縁層適用,
(c)高温 ($T_c = 70^\circ\text{C}$) かつ狭幅絶縁層適用

アイパターンは信号品質を視覚的に確認できるものの、エラーフリー ($\text{BER} < 10^{-12}$) 特性を定量的に評価することが難しいため、狭幅絶縁層構造の効果の定量化のために BER 特性を評価した。Fig. 3-18 に、室温 ($T_c = 25^\circ\text{C}$) で測定した BER 特性を示す。どの条件下でも 25.78 Gb/s のエラーフリー伝送に成功しているが、エラーフリーとなる受信光パワーの感度が異なっている。絶縁層未適用時は、TRx クロストーク印加で受信感度が約 2.9 dB 劣化しており、最小受信感度 ($\text{BER} < 10^{-12}$ のエラーフリーとなる受信光パワー) は約 7.2 dBm である。一方で絶縁層適用時では、受信感度の劣化は約 1.1 dB で、最小受信感度は約 9.0 dBm である。狭幅絶縁層を適用することで、絶縁層未適用と比較して最小受信感度を約 1.8 dB の改善に成功し、超小型光トランシーバのリンクバジェットのマージン拡大に提案手法が有効であることを実証することができた。

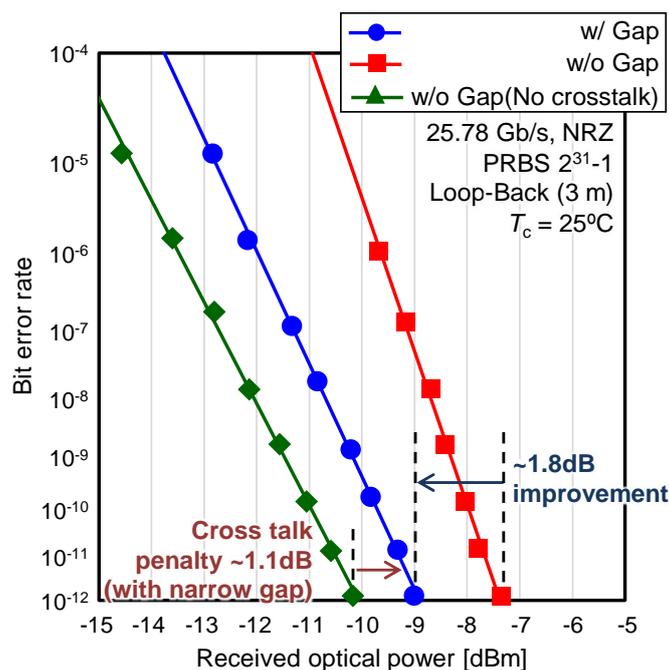


Fig. 3-18 BER 特性の測定結果

Fig. 3-18 の結果より，TRx クロストークの改善効果を確認できたが，本研究の光トランシーバは 4 ch 同時に 25 Gb/s の信号伝送を行う．各チャンネル間の信号品質のばらつきが大きいと，LDD/TIA に搭載された補償回路の設定をチャンネルごとに最適化しなければならず，補償回路のパラメータ収束に時間を要してしまう．そこで試作した光トランシーバの各チャンネルの最小受信感度のばらつきを測定した．Fig. 3-19 に示す測定結果を見ると，狭ギャップ構造未適用の光トランシーバの場合，最大パワーと最小パワーの差は 2.2 dB である．一方，ギャップ適用した光トランシーバでは，TRx 間クロストークを低減したことで ch1 の最小受信感度が改善し，各チャンネル間の受信感度のばらつきを 0.6 dB 以下に抑制できている．これにより，ハードウェアよりも上位層のリンクアップ時でもトランシーバは問題なく動作すると考えられ，狭幅絶縁層構造は ch 間の信号品質のばらつき低減にも効果があることを確認することができた．

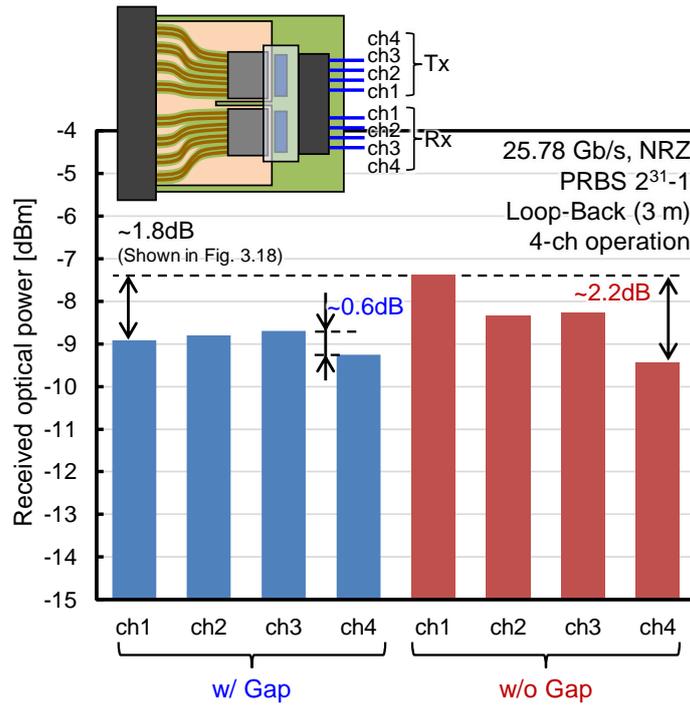


Fig. 3-19 各チャンネルの最小受信感度

狭幅の絶縁層を適用しても VCSEL の動作温度に問題ないことは 3.4.1 節で確認したが、実適用には、高温 ($T_c = 70^\circ\text{C}$) 時の光リンクへの影響を確認する必要がある。そこで、TRx クロストークの影響が最も大きな ch1 について最小受信感度の温度依存性を評価した。本研究では、同一条件で作製した複数の光トランシーバのうち、最小受信感度が最も小さいものを選択して特性を評価した。Fig. 3-20 に測定結果を示す。ベタパターンを介した放熱効率により、狭幅絶縁層が未適用の光トランシーバでは、高温 ($T_c = 70^\circ\text{C}$) 動作時の最小受信感度の劣化量は約 0.7 dB である。一方、狭幅絶縁層適用時の劣化量は、狭幅絶縁層未適用と比較してわずかに増加しているものの、約 0.9 dB に抑制できている。狭幅絶縁層を適用した方が最小受信感度の劣化量は大きくなっているものの、 70°C で狭幅絶縁層を適用した場合の最小受信感度は、 25°C で絶縁層未適用の最小受信感度より小さい。以上の結果より、狭幅絶縁層を適用すると VCSEL の温度は上昇するものの、 25°C で未適用時の場合に比べて低い最小受信感度が得られており、低電力で高品質な光信号伝送が期待できる。

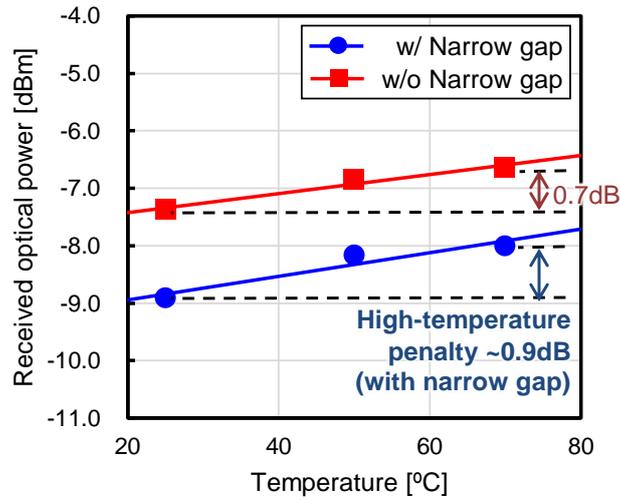


Fig. 3-20 最小受信感度の温度依存性

最後に、実際の光リンクの適用に必須である IEEE 802.3bm の 100GBASE-SR4 に準拠した 30 m から 100 m の OM3-MMF リンク特性を測定した。Fig. 3-21(a)は OM-3MMF 伝送後の光波形で、Fig. 3-21(b)は BER 特性である。30 m, 100 m の OM3-MMF 伝送後の光波形は、3 m の MMF リンクと同程度のアイ開口が得られている。また Fig. 3-21(b)より、100 m の OM3-MMF リンクの BER パワーペナルティは約 0.9 dB に抑制できており、OM4-MMF 以上のハイクラスファイバを用いることで、さらに長いリンクの光伝送が期待できる。

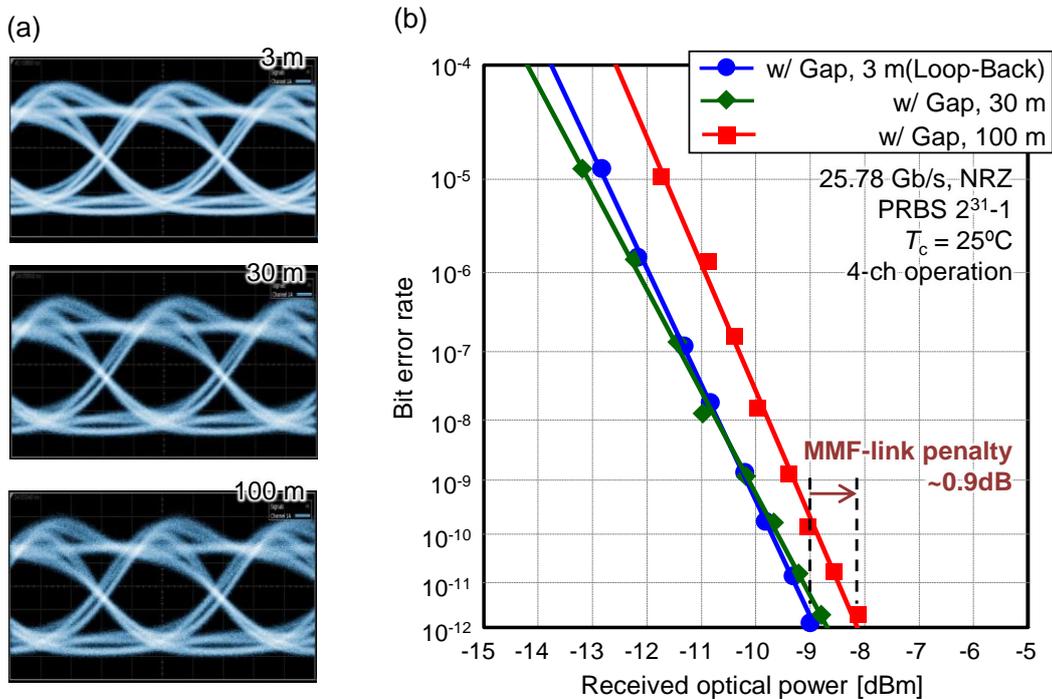


Fig. 3-21 MMF 伝送後の (a)光アイ波形, (b)BER 特性

3.5. 光トランシーバのスイッチサーバへの適用検討

本研究の光トランシーバの水準比較として、スイッチサーバへの適用を検討した。一般的なスイッチサーバである 1U の 19 インチラックへの適用例を Fig. 3-22 に示す。本研究の光トランシーバは、1 列に 36 ポートの光トランシーバを挿入可能であり、2 列構成にすると合計で 72 ポートの光トランシーバを挿入できる。



Fig. 3-22 超小型光トランシーバの 19 インチラックサーバへの適用例

Table 3-5 に、本研究のベンチマークを示す。Pluggable Optics で標準的なフォームファクタである QSFP28 は、1 U ラックあたり 32 個のトランシーバが設置でき、総伝送容量 3.2 Tb/s のデータ伝送が可能である。microQSFP は 1 個あたりの伝送容量はそのまま、QSFP28 よりもフットプリントサイズを低減しており、これによって設置可能なポート数が 48 個に増加しており、トータル 4.8 Tb/s のデータ伝送が可能になる。QSFP-DD は、QSFP28 をベースにトランシーバ 1 個あたりの伝送容量を 4 倍の 400 Gb/s に増大させている。フットプリントサイズは QSFP28 に比べて約 1.7 倍に増加しているが、フォームファクタの横幅は変化がないため、設置可能なポート数は QSFP28 と同じく 32 ポートである。これにより、トータル 12.8 Tb/s のデータ伝送が可能になる。本研究の光トランシーバは、フットプリントサイズが 6.2 cm^2 と他のフォームファクタよりも最も小さい。このため、トランシーバ 1 個あたりの伝送容量は 200 Gb/s と QSFP-DD の半分であるものの、設置可能なポート数が 72 ポートと、QSFP28 や QSFP-DD の 2 倍以上のトランシーバの設置することができる。これにより、1 U ラックあたりの総伝送容量は 14.4 Tb/s にも到達し、他の光トランシーバに比べて大容量なデータ伝送を実現できる。さらに 1 U ラックあたりに設置する光トランシーバの列数をさらに増加させて 3 列配置にすれば、総伝送容量を 21.6 Tb/s まで増大させることが可能である。

Table 3-5 各光トランシーバのベンチマーク

	Unit	SNAP12 [14]	QSFP28 [15, 16]	microQSFP [17]	QSFP-DD [16, 18]	本研究
1 個あたりの 伝送容量	Gb/s	120	100	100	400	200
フットプリン トサイズ	cm ²	7.5 (Tx のみ)	9.6	8.9	16.4	6.2
伝送密度	Gb/s/cm ²	16.0 (Tx のみ)	10.4	11.2	24.4	32.4
設置可能な ポート数	-	24	32	48	32	72
総伝送容量 (19 インチラック)	Tb/s	2.4	3.2	4.8	12.8	14.4

3.6. 結言

本章では、高密度集積と TRx クロストーク低減を両立する手法として、狭幅絶縁層を有するグラウンド電極を提案した。狭幅絶縁層を有するグラウンド電極について概説したのちに、等価回路モデルを作成し、それを用いて狭幅絶縁層の効果を説明した。

まず、等価回路モデルを用いた絶縁層幅の検討を行った。等価回路モデルの作成には、高周波配線の線路幅や基板厚、グラウンドパターンなどの配線レイアウトの決定が重要であるため、3次元電磁界シミュレータを用いて基板厚および配線パターンを設計した。シミュレーション結果を基に各層のグラウンドパターンの抵抗値とインダクタンスを算出し、それらの値を等価回路モデルに反映することで絶縁層幅の検討を行った。絶縁層幅を 30 μm 以上にすることで、アイ開口高さを約 2 dB 改善できることを示した。一方、絶縁層幅の変化に対して狭幅絶縁部の容量減少効果が小さくなるため、絶縁層幅を大きくしてもアイ開口高さの改善量は飽和することを明らかにした。

次に、狭幅絶縁層によってグラウンドパターンの放熱特性が劣化して光素子(特に VCSEL)の動作温度が上昇する可能性があるため、VCSEL 動作温度への影響について検討を行った。熱シミュレーションの結果、グラウンド電極に設ける絶縁層幅がグラウンドパターン全体の面積に比べて非常に小さいため、VCSEL の温度上昇は絶縁層幅に依存しないことを明らかにした。また、狭幅絶縁層の適用で VCSEL 温度は約 3 °C 上昇するが、動作上限である 80 °C を超過しないことを確認した。これにより、絶縁層幅を適切に制御することで、VCSEL 温度の増加を防ぎつつ TRx クロストーク低減による信号品質の改善が可能になる。

さらに本章では、実際に狭ギャップ構造を適用した超小型光トランシーバを試作し、一般フォームファクタである QSFP28 に比べてフットプリントを約 52 %小型化することに成功した。高温 ($T_c = 70$ °C) かつ全チャネル (4 ch) 動作させて状態で、VCSEL の動作温度が

80 °C を超えないことを示し、TRx クロストークを約 1.8 dB 改善できることを示した。また、チャンネル間のばらつきを 0.6 dB 以下に抑制できることを確認し、さらに OM3-MMF で 100 m の 25.78 Gb/s 光リンクでエラーフリー伝送に成功した。

最後に、他フォームファクタを適用した光トランシーバと技術比較を行った。トランシーバ 1 個あたり伝送容量は 200 Gb/s で QSFP-DD の 400 Gb/s の 1/2 であるものの、伝送密度は 32.4 Gb/s/cm² で他フォームファクタと比較して最大であることを示した。さらに本研究の光トランシーバは、横幅 19 インチの 1U ラックに 72 ポート (2 列配置) 設置可能で、QSFP28 や QSFP-DD の 32 ポート、microQSFP の 48 ポートを大きく上回ることがわかった。これにより、1U ラックあたり総伝送容量 14.4 Tb/s が可能で、データトラフィックの急増に対応しうる超小型光トランシーバであることを実証した。

参考文献

- [1] 佐藤敏郎, 松永孝志, 前田秀樹, 渡辺雅英, “電磁界解析の実践事例,” FUJITSU (富士通テクニカルレビュー), **63**(1), pp. 88-94, (2012).
- [2] Ansys, Inc. “Best-In-Class 3D High Frequency Electromagnetic Simulation Software, HFSS,” <https://www.ansys.com/ja-jp/products/electronics/ansys-hfss> (2023 年 1 月閲覧).
- [3] Y. Matsuoka, N. Kohmu, Y. Lee, H. Arimoto, T. Takai, N. Chujo, M. Sato, S. Komatsuzaki, A. Ogura, K. Yamazaki, and Y. Sunaga, “A compact 310-Gb/s optical transceiver for high-density optical interconnects,” *IEEE Photonics Technology Letter*, 29(3), pp. 334-337, (2017).
- [4] J. Adam, “New correlations between electrical current and temperature rise in PCB traces,” in *Proceedings of IEEE Symposium on Semiconductor Thermal Measurement and Management (SEMI-THERM)*, pp. 292-299 (2004).
- [5] A.E. Ruehli, “Inductance Calculations in a Complex Integrated Circuit Environment’, *IBM Journal of Research and Development*, **16**, pp. 470-481 (1972).
- [6] C. Hoer and C. Love, “Exact Inductance Equations for Rectangular Conductors with Applications to More Complicated Geometries,” *Journal of research of the National Bureau of Standards Section C: Engineering and Instrumentation*, **69C**, pp. 127-137 (1965).
- [7] M. E. Goldfarb and B. A. Pucel, “Modeling Via Hole Ground in Microstrip,” *IEEE Microwave and Guided Wave Letters*, **1**(6), pp. 135-137 (1991).
- [8] M. N. O. Sadiku, “Elements of Electromagnetics,” Oxford University Press, 5th edition (2010).

- [9] 喜瀬智文, 鈴木理仁, 舟橋政樹, 長島和哉, 那須秀行, “28 Gb/s 1060 nm VCSEL の開発とマルチモード光ファイバリンクの特性,” 古河電工時報, 第 134 号, pp. 21-26, (2015).
- [10] Y. Wei, T. Lehmann, L. Silvestri, H. Wang, and F. Ladouceur, “Photodiode working in zero-mode: detecting light power change with DC rejection and AC amplification,” *Optics Express*, **29**(12), pp. 18915-18931 (2021).
- [11] ムラタソフトウェア株式会社. “CAE ソフト Femtet ,” <https://www.muratasoftware.com/> (2023 年 1 月閲覧).
- [12] 岩城嵩, “有限要素法による熱伝導解析,” 圧力技術, **12**(6) (1974).
- [13] N. Kohmu, Y. Matsuoka, T. Takai, N. Chujo, and H. Arimoto, “An Ultra-compact 25.78-Gbit/s × 4-ch Active Optical Cable with a High Heat-dissipation Structure,” in *Proceedings of OptoElectronics and Communication Conference (OECC)*, 1-3N-3 (2017).
- [14] SNAP12, “MSA-compliant industrial multichannel optical transceivers designed for commercial aerospace applications,” *Smiths Interconnect* (2021).
<https://www.smithsinterconnect.com/CMSPages/GetFile.aspx?guid=3b77272e-39ba-4083-9341-ad6d0020f87d> (2023 年 1 月閲覧)
- [15] SFF Committee, “SFF-8436 Specification for QSFP+ 10Gbs 4x Pluggable Transceiver,”(2013).
http://www.optixcom.com/product_pdf/1.duplex/3-QSFP/QSFP_MSA.pdf (2023 年 1 月閲覧)
- [16] Converge! Network Digest, “Arista debuts 32-port 400G Ethernet switches,” (2018).
<https://convergedigest.com/arista-debuts-32-port-400g-ethernet/> (2023 年 1 月閲覧)
- [17] MicroQSFP Multi-Source Agreement (MSA), “Specification for micro QUAD SMAL FORM-FACTOR PLUGGABLE FOUR CHANNEL PLUGGABLE TRANSCEIVER, HOST CONNECTOR, & CAGE ASSEMBLY FORM FACTOR,” (2017).
<https://www.gigalight.com/downloads/standards/microQSFP-MSA.pdf> (2023 年 1 月閲覧)
- [18] QSFP-DD Multi-Source Agreement (MSA), “QSFP-DD Hardware Specification for QSFP DOUBLE DENSITY 8X PLUGGABLE TRANSCEIVER Revision 5.1,” (2020).
<http://www.qsfp-dd.com/wp-content/uploads/2020/08/QSFP-DD-Hardware-rev5.1.pdf> (2023 年 1 月閲覧)

第 4 章

90°曲げ円形 GI 型コアポリマー光導波路を用いた

小型・高効率光結合

4.1. 緒言

本章では、小型で高効率な光結合の実現に向けて、小径かつ低損失な 90°曲げ円形 GI 型コアポリマー光導波路の検討結果について述べる。まず、90°曲げポリマー導波路を用いた光結合構造について概説し、比較的曲げ半径が大きい $R = 5 \text{ mm}$ のポリマー光導波路を用いて、90°曲げ円形 GI コアの 25 Gbaud 超光信号伝送の可能性について述べる。これまでの先行研究では、VCSEL からの出射光と同一とみなせる出射強度分布を示す高 NA シングルモードファイバとポリマー光導波路コアの Butt Coupling による光結合にて特性評価が行われており、光トランシーバへの適用を想定した高速 VCSEL ($> 25 \text{ Gbaud}$) と導波路との光結合による検討は行われていなかった。本研究では、90°曲げポリマー光導波路の光トランシーバへの適用に向けて、高速 VCSEL に対する最適な導波路構造（曲げ半径，コア径，NA）に関する検討を行った。まず、高速 VCSEL の光学特性を明らかにし、光線追跡シミュレータを用いた小径曲げ導波路の解析結果について述べる。その後、90°曲げポリマー導波路の挿入損失の測定結果と、VCSEL ベースの光トランシーバに存在するボンディングワイヤで生じる VCSEL-導波路コア間のギャップが挿入損失に及ぼす影響について解析する。さらに、このギャップによる挿入損失増大の課題を解決するために、ギャップへの高屈折率樹脂の充填を提案し、その効果について詳細を述べる。最後に、高屈折率な樹脂をギャップに充填した状態で光結合効率が最大となるポリマー光導波路構造の検討結果ならびに、光リンク特性の評価結果について述べる。

4.2. 90°曲げ円形 GI コアポリマー光導波路を用いた光実装構造

Fig. 4-1(a), (b)に、本研究および従来型の光トランシーバの断面図をそれぞれ示す。Fig. 4-1(a)の光トランシーバは、有機多層基板上に VCSEL/PD アレイ，LDD，TIA を搭載している点は従来型と同様の構造であるが、光実装部（光デバイス-MMF 間結合）の構造が異なっている。従来型光トランシーバの光実装部は、レンズと反射ミラーが一体化した光コネクタが使用されているが、Fig. 4-1(b)に示すように多くの部品が必要となる。さらに、高速 VCSEL から広角に広がる出射光を $50 \mu\text{m}$ 径のファイバコアに、また、ファイバ端からの出射光を高速 PD の微小受光部に集光するには、光コネクタ内に口径の大きなレンズを複数配置する必要があるため、高密度な光実装の実現は困難であった。一方、本研究の光実装には、Fig. 4-1(a)に示すように光デバイスと MMF の間に 90°曲げ円形 GI 型コアポリマー導波路を適用

している。我々の研究室では、Mosquito による円形コアで曲げ半径 1 mm の 90°曲げ光導波路の作製に成功し、約 1.8 dB の低挿入損失を実現している[1, 2]。そのため、Fig. 4-1(a)のように Mosquito 法で作製した小径曲げ光導波路を光トランシーバに適用すれば光実装部の小型化と高効率光結合が期待できる。しかし、先行研究では導波路コアへの光結合はプローブファイバとの Butt Coupling で行われており、実際に使用する高速 VCSEL からの出射ビーム特性や、VCSEL-光導波路コア間に生じる空隙（ギャップ）に応じた光導波路の設計は行われていなかった。そこで本章では、90°曲げ円形 GI コアポリマー光導波路を VCSEL ベース光トランシーバへ適用するために、高速 VCSEL の光学特性を実験的に明らかにし、その特性、さらにはギャップ存在時の光導波路の最適構造に関する検討結果について述べる。光導波路の挿入損失（特に曲げ損失と結合損失）は、導波路のコア径、曲げ半径、NA の影響を受けるが、第 2 章で述べたように、これらのパラメータは Mosquito 法の作製条件：(i)コア/クラッド材料の組み合わせ、(ii)コアモノマー吐出圧力、(iii)モノマー拡散の待機時間、(iv)コアモノマー粘度、(v)ニードル内径、(vi)ニードル長、(vii)ニードル走査速度、(viii)ニードル走査経路を調整することで制御が可能である。以上より、GI コアの構造を最適化することで、光トランシーバに適用可能で小型かつ高効率な光結合が期待できる。

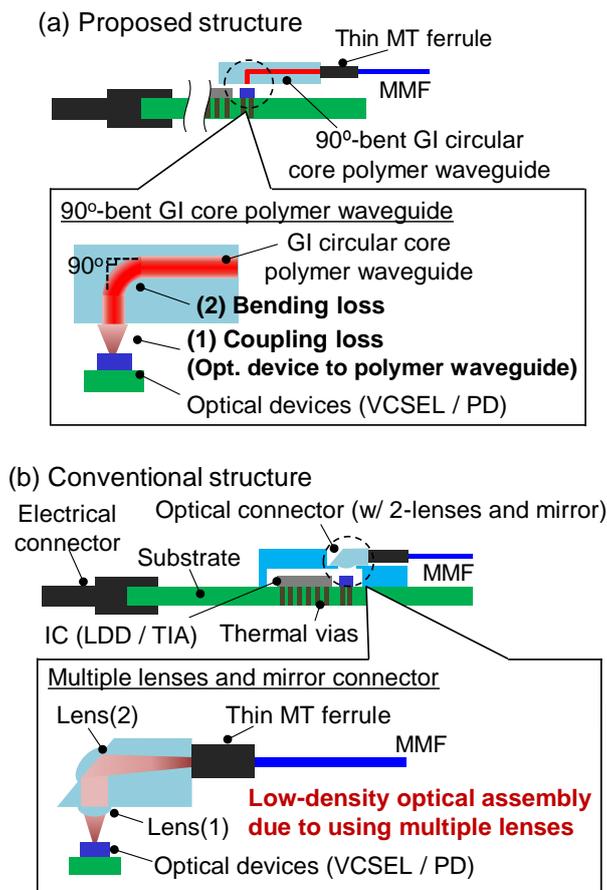


Fig. 4-1 光トランシーバの光実装構造：(a)本研究，(b)従来構造

4.3. 90°曲げ GI コアポリマー光導波路の 25 Gbaud 超光リンク向け適用検討

4.2 節で、ポリマー光導波路を用いた小型光実装の実現には、光導波路の挿入損失の低減が重要であることを述べた。これまでに、Mosquito 法の作製条件を調整することで、小径曲げ導波路を作製可能であることは実証しているが、90°曲げ GI 型ポリマー光導波路の高速光伝送特性の評価は行われていなかった。そこで本節では、90°曲げ GI 型ポリマー光導波路を用いた > 25 Gbaud の信号伝送評価を行い、90°曲げポリマー光導波路の超高速光リンクへの適用可能性に関する検討を行う。

Fig. 4-2(a)に、90°曲げ GI 型ポリマー光導波路を用いた光信号伝送の実験系を示す。パルスパターンジェネレータ (Keysight 製 M8194A) から発生させた電気信号を VCSEL チップに印加し、VCSEL から出射した光信号をポリマー光導波路に入力させる。導波路の出力端は、1 m の OM3-MMF と Butt Coupling し、その出射光をオシロスコープにて受光することでアイパターンを測定した。ここで、入力電気信号のデータレート、振幅、パターン長はそれぞれ 53.125 Gb/s PAM4, 900 mV_{ppd}, 2¹³-1 QPRBS (Quaternary Pseudo-Random Binary Sequence) とした。さらに、5 Tap (1-pre, 3-post) の FFE (Feed forward Equalizer) を適用し、VCSEL のバイアス電流と変調電流はそれぞれ 9 mA と 12 mA_{p-p} とした。

Fig. 4-2(b)に、予備検討に用いた 90°曲げ GI 型ポリマー光導波路の上面写真と断面写真を示す。導波路コアの形状が円形ではなくハート状になっている原因は、Mosquito 法での導波路作製時にコアモノマーが上部のクラッドモノマーからの圧力を受けたためである。コア形状が Fig. 4-2(b)のようにハート形状になることは、先行研究の流動シミュレーションでも観察されており [3]、テーパ外形ニードルを使用する、もしくはシリンジを 10°程度鉛直方向から走査方向へ傾けてコアモノマーを吐出することで解決できることが示されている。光導波路のコア径、曲げ半径、全長はそれぞれ 40 μm, 5 mm, 60 mm で、クラッドとコア中心の屈折率はそれぞれ 1.569, 1.585, 導波路の NA は 0.159 である。

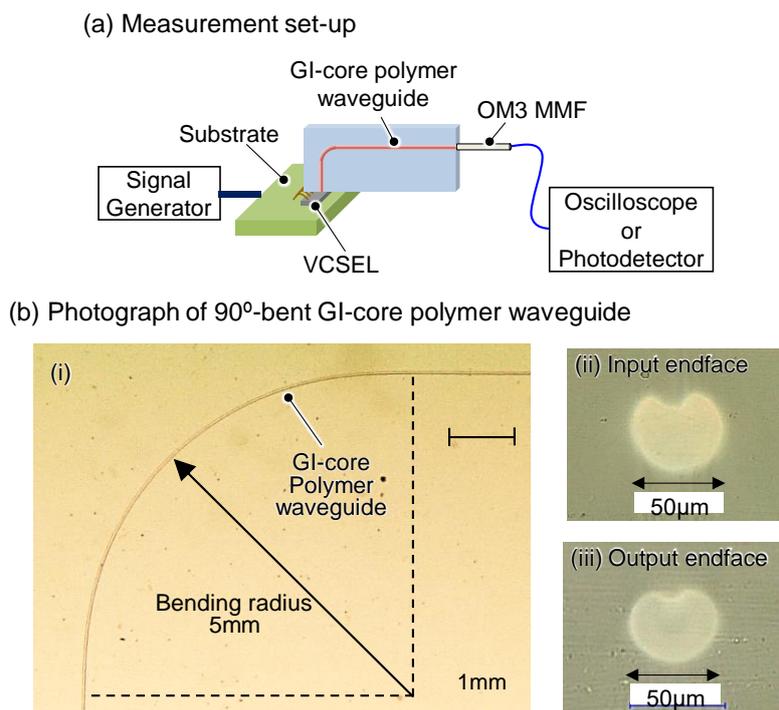


Fig. 4-2 (a) 90°曲げ GI 型ポリマー光導波路の高速光伝送特性の実験系，
(b)試作した光導波路：(i)上面写真，(ii)入力側導波路コア，(iii)出力側導波路コア

Fig. 4-3 に、53.125 Gb/s PAM4 光伝送の結果を示す。明瞭なアイ開口が得られており、Mosquito 法で作製した 90°曲げ円形 GI 型ポリマー光導波路で > 25 Gbaud の信号伝送が可能であることを示すことができた。本節での評価では $R=5\text{ mm}$ の曲げ導波路を用いたが、CPO で求められる小型で高効率な光結合には、曲げ半径を小さくする必要がある。一般に曲げ半径を小さくすると曲げ損失が大きくなるため、高品質な光リンクの実現には、導波路の構造（曲げ半径，コア径，NA）の最適化が必須である。次節以降で、高速 VCSEL-MMF 間の高効率な光結合を実現するために、GI 型コアの最適構造の検討結果について述べる。

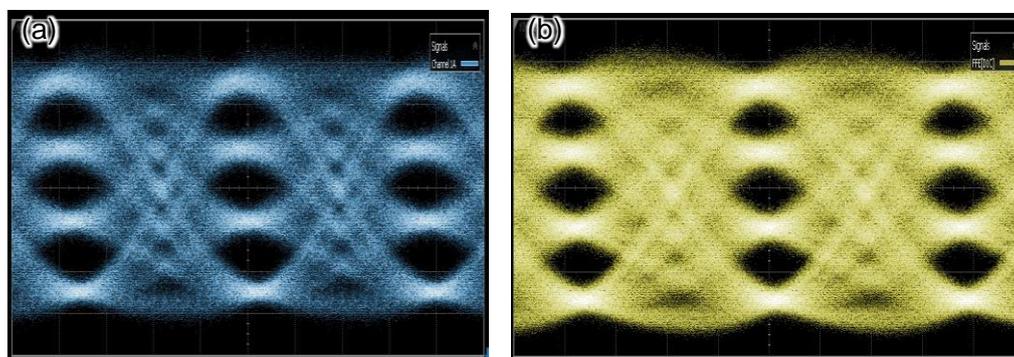


Fig. 4-3 90°曲げ GI 型ポリマー光導波路通過後の 53.125 Gb/s PAM4 アイパターン
(a)光波形，(b)電気波形

4.4. ポリマー光導波路の NA 制御と曲げ半径の小径化

90°曲げ GI 型ポリマー光導波路を用いた小型・高効率な光結合には、ポリマー光導波路への入射ビーム特性に応じた光導波路の構造最適化が必須で、そのためには高速 VCSEL の光学特性（ビーム径や NA）の把握が重要である。本節では、高速 VCSEL の光学特性の評価を行い、VCSEL の特性を反映した光学シミュレーションを行うことで、光導波路の小曲げ半径かつ低損失化を試みた。

4.4.1. 高速 VCSEL の光学特性評価

VCSEL の光学特性を評価するには、NFP (Near-Field Pattern) / FFP (Far-Field Pattern) カメラを用いてビーム径や広がり角を測定する必要がある。通常、VCSEL はチップの状態を提供・販売されているため、高周波プローブを用いて VCSEL チップに直接電流を印加するか、評価基板を作製して VCSEL チップを実装し、評価基板に実装した電気コネクタを經由して電流を印加する必要がある。高周波プローブを用いた評価には、プローブ端面で印加電流の高周波特性の校正ができるメリットがある一方、Fig. 4-4 に示すようにプローブステーションが必要で[4]、さらにプローブのためにカメラを VCSEL に近づけることができず光学特性を精度よく評価できない、などの課題がある。また、一般的に VCSEL の光学特性は DC 印加時のみ評価されることが多いが、光トランシーバでは高速電気信号印加した状態での出射ビーム特性が重要になる。本研究では 25.78 Gb/s 変調時の VCSEL の光学特性も評価するために、評価用基板を試作することにした。

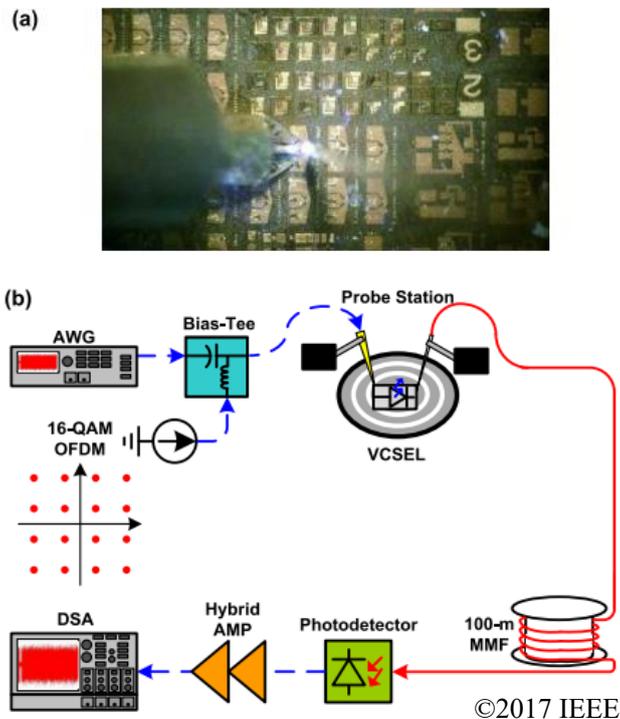


Fig. 4-4 高周波プローブを用いた VCSEL 駆動[4]

■ VCSEL 光学特性評価用の基板試作

VCSEL 光学特性は前述のように、評価基板に高周波信号を印加した状態で評価するため、高周波信号に対する損失および反射が小さい基板の設計が重要になる。そこで、第 3 章で用いた 3 次元電磁界シミュレータを用いて高周波伝送路の設計を行った。基板材料には、パナソニックインダストリーズ株式会社製の MEGTRON-6 を利用し[5]、評価用カメラが十分に VCSEL に近接できるよう、電気コネクタと VCSEL を約 30 mm のグラウンデッドコプレーナマイクロストリップ線路 (Grounded-Co-planar Microstrip Line: G-CML) で高周波信号を伝送する構成とした。比較的長い G-CML 線路で高周波信号を伝送するため、高周波損失やパッド部での信号反射の影響を精度よく解析する必要がある。そこで、Fig. 4-5(a)のような VCSEL チップおよびボンディングワイヤまで含めた解析モデルを作成した。この解析モデルを用いて、高周波損失が低下するように線路幅と基板厚を調整した。設計結果より、各層の厚さは 0.2 mm/layer で層数は 6 層とした。Fig. 4-5(b)の透過特性を見ると、ナイキスト周波数である 12.89 GHz にて全チャンネルで 2 dB 以下の低損失な伝送線路を設計できたことを確認できる。15 GHz 以上に見られるディップは、コネクタとボンディングワイヤのパッド間での反射が原因であると考えられる。本研究で想定している 25.78 Gb/s NRZ 信号の伝送では、ナイキスト周波数よりも高周波で生じる伝送損失の影響は小さいため、Fig. 4-5 の設計結果をベースに VCSEL 評価基板を試作した。

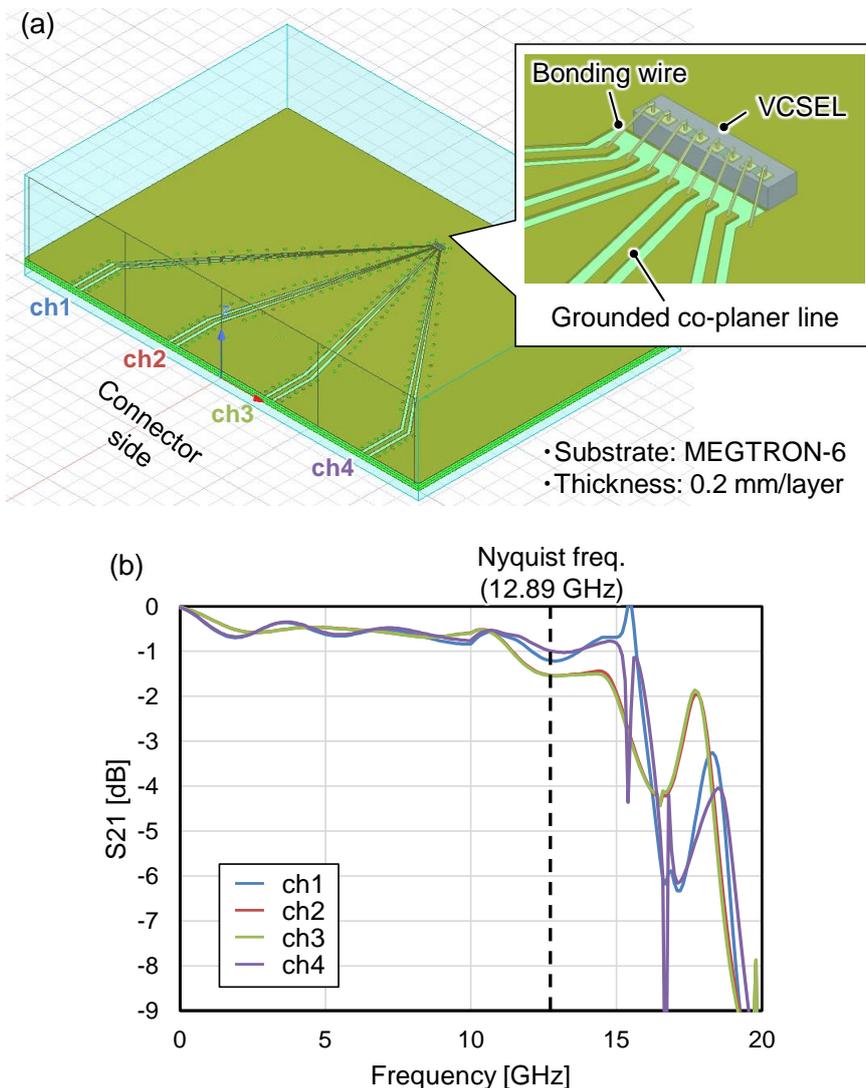


Fig. 4-5 (a)VCSEL 評価基板の解析モデル, (b)周波数特性

Fig. 4-6(a)に示すように、高周波誘電体基板（MEGTRON-6）上に特性インピーダンス 50Ω の G-CML を作製し、4 ch VCSEL アレイのベアチップを実装した。また、Fig. 4-6 の VCSEL 実装部の拡大写真のように、ベアチップと G-CML を $20 \mu\text{m}\phi$ の金ワイヤで接続している。VCSEL 部の拡大写真は DC 電流印加時のものであり、VCSEL の発光、すなわち VCSEL と G-CML が電氣的に接続できていることを確認できる。また、本研究で実装した VCSEL チップのビームパターンと 3 dB 帯域を Table 4-1 に示す。どの VCSEL も高速動作対応 VCSEL であるが、VCSEL(3)と(5)は帯域が 20 GHz を超える 25 Gbaud PAM4 信号の伝送にも対応した VCSEL であり、(6)はシングルモードの VCSEL である。



Fig. 4-6 VCSEL 光学特性用評価基板

Table 4-1 各 VCSEL のモードと帯域

	NFP pattern	Bandwidth [GHz]
(1)	Multimode	14GHz
(2)	Multimode	17GHz
(3)	Multimode	21GHz
(4)	Multimode	17GHz
(5)	Multimode	20GHz
(6)	Single Mode	-

■ VCSEL の光学特性(ビーム径, NA)

Fig. 4-7 に、VCSEL の NFP と FFP の測定系を示す。NFP は VCSEL の出射端近傍でのビームプロファイルを、FFP は出射端から十分に離れた場所でのビーム強度の角度分布の測定結果である。DC 電源およびパルスパターン発生器からそれぞれバイアス電流と 25.78 Gb/s 信号を発生させ、Bias-T を用いて試作評価基板に電気信号を入力して VCSEL を発光させた。VCSEL の出射ビームを NFP/FFP カメラで測定し、NFP から VCSEL のスポットサイズを、FFP で求めたビーム広がり角から NA を算出した。

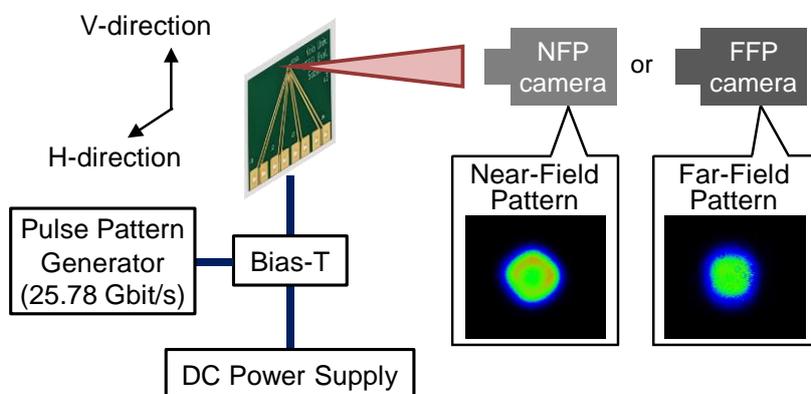


Fig. 4-7 各 VCSEL の NFP/FFP の評価系

NFP カメラで測定した VCSEL の出射ビームプロファイルを図. 4-8 に示す。マルチモード VCSEL(1)-(5)は、シングルモード VCSEL(6)に比べてスポットサイズが大きく、複数のモードが発振していることを確認できる。また、いずれの VCSEL も、DC 印加時と 25.78Gb/s 変調時の NFP に差はみられないため、変調速度は VCSEL の発光モードやビームスポットサイズに影響を及ぼさないことを示すことができた。

	$I_b =$	5 mA	7 mA	9 mA	11mA
(1) Multimode ($f_{BW} = 14$ GHz)	DC				
	25.78 Gb/s				
(2) Multimode ($f_{BW} = 17$ GHz)	DC				
	25.78 Gb/s				
(3) Multimode ($f_{BW} = 21$ GHz)	DC				
	25.78 Gbps				
(4) Multimode ($f_{BW} = 17$ GHz)	DC				
	25.78 Gb/s				
(5) Multimode ($f_{BW} = 20$ GHz)	DC				
	25.78 Gb/s				
(6) Single Mode	DC				-
	25.78 Gb/s				-

Fig. 4-8 各 VCSEL の NFP 測定結果

Fig. 4-9 および Fig. 4-10 に、測定結果から算出したスポットサイズと NA の電流依存性を示す。Fig. 4-9 は DC バイアス印加時の各 VCSEL の NA とスポットサイズであり、Fig. 4-10 は 25 Gb/s 信号入力時の NA とスポットサイズである。Fig. 4-9(a)と Fig. 4-10(a)より、シングルモード VCSEL(6)でもバイアス電流の増加とともに NA が増加しており、スポットサイズはマルチモード VCSEL に比べて小さく約 3 μm である。マルチモード VCSEL(1) ~ (5)のスポットサイズを見ると、バイアス電流にはほぼ依存しないことを確認できる。NA については、発光閾値付近の低バイアス条件でシングルモードに近い動作となり低次のモードのみが発光するため、VCSEL(1), (2), (4), (5)では低 NA となることがわかる。一方で、VCSEL(3)は、Fig. 4-9(b)と Fig. 4-10(b)に示すように、スポットサイズが他のマルチモード VCSEL に比べて非常に小さいために、開口部で生じる回折の影響によって NA が増加している。VCSEL(3)のように、VCSEL の開口部 (スポットサイズ) の小径化で帯域幅を 21 GHz まで向上させることができるが、NA が増加、すなわち出射ビームの指向性が低下するため、ポリマー光導波路との結合損失が増加する恐れがある。また、Fig. 4-9 および Fig. 4-10 の結果から、DC バイアス印加時と 25.78 Gb/s 変調時のスポットサイズのみならず、NA もほぼ同じであることが確認できる。これより、強度変調はポリマー光導波路との結合損失に影響を及ぼさない可能性を見出すことができた。

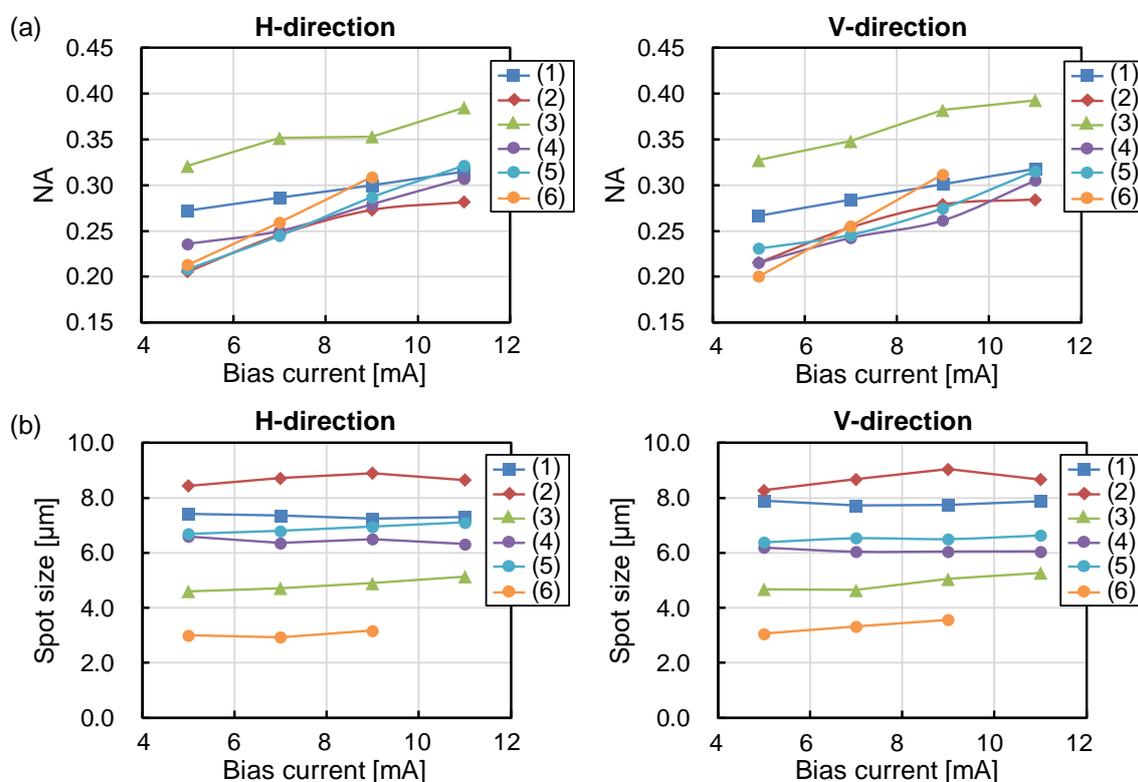


Fig. 4-9 各 VCSEL の DC 印加時の電流依存性 : (a)NA, (b)スポットサイズ

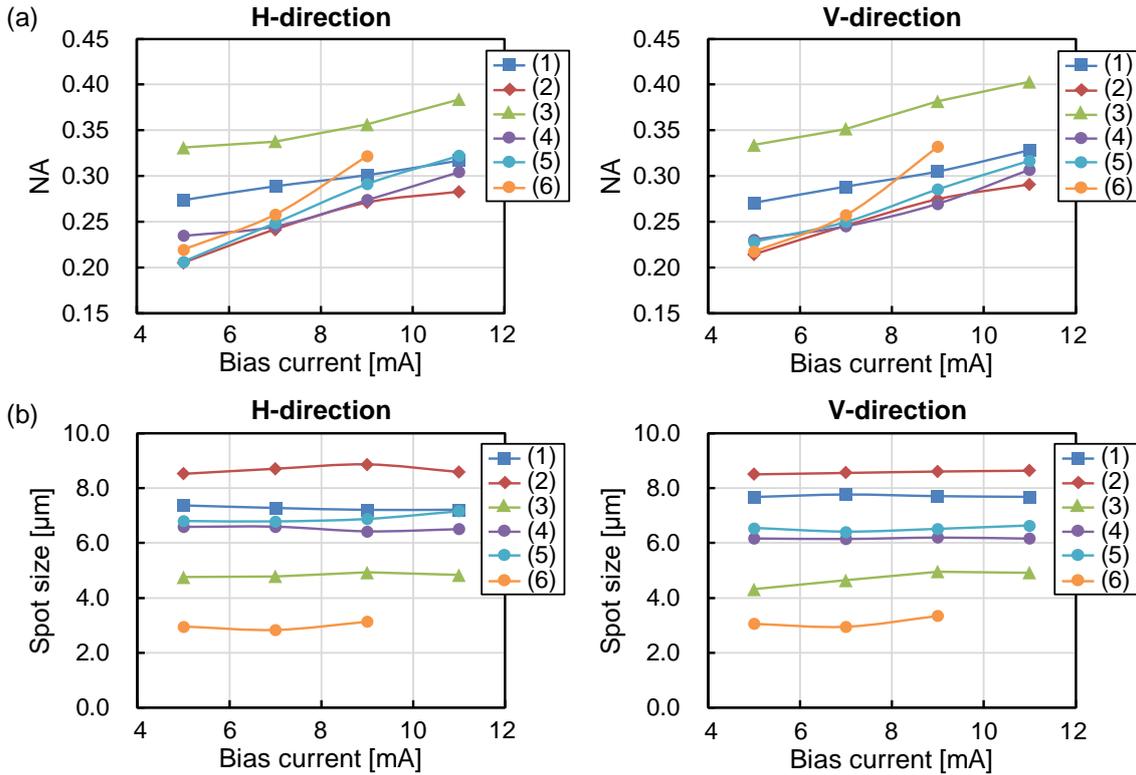


Fig. 4-10 各 VCSEL の 25.78 Gb/s 印加時の電流依存性 : (a)NA, (b)スポットサイズ

VCSEL の出射ビームは空間を伝搬した後にポリマー導波路に結合するため, Fig. 4-9 と Fig. 4-10 で測定したスポットサイズと NA に応じてビーム幅が増加する. そこで VCSEL のスポットサイズと NA が空間伝搬後のビーム幅にどの程度影響を及ぼすか検討を行った. VCSEL チップ表面から距離 (ギャップ) g を伝搬した後のビーム幅 $w_{in}(g)$ は, 式(4.1)で表すことができる.

$$\begin{aligned}
 w_{in}(g) &= w_0 + 2g \tan\left(\frac{\theta}{2}\right) \\
 &= w_0 + 2g \tan\left(\frac{1}{\sin NA}\right)
 \end{aligned}
 \tag{4.1}$$

ここで, w_0 は Fig. 4-9(b)および Fig. 4-10(b)で測定したスポットサイズに対応する VCSEL のビーム幅, θ は出射ビーム角, NA は Fig. 4-9(a)および Fig. 4-10(a)で測定した VCSEL の開口数である. VCSEL 特性の測定結果と式(4.1)を用いて算出したギャップ g 依存性を Fig. 4-11 に示す.

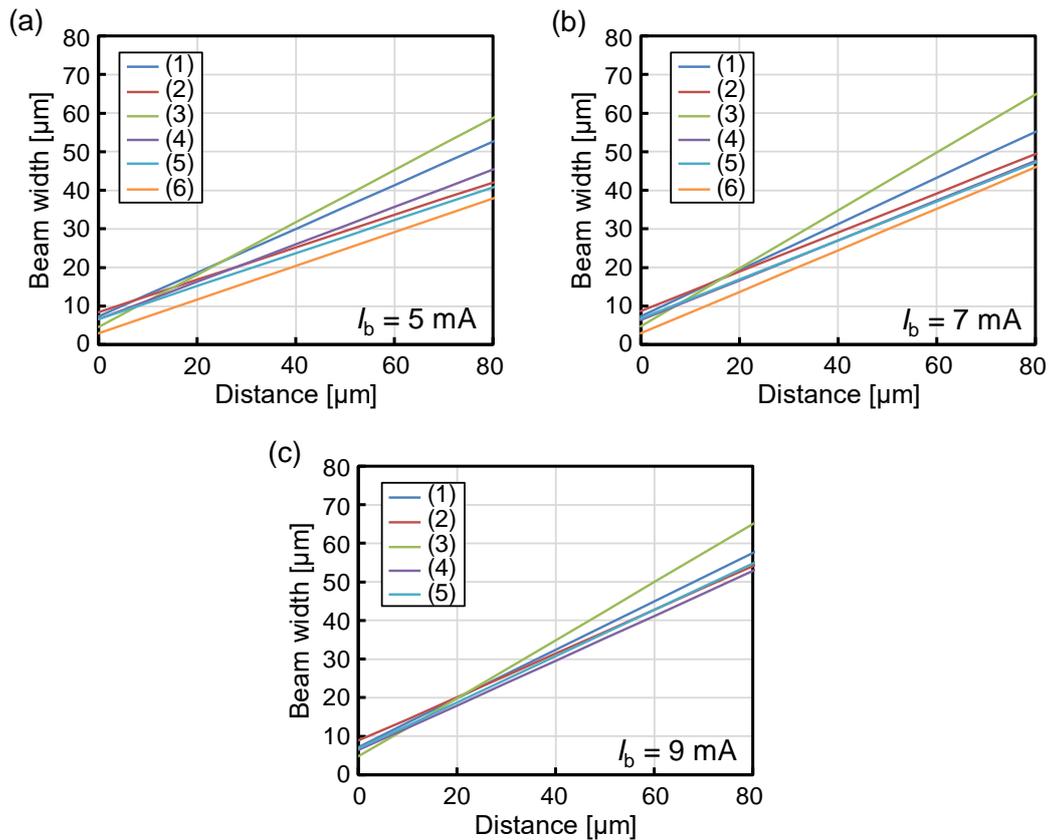


Fig. 4-11 VCSEL ビーム幅の空間伝搬（ギャップ）距離依存性：
 (a) $I_b = 5$ mA, (b) $I_b = 7$ mA, (c) $I_b = 9$ mA

Fig. 4-9(b)と Fig. 4-10(b)では、全ての VCSEL でスポットサイズには電流依存性が見られず、例えば VCSEL(3)のスポットサイズは約 $4 \mu\text{m}$ 、VCSEL(4)のスポットサイズは約 $6 \mu\text{m}$ であった。VCSEL(3)は VCSEL(4)よりもスポットサイズが小さい一方で NA が高いため、Fig. 4-11 に示すように VCSEL と光導波路とのギャップを大きくしていくと、VCSEL(3)のスポットサイズが VCSEL(4)のスポットサイズを超えることがわかる。これより、低 NA の VCSEL は高 NA の VCSEL に比べて、光源からのビームの広がりを抑制でき指向性のあるビームが得られるため、効率的な光結合を期待することができる。

さらに Fig. 4-11 を見ると、マルチモード VCSEL のなかで VCSEL(3)のスポットサイズは最も小さいものの、ギャップ g が $30 \mu\text{m}$ 以上になると印加バイアス電流に依らずビーム幅は最も大きくなることがわかる。これは、VCSEL(3)の NA が大きいためであり、上記で述べたように VCSEL(3)のスポットサイズは約 $4 \mu\text{m}$ 、VCSEL(4)のスポットサイズは約 $6 \mu\text{m}$ であるのに対し、Fig. 4-11(b)に示すようにギャップ幅が $10 \mu\text{m}$ になるとスポットサイズは同程度の約 $13 \mu\text{m}$ になる。ギャップがさらに大きくなると、VCSEL(3)のビーム幅が VCSEL(4)を上回るようになる。ギャップ幅が $50 \mu\text{m}$ 程度になると、VCSEL(3)のビーム幅は約 $40 \mu\text{m}$ となり、VCSEL(4)のビーム幅（約 $30 \mu\text{m}$ ）の 1.3 倍となる。このように VCSEL 発光面のスポ

ットサイズ（開口サイズ）は、ギャップ伝搬後のビーム幅には大きな影響を与えないことがわかる。また Fig. 4-11(c)に示すように、バイアス電流を 9 mA まで増加させると、全ての VCSEL でギャップ幅依存性に差が見られなくなる。これは光導波路の設計が容易になるというメリットがある一方、Fig. 4-11(c)の結果から 9 mA のバイアス電流ではスロープ効率が低下してアイ開口が減少するため、高品質な光信号伝送は期待できない。そこでポリマー光導波路の構造検討では、バイアス電流が 7 mA の VCSEL の NA およびスポットサイズの特徴から、VCSEL 特性の代表値として NA は 0.25、スポットサイズは 7 μm とすることにした。

Fig. 4-9 ~ Fig. 4-11 の結果から、VCSEL の特性（特に NA）やギャップ幅によってビームスポット径（ビーム幅）が変化することが明らかになった。そのため、VCSEL とポリマー光導波路で高い結合効率を得るためには、ポリマー光導波路の GI コアの構造（コア径, NA, 曲げ半径）を最適化する必要がある。次節以降で、ポリマー光導波路の構造検討について招請を説明する。

4.4.2. NA 制御による小径曲げ時の高効率光結合

前節で述べたように、高効率な VCSEL-ポリマー光導波路の結合には、90°曲げ円形 GI 型コアの構造の最適化が必須である。本節では、シミュレーションを用いた導波路構造の検討結果について述べる。

Fig. 4-12 は、光線追跡シミュレータ Zemax OpticsStudio[6]を用いた 90°曲げ円形 GI 型コア光導波路のシミュレーションモデルである。4.4.1 節で得られた VCSEL のビーム特性（バイアス電流 7 mA, NA = 0.25, スポットサイズ 6.7 μm ）を想定し、VCSEL からの出射ビームを GI 型コアに入力して光導波路を伝搬した後に、OM3-MMF と結合して 25 $\mu\text{m}\varnothing$ の PD に入射した。GI 型コアの全長は 5 mm であり、入力端から 1 mm の直線導波路を経て、90°曲げ部となっており、曲げ部出力から直線導波路を経て OM3-MMF に入力している。このモデルを基に、ポリマー光導波路の挿入損失が最小になる導波路構造について検討した。

高速 VCSEL の NA が比較的大きいため、導波路もコア径だけでなく NA も検討する必要がある。ここで、シミュレーションに用いる GI 型コアの実効 NA (NA_{eff}) は式(4.2)のように定義することができる。

$$NA_{\text{eff}} = \frac{1}{\sqrt{2}} \sqrt{n_{\text{core}}^2 - n_{\text{clad}}^2} \quad (4.2)$$

ここで、 n_{core} と n_{clad} はポリマー光導波路のコアとクラッドの屈折率である。本研究では、コアの屈折率は 1.585 で固定し、クラッドの屈折率を変化させることで導波路の実効 NA (NA_{eff}) を調整した。また、解析に用いたパラメータを Table 4-2 に示す。GI 型光導波路の屈折率分布は、第 2 章に示したべき乗則近似を用いて $g=2$ とした。

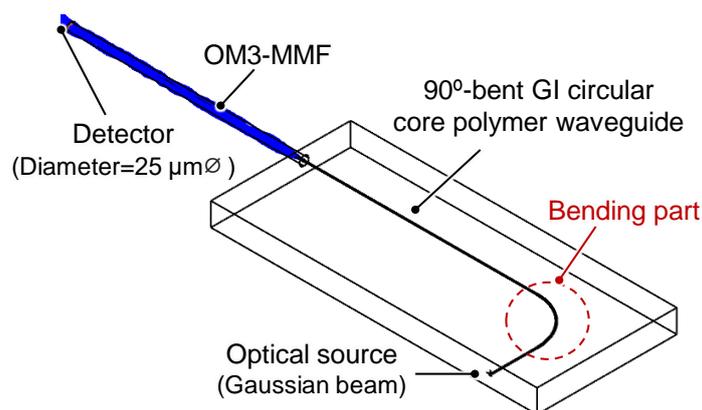


Fig. 4-12 光線追跡ソフトウェアを用いた光導波路構造のシミュレーションモデル

Table 4-2 シミュレーションに用いたパラメータ

Item		Unit	Value
Optical source	Spot size	μm	6.7
	NA	-	0.25
OM3-MMF	Core diameter	-	50
	Clad, n_{clad}	-	1.460
	Core, n_{core}	-	1.475
GI-core waveguide	Core diameter	μm	10 – 50
	Clad, n_{clad}	-	1.48 – 1.57
	Core, n_{core}	-	1.585
	Bending radius	mm	1.0 – 3.0
	Refractive index profile	-	$g = 2$

まず、円形 GI 型コアの NA 依存性について検討を行った。Fig. 4-12 のモデルをベースに、Fig. 4-13(a)の条件でシミュレーションを実施した。Fig. 4-13(b)は曲げ半径 1 mm の小曲げ径 90°曲げ光導波路の NA 依存性の結果であり、10 μm から 70 μm までのコア径に対する解析結果 (10-GI, 30-GI, 50-GI, 70-GI と記載) を示している。Fig. 4-13(b)より、NA を増加すると挿入損失が低下し、コア径が 30 μm と 50 μm の挿入損失は他の 2 つ (10 μm および 70 μm) よりも損失が低くなっていることがわかる。挿入損失低減のより詳細な原因解析のために、Fig. 4-13(b)の 30-GI の挿入損失を曲げ損失、VCSEL 側光結合損失、MMF 側光結合損失に分類した結果を Fig. 4-13(c)に示す。比較のために、30-SI (SI 型コア、コア径 30 μm) の結果を併せて掲載している。本結果について、2 章で述べた Fig. 2-19 および Fig. 2-20 の円形 GI 型光導波路の特徴を用いて考察する。光導波路の NA を増加させると、曲げ損失と VCSEL 側光結合損失が大きく低下していることがわかる。これは、まず、導波路 NA の増加によって NA=0.25 のビーム広がり角にて出射される信号光を十分に受光できるようにな

り光結合損失が低減できたこと、また、VCSEL のビームスポットがコア径に比べて小さいことで、低次のモードが優先的に励振されることとなり、低次モードは急峻な曲げに対して放射されにくい上に、導波路 NA の増加によって、曲げ損失が抑制できたことによる。一方、MMF 側光結合損失は NA とともに増加しているが、これは導波路 NA が増加したことで MMF の NA (= 0.21) との差が生じてモードプロファイルが異なることで損失が増大したと考えられる。30-GI と 30-SI を比較すると、GI 型コアの方が曲げ損失、光結合損失ともに低くなっていることがわかる。これは Fig. 2-20 でも述べたように、SI 型導波路は励振スポットサイズが小さい場合でも高次モードが励振され、不要放射による曲げ部の損失が高くなるためである。一方、GI 型導波路では、コア径とスポット径、NA によって励振されるモード次数が変わり、導波路の NA 増加に伴い、より低次のモードが限定的に励振（限定モード励振）され、曲げ損失が低減できるためである。

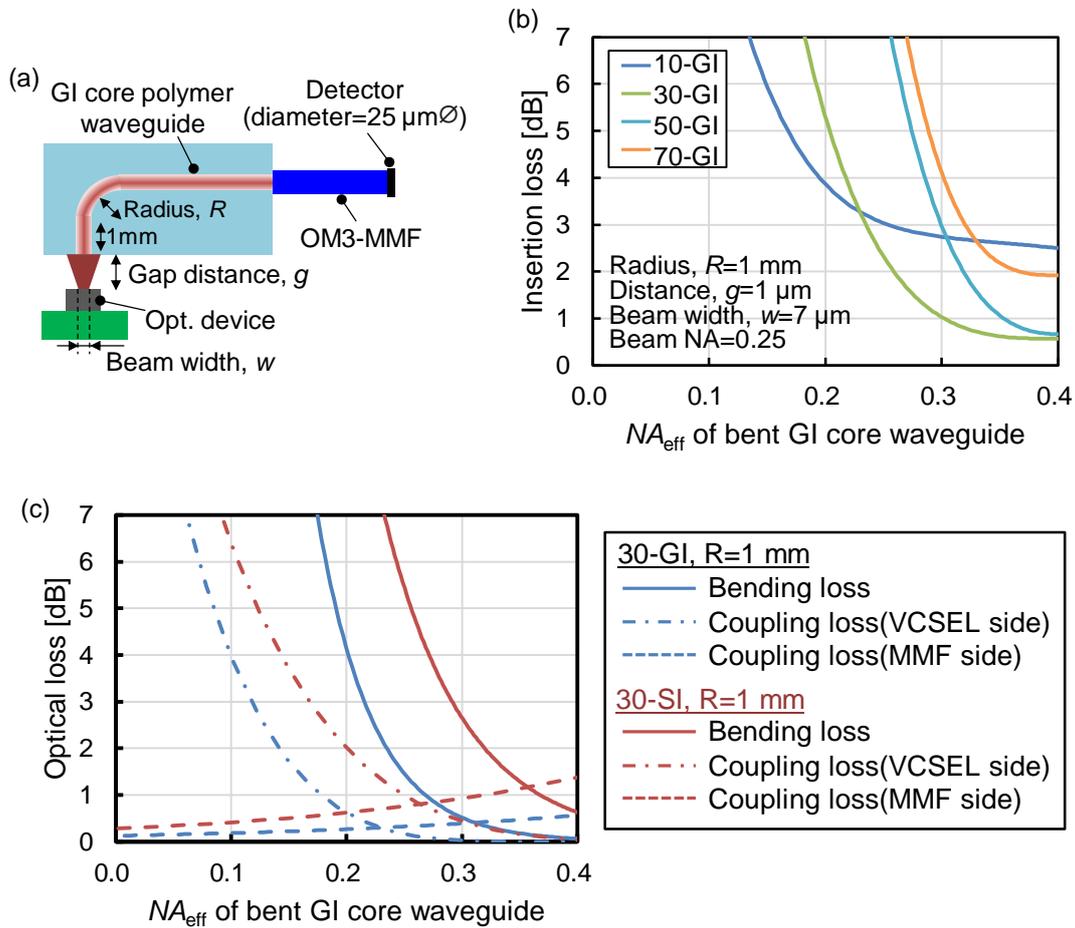


Fig. 4-13 (a)挿入損失の NA 依存性の解析モデル,
 (b)各コア径に対する挿入損失の NA 依存性解析結果,
 (c)コア径 30 μm の光導波路の損失内訳

以上の結果より、円形 GI 型コアポリマー光導波路は、SI 型ポリマー光導波路よりも低損失化が可能で、さらに NA とコア径を最適化することで、曲げ半径 1 mm という小径曲げに対しても約 0.7 dB の低挿入損失を得られることが明らかになった。

実際の光結合では、VCSEL-導波路コア間にギャップが生じるため、ギャップの影響を考慮する必要がある。距離が Fig. 4-14 に、挿入損失のギャップ依存性の解析結果を示す。導波路のコア径および実効 NA は、Fig. 4-13 の結果からそれぞれ 30 μm および 0.35 とし、VCSEL の NA は 0.25, 0.30, 0.35 とした。ギャップが増加すると、VCSEL のビームスポットがギャップ中の伝搬により増加、コア径を超えることで挿入損失が増加する。第 2 章で示した光リンクバジェットを満たすには、挿入損失を 2.5 dB 以下にする必要があるため、他の損失要因を 0 dB と想定しても、Fig. 4-14 より VCSEL と導波路のギャップは 80 μm 以下に抑制しなければいけないことがわかる。VCSEL の NA が大きくなると、クライテリアを満たすギャップが減少し、NA が 0.35 では許容されるギャップは 50 μm まで減少する。

Fig. 4-13 および Fig. 4-14 の結果より、高効率な VCSEL-ポリマー光導波路の光結合には、VCSEL の NA に応じて GI コアの構造を最適化し、さらに VCSEL と導波路のギャップを小さくすることが重要であることが判明した。

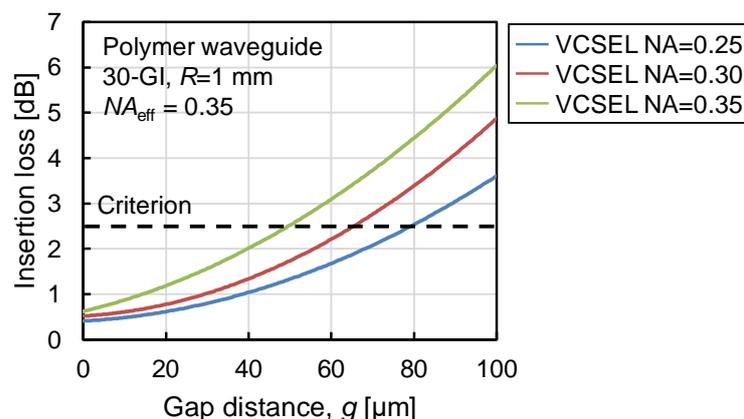


Fig. 4-14 挿入損失のギャップ幅依存性

光線追跡シミュレータを用いた 90°曲げ円形 GI 型コア光導波路の解析結果の妥当性の検証のために、Fig. 4-15(a)に示す評価系を用いて 90°曲げポリマー光導波路の挿入損失を評価した。測定系を安定させ、導波路コアへの入射光の励起条件を揃えるために、VCSEL を模擬した高 NA の SMF (NA=0.28, MFD (Mode Field Diameter) = 3 μm) を導波路コア端面に Butt Coupling して光を入力した。ポリマー光導波路の出力側は、OM3-MMF (NA = 0.22, OFD = 47 μm) を Butt Coupling し、光パワーメータで挿入損失を測定した。OFD (Optical Field Diameter) とは、導波コアを全モード励振した際の出射光強度分布で、最大強度の $1/e^2$ になる強度が得られる径のことである。このような測定系を採用することで、実際の光トランシーバに非常に近い光学系を再現しながら安定した評価が可能となる。

Fig. 4-15(b)に、コア径が 30 μm で曲げ半径 1 mm と 5 mm の GI 型コアの測定結果を示す。ここで示すポリマー光導波路は、先行研究で作製した曲げ導波路を利用した[2]。30-GI の測定結果から、シミュレーションと同様に NA の増加に伴って挿入損失が低下しており、特に曲げ半径 5 mm の結果 (赤色四角) は赤色実線で示すシミュレーション結果と良く一致していることを確認できる。一方で曲げ半径が 1 mm の結果 (青色丸) を見ると、光導波路の NA が 0.2 付近では 30-GI のシミュレーション結果 (青色実線) とよく一致しているが、NA が 0.3 よりも大きくなると挿入損失の実測結果は 2 dB 以上となり、30-GI ではなく、むしろ 30-SI のシミュレーション結果 (青色点線) とよく一致している。これは、作製した GI 型コアの屈折率分布が、SI 型に近くなっているためだと考えられる。どの条件でも、導波路 NA の増加で挿入損失が低減しているものの、損失低減効果には限界があることがわかる。これは、Fig. 4-13(c)に示したように導波路 NA を増加すると曲げ損失と VCSEL 側結合損失が低下する一方で、導波路と MMF の NA ミスマッチが顕在化して MMF 側の結合損失が増加するためである。Mosquito 法で高 NA のコアを持つ光導波路を作製するには、モノマーの拡散を抑制、つまり紫外線照射によるモノマー硬化までの待機時間を短くする必要がある。モノマーの拡散が十分に進んでいないため、屈折率分布が SI 型もしくはセミ GI 型となり、その結果、挿入損失が大きくなったと推察される。以上より、光線追跡シミュレータを用いることで 90°曲げポリマー光導波路の構造を高精度に解析できることを明らかにし、挿入損失の低減には、高 NA と GI コア形成が重要であることを示すことができた。

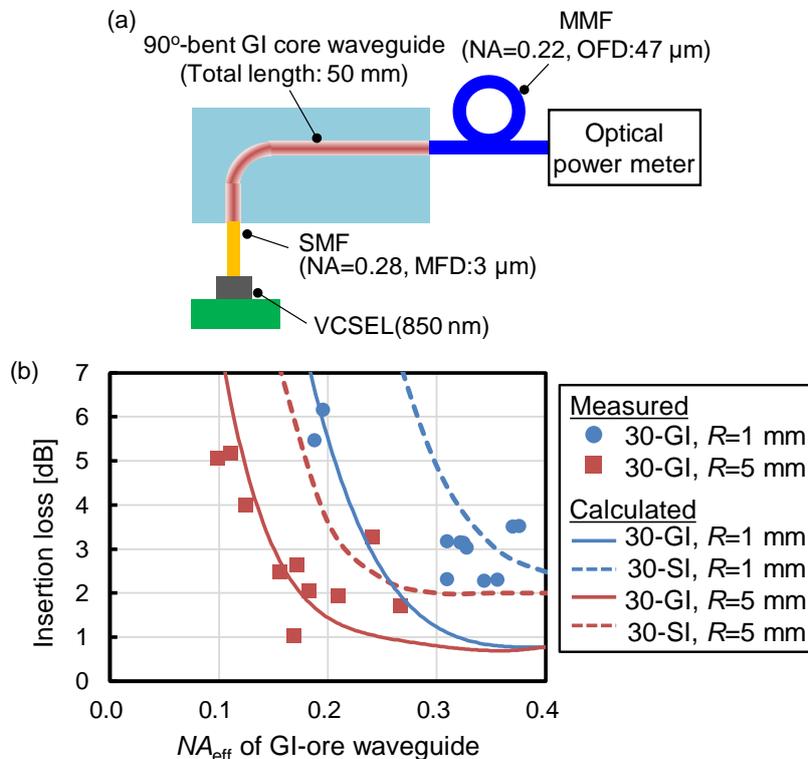


Fig. 4-15 (a) 90°曲げ光導波路の測定系, (b)挿入損失の NA_{eff} 依存性

■ ワイヤボンディングによる VCSEL-光導波路コアのギャップの影響

Fig. 4-15(a)に示した測定系では、高 NA の SMF を光導波路のコアに Butt Coupling して光を結合していたが、実際の VCSEL ベースの光トランシーバでは Fig. 4-6 の評価基板と同様にボンディングワイヤで VCSEL と基板を接続するため、Fig. 4-16 のように VCSEL 表面と導波路コアの間にギャップが必要になる。ワイヤを VCSEL から基板に打ち下ろすと、1 st ボンディング後に生じるワイヤループの影響で Fig. 4-16(a)のように 100 μm 程度のギャップが生じる。一方で基板側から VCSEL に打ち上げると 1 st ボンディング後のループの影響を低減できるので、VCSEL-導波路コアのギャップを Fig. 4-16(b)のように 40 μm 程度まで抑制することができる。いずれの方法でも、ボンディングワイヤによる VCSEL-導波路コア間のギャップをゼロにすることはできず、最低でも 50 μm 以上のギャップが生じることになる。ギャップが存在すると、Fig. 4-14 で求めたように結合損失が増加するため、ギャップが存在する場合の光結合損失について測定した。

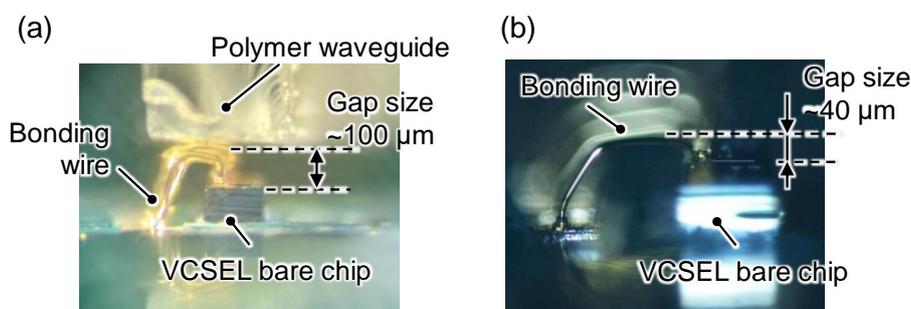


Fig. 4-16 ボンディングワイヤと VCSEL-導波路コア間ギャップ

Fig. 4-17(a)に示す測定系で、VCSEL-導波路コア間にギャップが存在する場合の挿入損失を測定した。Fig. 4-15(a)とは異なり、VCSEL からの出射ビームを空間伝搬させた後に導波路コアに結合した。ポリマー光導波路の出射側は、Fig. 4-15(a)と同様に OM3-MMF (NA = 0.22, MFD = 47 μm) を Butt Coupling し、光パワーメータで挿入損失を測定した。ここで、VCSEL は高速性を有しながらも比較的 NA が小さな Table 4-1 の VCSEL(5) (帯域幅 20 GHz, NA=0.25, スポットサイズ 6.7 μm) を利用し、VCSEL-導波路コアのギャップ幅は 100 μm とした。

ギャップ幅が 100 μm 存在するときの挿入損失の測定結果を Fig. 4-17(b)に示す。導波路の NA に依存せず、7~8 dB の非常に大きな挿入損失が生じており、これは 100 μm のギャップを伝搬する間に VCSEL の出射ビームが広がったことが原因である。これらの損失値は、第 2 章で見積もった光リンクバジェットのクライテリア (2.5 dB) を大幅に超過しているため、光トランシーバへの 90°曲げ円形 GI 型コアポリマー光導波路の適用には、ギャップ存在時の結合損失の低減が必要不可欠である。

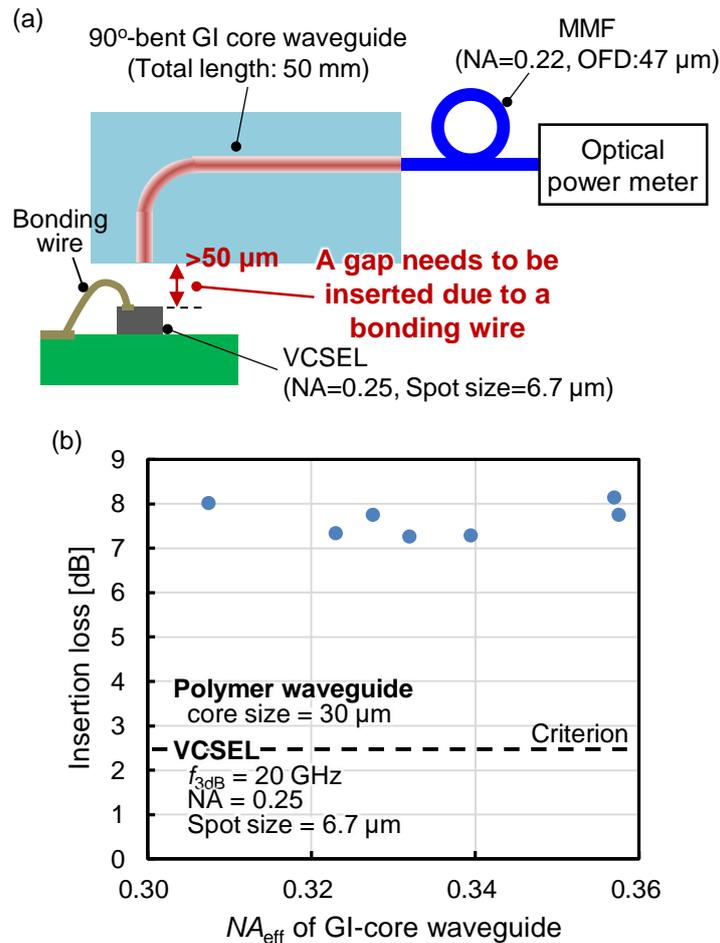


Fig. 4-17 (a) ギャップ存在時の光導波路の測定系, (b)挿入損失測定結果

4.4.3. ギャップ存在時の結合損失の低減検討

4.4.2 節で述べたように、ボンディングワイヤの影響で VCSEL-導波路コア間にギャップが生じ、光結合損失が大幅に増加する。VCSEL ベースの光トランシーバではギャップは必ず生じるため、ポリマー光導波路を光トランシーバに適用するには、ギャップで生じる光結合損失の低減が重要になる。VCSEL-ポリマー光導波路コア間のギャップによる結合損失を低減するために、非球面マイクロレンズを適用した VCSEL[7]や、MMF 先端にポリマーで作製したレンズを装着した光結合手法[8]が提案されている。これらの手法で高効率な光結合を実現するには、VCSEL および MMF に高精度な微細加工でレンズを作製し、光デバイスへのアライメントが必要になる。ここで Fig. 4-14 の結果を見ると、低 NA の VCSEL を用いることで光損失が低減できることがわかる。本研究では、簡便に VCSEL のビーム広がり低減（低 NA 化）するために、ギャップに高屈折率樹脂を注入する方法を試みた。

Fig. 4-18 に、VCSEL とポリマー光導波路の結合部の拡大図を示す。Fig. 4-18(a)では、VCSEL と GI コアの間ギャップを樹脂やマッチングオイルなどの高屈折率材料を充填している。ここで、樹脂材料に紫外線硬化型樹脂などを用いることで、VCSEL チップの封止剤として

も機能するだけでなく、樹脂の屈折率を調整することでフレネル反射の低減も可能である。樹脂時の VCSEL 出射ビームの広がり角 θ_a は、スネルの法則を用いて次式のように表すことができる。

$$\theta_a = \sin^{-1} \left(\frac{NA_0}{n_a} \right) \quad (4.3)$$

ここで、 NA_0 は Fig. 4-18(b) に示すように樹脂が注入されていない (エアギャップ) の場合の VCSEL 出射ビームの NA であり、 n_a は樹脂の屈折率である。式(4.3)より、樹脂の屈折率を増加させることで、ビーム広がり角 θ_a を低減させることが可能になる。

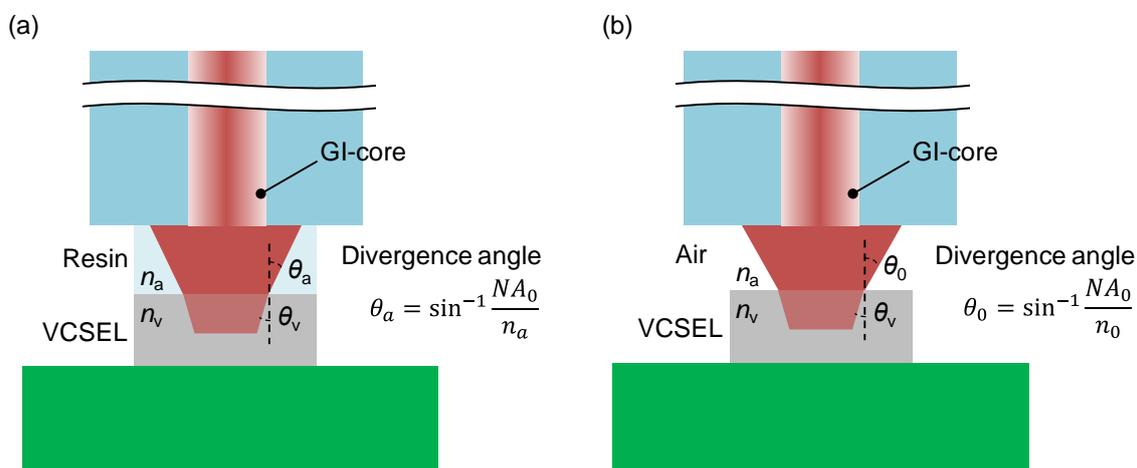


Fig. 4-18 (a)樹脂注入時の光結合, (b)従来型光結合

Fig. 4-19 に、ビーム広がり角 θ_a に対する注入樹脂の屈折率依存性を示す。屈折率に対して VCSEL の出射ビーム角が単調減少しており、 $n_a = 1.6$ の場合では、 $n_a = 1.0$ の場合に比べてビーム角を約 40% 減少させることができる。例えば、NA が 0.30 の高 NA VCSEL を用いた場合、屈折率が約 1.2 の樹脂を注入すると、NA が 0.25 の VCSEL の自由空間への出射ビーム広がり角と同程度となり、屈折率が約 1.7 の樹脂を注入すると、NA が 0.20 の VCSEL の自由空間への出射ビーム広がりと同程度とすることができる。

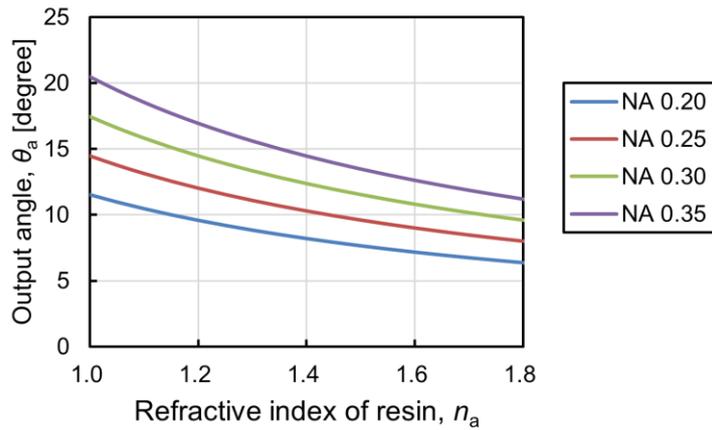


Fig. 4-19 注入樹脂の屈折率に対するビーム広がり角の依存性

また、式(4.3)で求めた VCSEL 出射ビームの広がり角と、式(4.1)を用いて、ギャップ存在下でのビームサイズを算出した。高 NA の VCSEL に対する注入樹脂の影響を見るため、Table 4-1 の VCSEL(2)および(3)について解析を行った。解析した出射ビームサイズのギャップ依存性を Fig. 4-20 に示す。Fig. 4-9 および Fig. 4-10 の結果より、出射スポットサイズは VCSEL(3)の方が VCSEL(2)よりも小さいものの、NA は VCSEL(3)の方が大きい。このため、樹脂未注入時の VCSEL(3)のビームサイズ（青実線）は、20 μm 程度のギャップで VCSEL(2)のビームサイズ（黒点線）を上回り、ギャップが 100 μm になるとビームサイズは 80 μm にも達し、50 μm の導波路コアとの光結合効率が低下する。VCSEL(3)に樹脂を注入した場合、樹脂の屈折率を増加させるとビームサイズの抑制が可能であることを確認できる。屈折率が 1.4 の樹脂を注入すると、ギャップサイズに依存せず VCSEL(2)とほぼ同等のビームサイズを得ることができ、さらに高屈折率な樹脂 ($n_a=1.8$) を用いると、ギャップが 100 μm でもビームサイズを約 45 μm 程度に抑制することが可能になる。

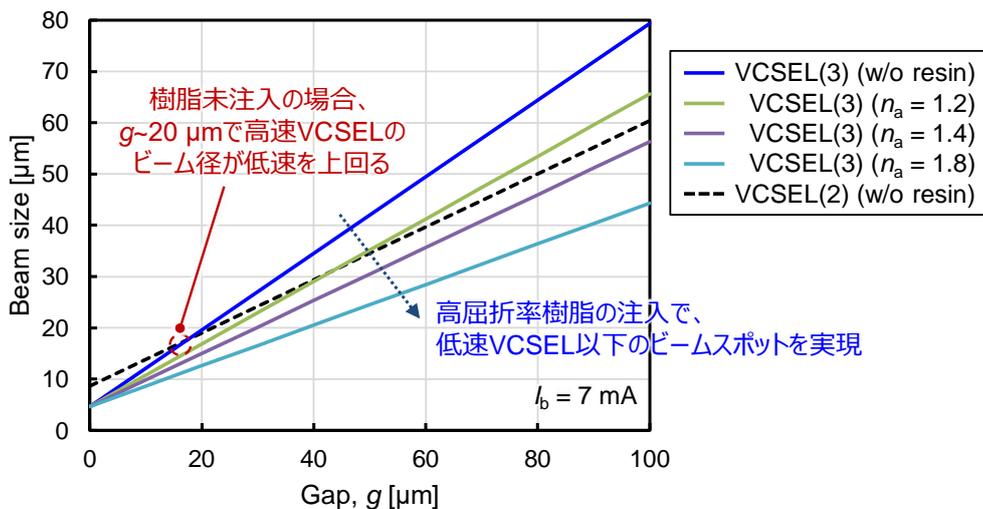


Fig. 4-20 樹脂注入時のビームサイズのギャップ幅依存性

高屈折率樹脂注入による結合損失低減効果を確認するために、マッチングオイルをギャップに充填し、VCSEL と OM3-MMF の光結合損失を測定した。Fig. 4-21(a)に測定系を示す。VCSEL(5) ($I_b=5$ mA, $NA=0.25$, スポットサイズ = $6.7\ \mu\text{m}$) からの出射ビームを GI コア導波路に結合し、GI コアを導波した光は 1 m の OM3-MMF に結合して光パワーメータに入力した。本測定では、VCSEL-GI コア間のギャップは $100\ \mu\text{m}$ とし、NA の異なる GI コア光導波路に対して、Fig. 4-21(b)のように屈折率 1.64 のマッチングオイルを充填した。光パワーメータで測定した光パワーから算出した挿入損失を Fig. 4-21(c)に示す。光線追跡シミュレータの解析結果も併せて示しており、測定結果とシミュレーション結果がよく一致していることを確認できる。また、オイル充填有無の測定結果を比較すると、ギャップへのマッチングオイルの充填で挿入損失を約 5 dB 低減できており、高屈折率樹脂の充填の効果を示すことができた。しかし、最小の挿入損失は導波路の実効 NA_{eff} が 0.328 のときの 2.75 dB であり、Fig. 2-24 の光リンクバジェットで決定した目標値 (2.5 dB) をわずかに上回っている。

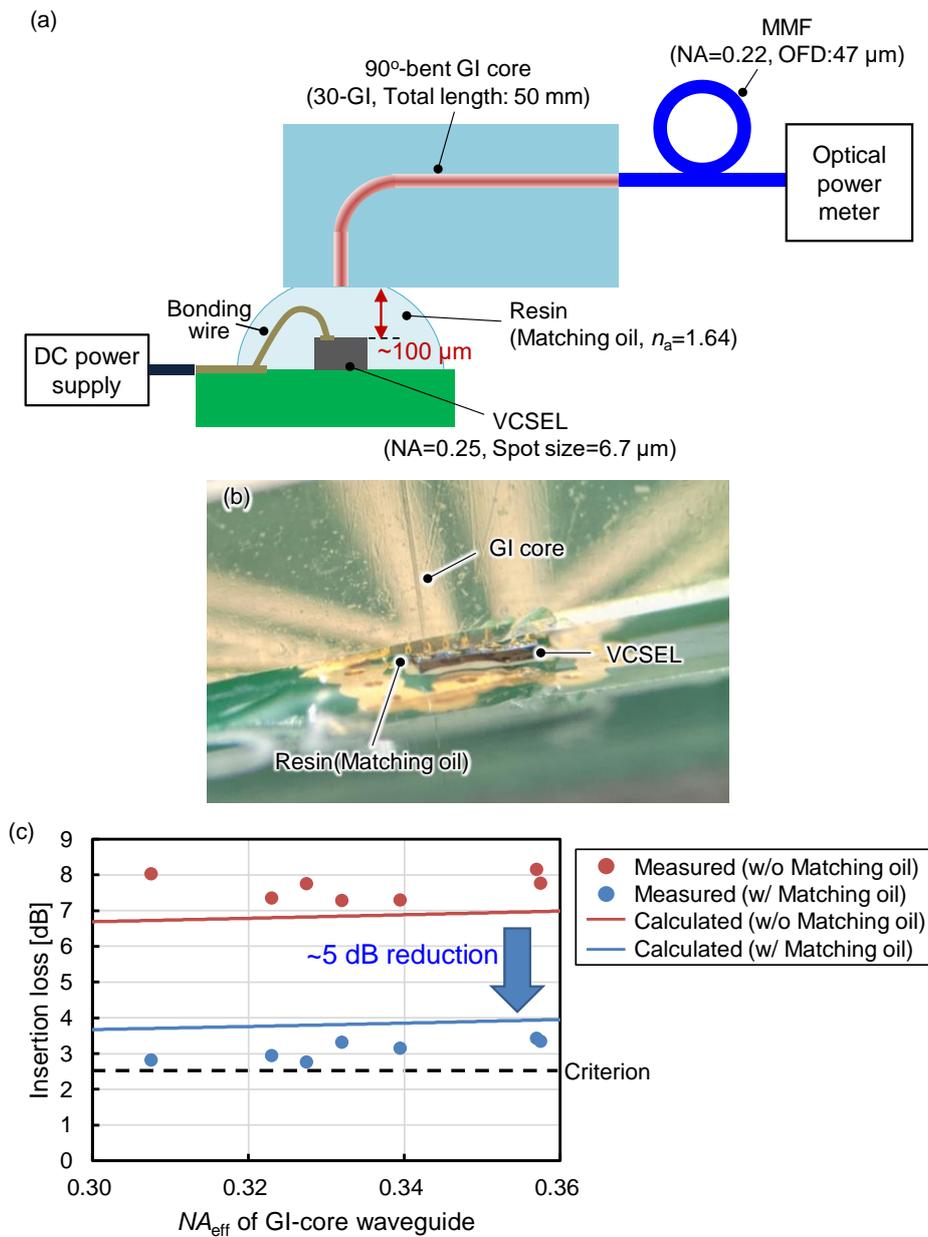


Fig. 4-21 (a)樹脂注入時の挿入損失の測定系, (b)樹脂注入時の光結合部の拡大写真, (c)挿入損失測定結果

Fig. 4-21(c)の挿入損失には、VCSEL－導波路コア間の結合損失、導波路損失、導波路コア－MMF間の結合損失が含まれている。どの損失に対して樹脂充填の効果が大きいかを明らかにし、さらなる低損失化を実現するために、Fig. 4-21(c)のシミュレーション結果をVCSEL－導波路コア間の結合損失、導波路損失、導波路コア－MMF間の結合損失に分解した。その結果をFig. 4-22に示す。光源側結合損失（灰色実線および灰色点線）の改善が最も大きく、約2 dB低減している。これは、VCSEL出射ビームのNAがオイル充填で低下したためである。また、オイル充填によって光源側の結合損失だけでなく、曲げ損失（青色実線および

び青色点線)も約 1 dB 低減できることを確認できる. この理由として, オイル充填で VCSEL 出射ビームの NA が低下したことで導波路コアに低入射角にて光が結合されるようになり, 曲げ部で臨界角を超える伝搬光が減少したからだと考えられる. 一方で MMF 側の光結合損失 (赤実線および赤点線) は重なっておりオイル充填の影響を受けていない. これは, Fig. 4-21 の GI 型導波路のコア径が 30 μm で OM3-MMF のコア径より小さかったため, 導波路内を伝搬する光の NA が低下しても影響がなかったためだと推察される. 以上のことから, 樹脂の充填で最適な導波路構造が変化した可能性が示唆される. そこで次節以降で, 樹脂を充填した状態での導波路構造の最適化を検討する.

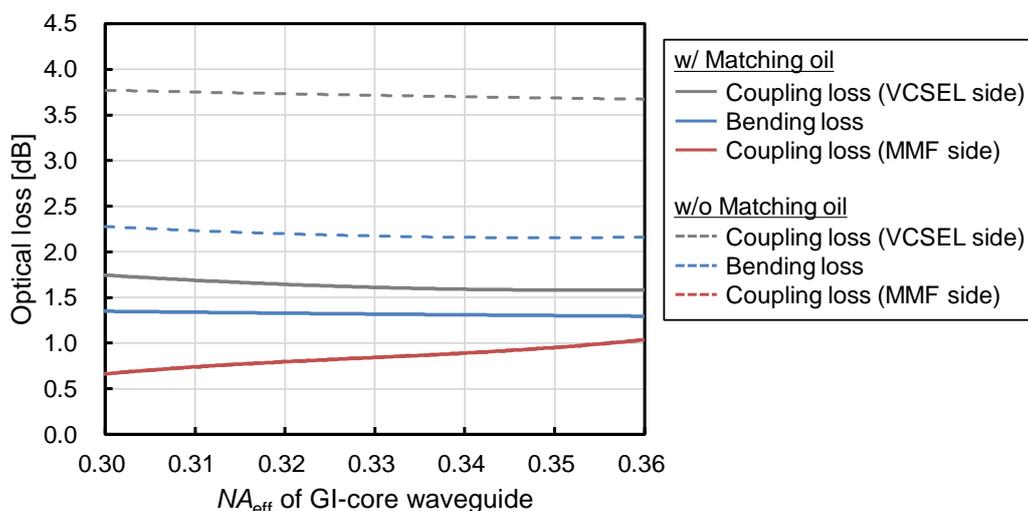


Fig. 4-22 マッチングオイル充填有無での各損失の内訳

高屈折樹脂の充填による 90°曲げ円形 GI 型コアポリマー光導波路の挿入損失低減の有効性を確認できたが, VCSEL 発光面上には高屈折率樹脂が滴下された状態であるため, VCSEL の発振条件が変化して出射ビームの特性に影響を及ぼす可能性がある. そこで, VCSEL への高屈折樹脂重点の影響を確認するために, VCSEL の発光面上にマッチングオイルを滴下した状態で静特性 (I - L 特性) と動特性 (光アイパターン) を測定した.

Fig. 4-23(a)に I - L 特性の測定系を示す. VCSEL 上にマッチングオイルを滴下した状態で, VCSEL から約 1 cm の位置に, 十分に受光領域の大きな光パワーメータのセンサヘッドを配置し, マッチングオイルの屈折率を変えて I - L 特性を測定した. Fig. 4-23(b)の測定結果より, マッチングオイルの滴下で VCSEL の発光パワーの低減が確認できる. 屈折率が 1.50 のマッチングオイルを用いた場合の光パワーは, 未使用の場合に比べて約 15 %減少しており, 屈折率が 1.64 のオイルを滴下するとさらに光パワーは減少する. これは, オイルを滴下したことで VCSEL の光共振器の反射鏡の反射率が変化したことが原因だと考えられる. また, VCSEL の反射率変化によって光パワーが減少するものの, 出力飽和が生じるバイアス電流は変化していないため, オイル滴下で静特性に影響がないことを示すことができた.

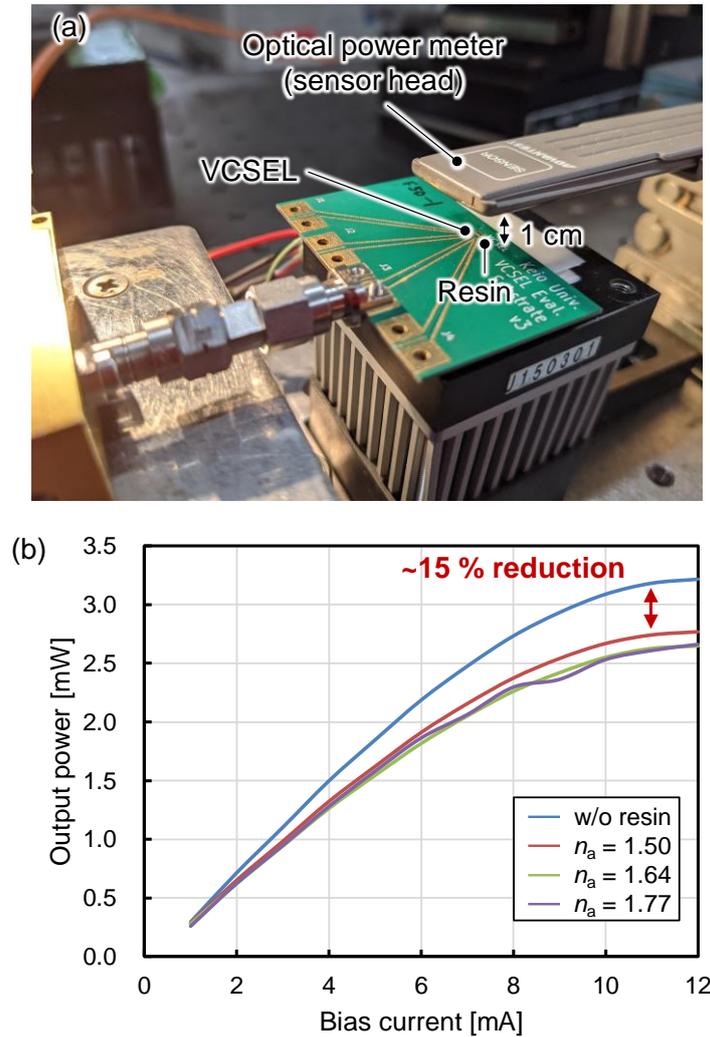


Fig. 4-23 オイル滴下時: (a)評価系, (b)I-L 測定結果

次に、動特性（光アイパターン）の測定を行った。Fig. 4-24(a)に示すように、VCSEL-GI コア間にマッチングオイルを充填した状態で、BERT から発生させた 25.78 Gb/s NRZ 信号を Bias-T でバイアス電流を重畳して試作評価基板に入力した。光導波路には、曲げ半径 1 mm, コア径 30 μm , 実効 NA (NA_{eff}) が 0.357 の導波路を利用した。屈折率が 1.640 のマッチングオイルを充填した場合の光アイパターンを Fig. 4-24(b)に示す。比較のために、マッチングオイル未使用時の光アイパターンも示している。マッチングオイル未使用時は Fig. 4-21(c) のように挿入損失が 8 dB を超えるため、アイ開口の品質が劣化している。一方、オイル充填時には明瞭なアイ開口が得られており、高品質な信号伝送が期待できる。これより、高屈折率樹脂を注入しても VCSEL の動特性にも影響がないことを確認することができた。

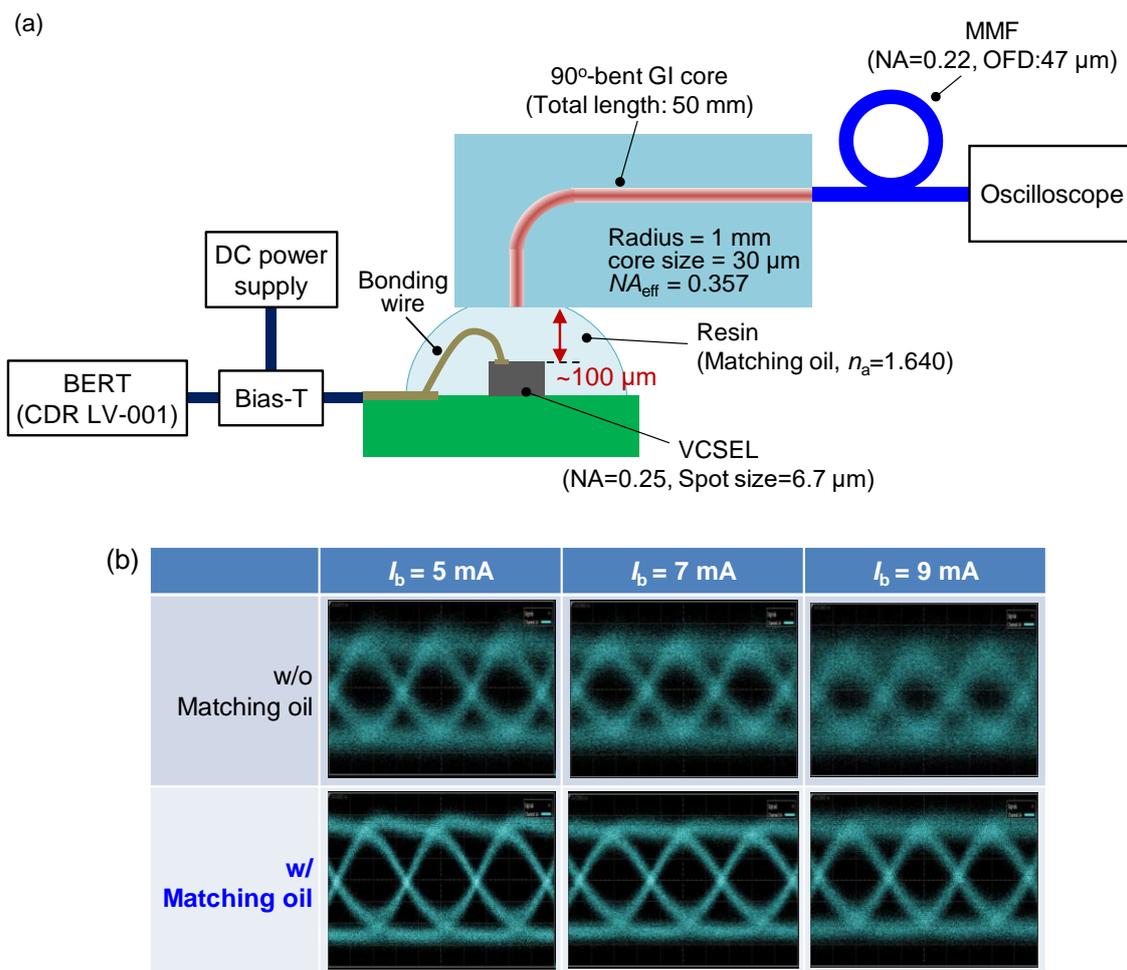


Fig. 4-24 マッチングオイル充填時の(a)評価系, (b)25.78 Gb/s NRZ 光アイパターン

Fig. 4-21(c)で測定した挿入損失は、VCSEL の発光パワーが樹脂充填で変化しないという仮定の下で算出したものであるため、Fig. 4-23(b)の光パワー減少の結果を反映して Fig. 4-21(c)の光結合損失を算出し直す必要がある。Fig. 4-25 に、樹脂注入による VCSEL の出射光のパワーを補正した結果を示す。Fig. 4-23(b)より、バイアス電流が 5 mA にて、オイル未滴下の光パワーは約 1.85 mW、屈折率が 1.640 のマッチングオイル滴下時の光パワーは約 1.56 mW であり、オイル滴下でパワーが約 0.26 dB 減少している。また、Fig. 2-24 の光リンクバジェットで示した 3.5 dB 以下の挿入損失も実現できており、高屈折率の樹脂充填により高品質な光伝送の実現が期待できる。

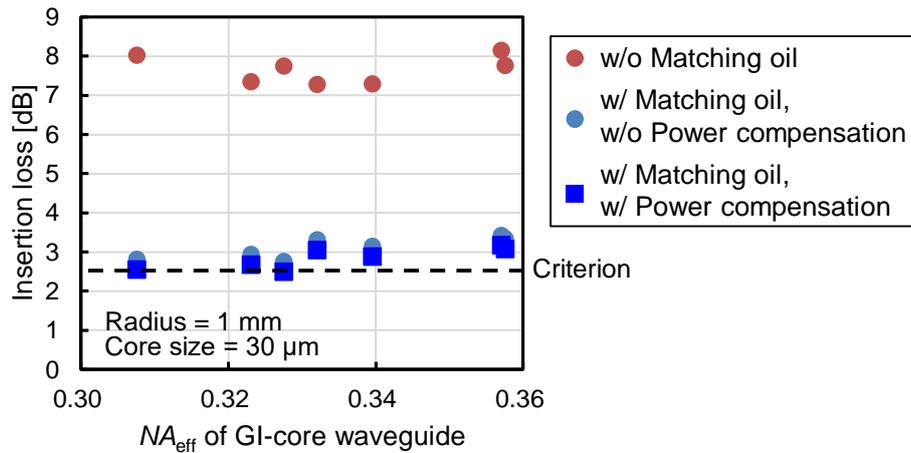


Fig. 4-25 光挿入損失（オイル充填による VCSEL の出射パワー変化を補正）

第 3 章の狭幅絶縁層を有するグランド電極構造の評価には、Table 4-1 の VCSEL(1)を用いており、Fig. 3-15 に示したように従来型の光結合（ミラーとレンズ）を用いた場合の挿入損失は、送信側で約 2.0 dB であった。一方、90°曲げ円形 GI 型コアポリマー光導波路の挿入損失は Fig. 4-25 より約 3.0 dB（マッチングオイル充填時）であり、従来型光結合よりも損失が増加している。しかし、作製した光導波路は、NA = 0.25 の VCSEL と導波路とのギャップがない状態で挿入損失が最小となるよう最適化されている。マッチングオイルをギャップに充填すると、Fig. 4-19 のように VCSEL のビームの広がり角、つまり実効 NA が変化するため、オイル充填時の実効 NA に対して光導波路の NA を最適化することで、さらなる挿入損失の低減が期待できる。そこで 4.5 節では、高屈折率樹脂（マッチングオイル）を注入した状態で光導波路構造を最適化することで、挿入損失の低減を目指す。

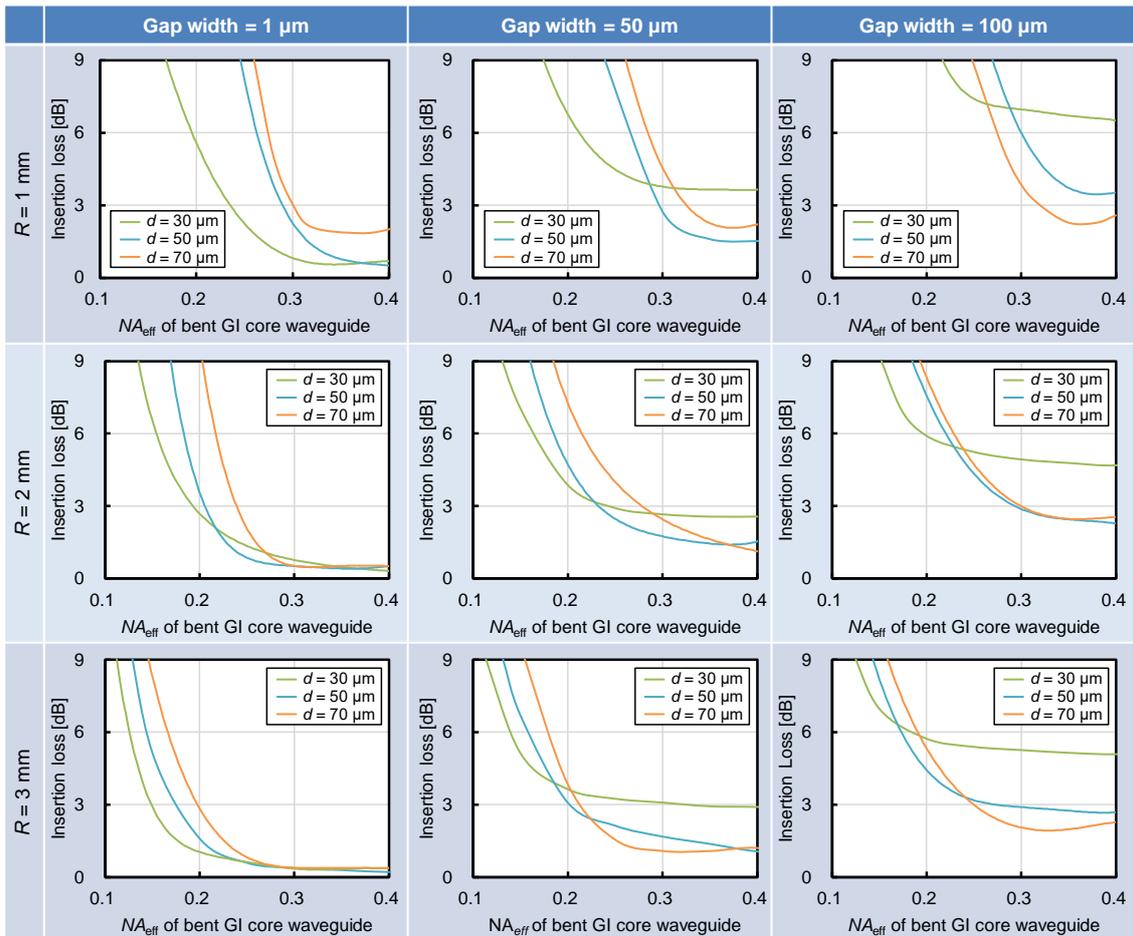
4.5. ポリマー光導波路構造の最適化検討

前節までは、VCSEL - 光導波路間にギャップが存在しない状態で光導波路の構造を最適化していたため、従来型光コネクタに比べて挿入損失が大きい結果が得られていた。そこで本節では、ギャップが存在し、かつギャップに樹脂を充填した場合での高効率な光結合の実現に向けて、改めて導波路構造の最適化を試みた。前節までと同様に、光線追跡シミュレータ Zemax OpticsStudio を用いて解析を行った。

4.5.1. 送信側の導波路構造の最適化

まず、送信側のポリマー光導波路の最適化を行った。導波路の曲げ半径は $R = 1, 2, 3$ mm、導波路のコア径は 30, 50, 70 μm とし、式(4.2)で定義した導波路の実効 NA_{eff} は 0.1 ~ 0.4 まで変化させた。ここで、VCSEL の特性は 4.4.1 節で得られたビーム特性（バイアス電流 7 mA, $NA = 0.25$, スポットサイズ 6.7 μm ）とした。Fig. 4-26 に、樹脂未充填の状態で導波路構造を変化させたときの挿入損失の解析結果を示す。ギャップ幅が 1 μm の場合、VCSEL の

出射ビームのスポットサイズがそのまま導波路を励振されることで, Fig. 2-20 に示したように低次のモードが優先的に励振されるため, 曲げ損失も抑制されて低挿入損失が得られる. ギャップ幅が増加すると, VCSEL 出射ビームがギャップを伝搬して導波路の励振スポットサイズが増大する. これにより, コア径が 50 μm または 70 μm の場合に損失が最小となる.



VCSEL characteristics (NA=0.25, Spot size=6.7 μm)

Fig. 4-26 樹脂未充填時の導波路構造と挿入損失 (送信側)

次に, 樹脂を充填したときの最適構造について解析を行った. ボンディングワイヤの高さを考慮してギャップは 100 μm , 導波路のコア径は 30, 50, 70 μm , 充填した樹脂の屈折率は $n_a = 1.4, 1.6, 1.8$ とした. Fig. 4-28 に, 挿入損失の解析結果を示す. 導波路のコア径および充填する樹脂の屈折率を増加させることで挿入損失が低減可能であることがわかる. これは, 樹脂を充填することで導波路の励振スポットサイズが減少して低次のモードが優先的に励振されたためである. また, コア径が 30 μm の場合は導波路 NA を大きくすると挿入損失は低減する一方だが, 曲げ半径が 1.5 mm 以上のコア径が 50, 70 μm の導波路は, NA が 0.3 以上で挿入損失が増加している. この理由は, 導波路と MMF のコア形状の差異で生

じるモードプロファイルの違いによって損失が増加するためである。このように、曲げ半径 1.5 mm 以上のコア径が 50, 70 μm の導波路については、挿入損失は下に凸の曲線で示され、極小値、つまり最適な導波路 NA が存在することがわかる。

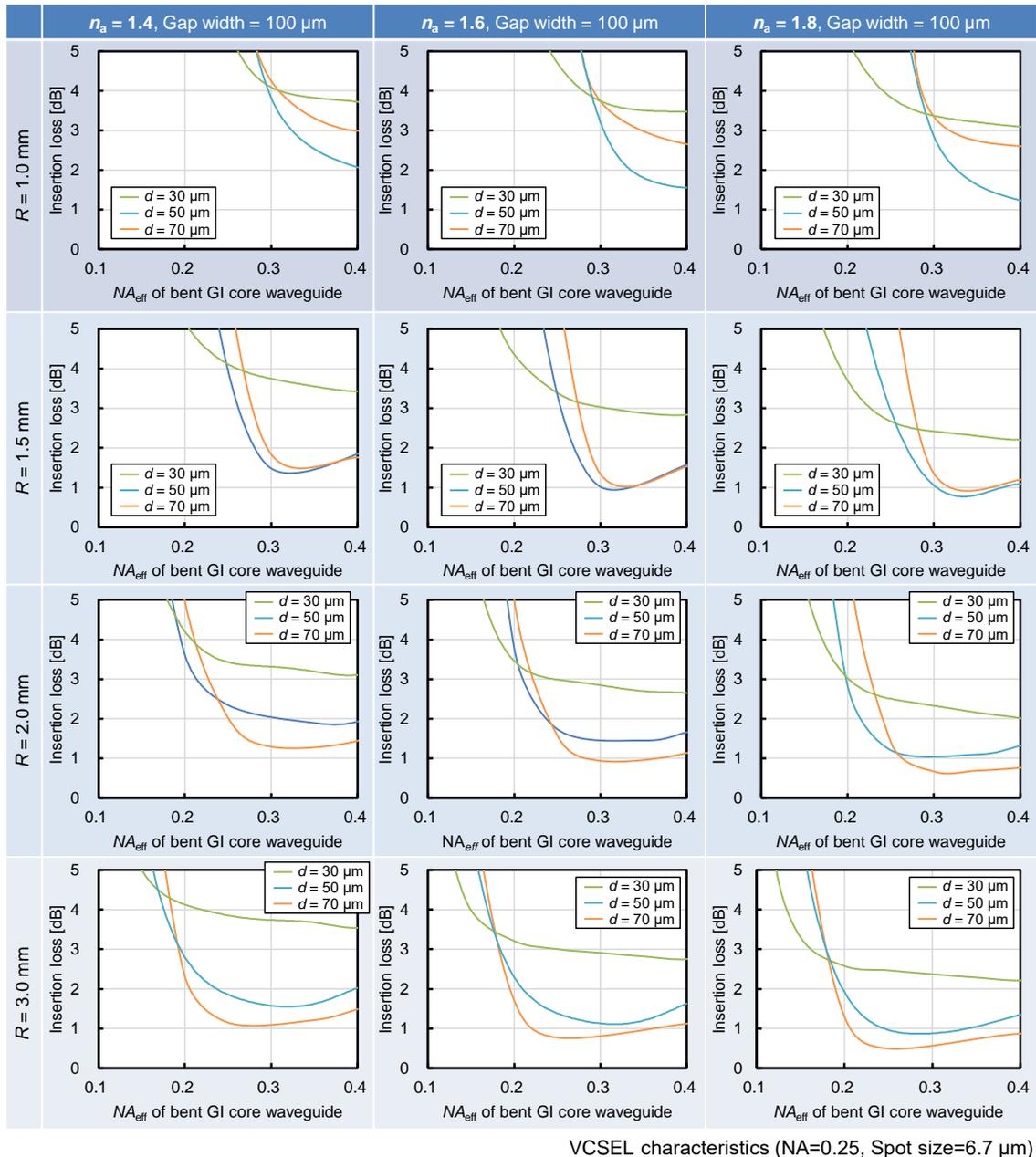


Fig. 4-27 樹脂充填時の導波路構造と挿入損失（送信側）

4.5.2. 受信側の導波路構造の最適化

送信側に続き、受信側の導波路構造の最適化を実施した。送信側と同様に、導波路の曲げ半径は 1, 2, 3 mm, 導波路のコア径は 30, 50, 70 μm とし、式(4.2)で定義した導波路の実

効 NA_{eff} は 0.1~0.4 まで変化させた。ここで、光導波路への入力は、4.4.1 節で得られたビーム特性（バイアス電流 7 mA, $NA=0.25$, スポットサイズ $6.7 \mu\text{m}$ ）の VCSEL 出力光を OM3-MMF（ファイバ長：10 mm）に入力し、OM3-MMF の出力を導波路コアに入力した。Fig. 4-28 にギャップに樹脂未充填の状態での、導波路構造を変化させたときの挿入損失の解析結果を示す。送信側と異なり、どの曲げ半径、屈折率の条件であっても挿入損失が最小になるコア径は $50 \mu\text{m}$ となっている。この理由は、コア径 $30 \mu\text{m}$ の導波路では MMF からの出射ビームスポットサイズが大きいため、高次のモードが励振されて曲げ部で損失が増大したためである。またコア径 $70 \mu\text{m}$ の場合は、MMF より励振されるスポットサイズよりも大きなコア径を有しているので導波路内は低次モードが励振・伝搬するものの、導波路の出射ビームが PD の受光部よりも大きくなり、結合損失が増加したためである。さらに、どの導波路構造でも NA が 0.3 以上で挿入損失が増加するのは、 NA が増加すると導波路からの PD への出射ビームの広がりが増加してしまうためである。

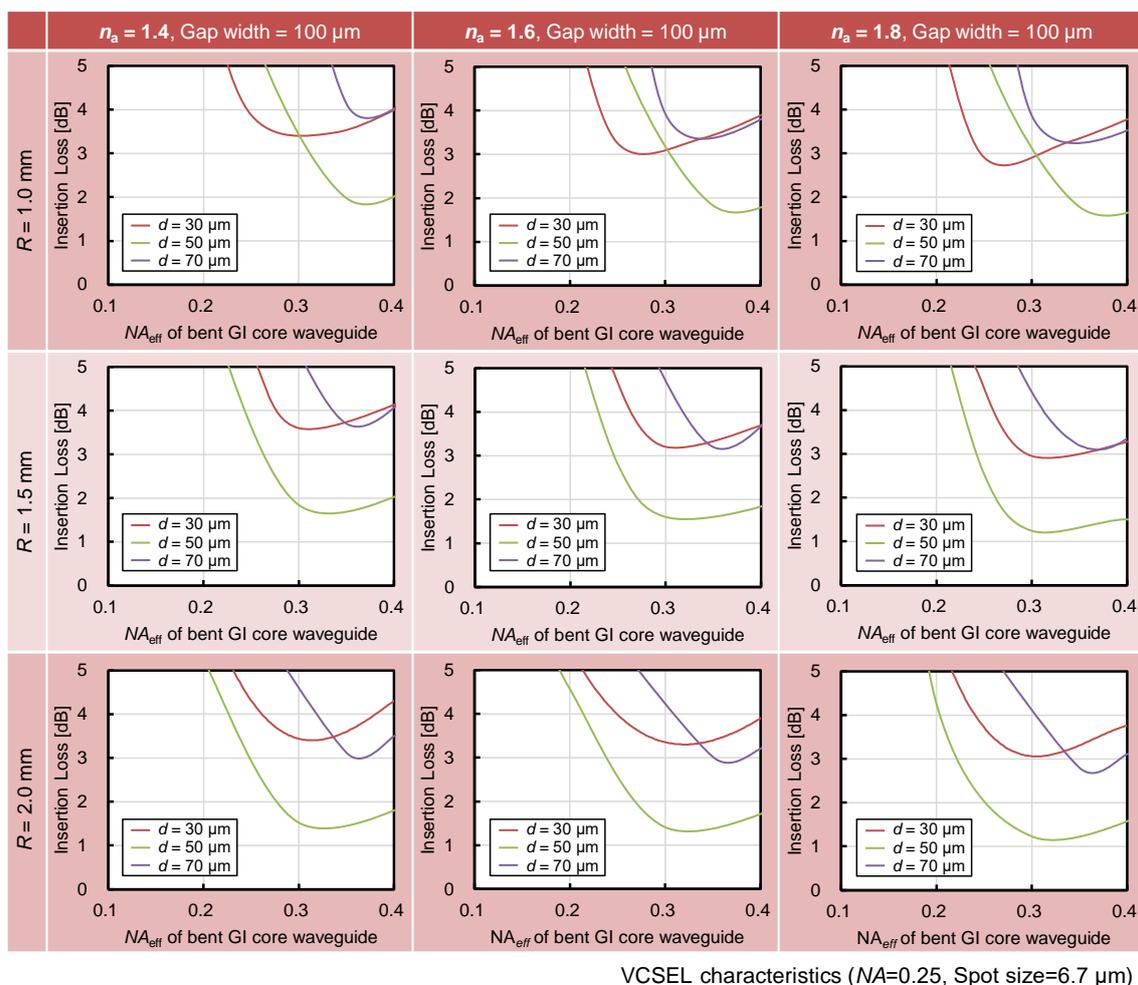


Fig. 4-28 樹脂未充填時の導波路構造と挿入損失（受信側）

4.5.3. 導波路構造の最適化

Fig. 4-27 および Fig. 4-28 の解析結果では、樹脂の屈折率を $n_a = 1.4, 1.6, 1.8$ として計算したが、源蔵する光学樹脂の屈折率は最大で 1.7 である[9]. そこで樹脂を含めた導波路構造の最適化のために、Fig. 4-27 と Fig. 4-28 の結果から各曲げ半径に対する最小損失を算出した。Fig. 4-29 に、各曲げ半径に対する最小損失を示す。送信側および受信側の挿入損失に加えて、送受合わせた挿入損失も一緒にプロットしている。Fig. 4-29 を見ると、光学樹脂の屈折率を高くすると挿入損失が低減しており、屈折率 $n_a = 1.7$ の樹脂を用いたときに損失が最小となっている。曲げ半径が 1 mm のときは、送受信トータルの損失は約 3.0 dB である。一方、曲げ半径が 1.5 mm 以上になるとトータルの損失は大きく低減し、1.5 mm のときに約 2.2 dB、2.0 mm のときに約 2.0 dB である。これらの値は第 2 章に示したクライテリア（送信 2.5 dB、受信 3.5 dB、トータル損失 6.0 dB）を大きく下回っており、非常に低損失な 90°曲げポリマー光導波路の実現が期待できる。また、曲げ半径が 1.5 mm 以上になるとトータルの挿入損失の差はほとんどなくなるため、小径な曲げを実現することを考慮すると曲げ半径は 1.5 mm とし、屈折率が $n_a = 1.7$ の樹脂を適用するのが良いと考えられる。

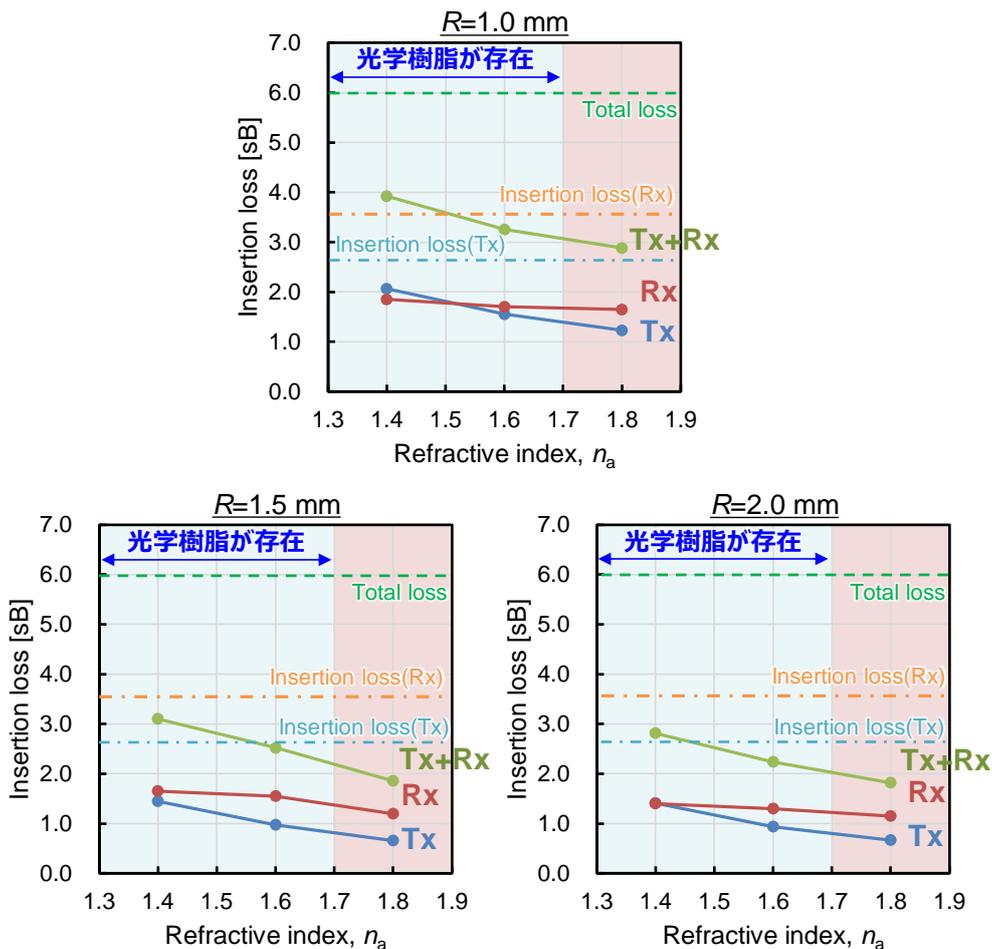


Fig. 4-29 各曲げ半径に対する最小損失

Fig. 4-29 の結果を基に、光リンクバジレットのリンクマージンの算出を行った。Fig. 4-30 に、各曲げ半径に対するリンクマージンを示す。ここで、樹脂屈折率は $n_a=1.51, 1.7$ とし、動作温度は $80\text{ }^\circ\text{C}$ 、100 m OM3-MMF を伝送したと仮定した。また Fig. 4-30 には、比較のために従来型のレンズ集積型の光コネクタの結果も併せて示している。Fig. 4-30 より、高屈折率の樹脂を挿入して導波路構造を最適化することで、リンクマージンを 3 dB 以上改善できることがわかる。例えば、曲げ半径を 1.5 mm、屈折率を 1.7 とした場合、リンクマージンは約 3.5 dB にまで増加できる。以上より、Mosquito 法は導波路構造（コア径、曲げ半径、NA）の最適化が可能で、最適化すると非常に高効率な光結合が実現できることを示した。

最後に、Table 4-3 に本研究で算出した導波路構造の最適結果を示す。送受信ともに曲げ半径は 1.5 mm、コア径は $50\text{ }\mu\text{m}$ 、樹脂の屈折率は 1.7 である。NA は送信側 0.31、受信側 0.32 とほぼ同じ値であり、同じ導波路構造で低損失化が実現できることを示した。

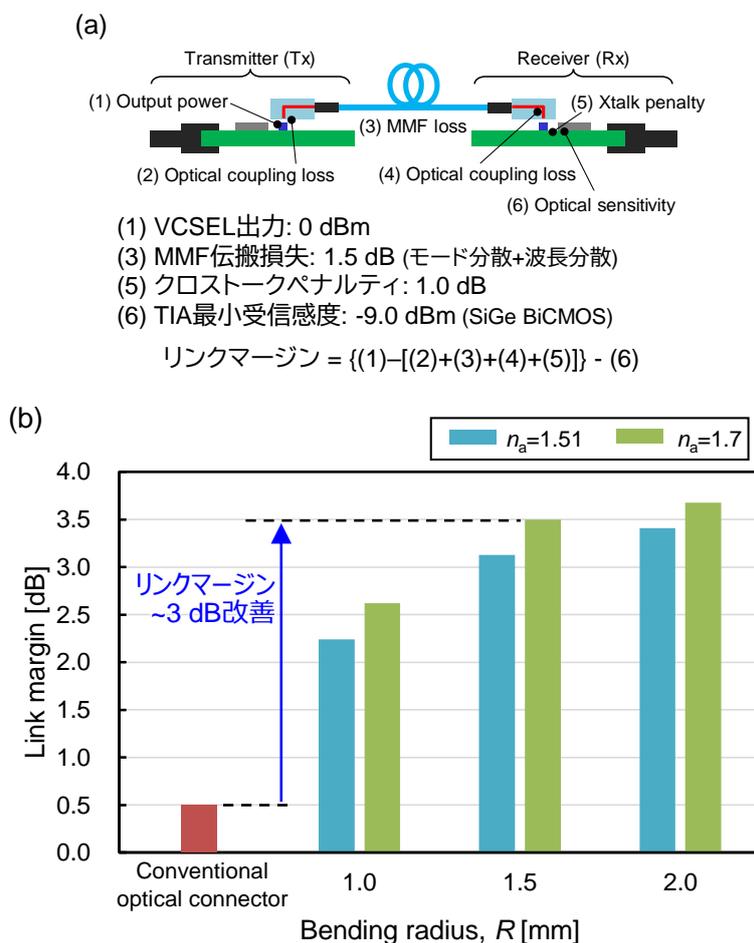


Fig. 4-30 (a)リンクバジレットの算出方法, (b)光リンクマージン

Table 4-3 導波路構造の設計結果

-	送信側	受信側
曲げ半径	1.5 mm	1.5 mm
コア径	50 μm	50 μm
NA	0.31	0.32
光学樹脂屈折率, n_a	1.7	1.7

4.6. 特性評価結果

4.6.1. 光結合特性

送信側 (VCSEL-ポリマー光導波路間) の光結合特性の測定結果は Fig. 4-21 および Fig. 4-25 に示したため、本節では受信側の挿入損失について述べる。Fig. 4-31(a)に受信側の光結合特性の評価系を示す。Table 4-1 に示した VCSEL(5) ($I_b = 5 \text{ mA}$, $\text{NA} = 0.25$, スポットサイズ $6.7 \mu\text{m}$) の出射ビームを 1 m の OM3-MMF と Butt-Coupling し、MMF からの出射ビームを GI コア導波路に結合した。GI コアを導波した光を PD に入力し、PD から発生した励起電流を TIA の電流モニタで測定し、PD の入力パワーを算出した。本測定でも、VCSEL-GI コア間のギャップは $100 \mu\text{m}$ とし、NA の異なる GI コア光導波路に対して、Fig. 4-21(b)のように屈折率 1.64 のマッチングオイルを充填した。ここで挿入損失は、1 m の OM3-MMF 伝搬後の光パワーをパワーメータで測定しておき、さらに TIA の電流モニタ結果から PD への入力パワーを算出、それらの差分として求めた。このようにして算出した挿入損失の結果を Fig. 4-31(b)に示す。オイル充填有無の結果を比較すると、ギャップへのマッチングオイルの充填で挿入損失を約 3.5 dB 低減できており、高屈折率樹脂注入の効果を示すことができた。また、導波路 NA が 0.323 のときの挿入損失は 3.78 dB で、Fig. 2-24 の光リンクバジェットで示した挿入損失の目標値 3.5 dB をわずかに上回っている。Fig. 4-21(b)の結果は曲げ半径 1 mm でコア径が $30 \mu\text{m}$ の曲げ導波路を用いたが、4.5.2 節で算出した曲げ半径 1.5 mm, コア径 $50 \mu\text{m}$ の導波路構造にすることで、目標仕様の達成が期待できる。

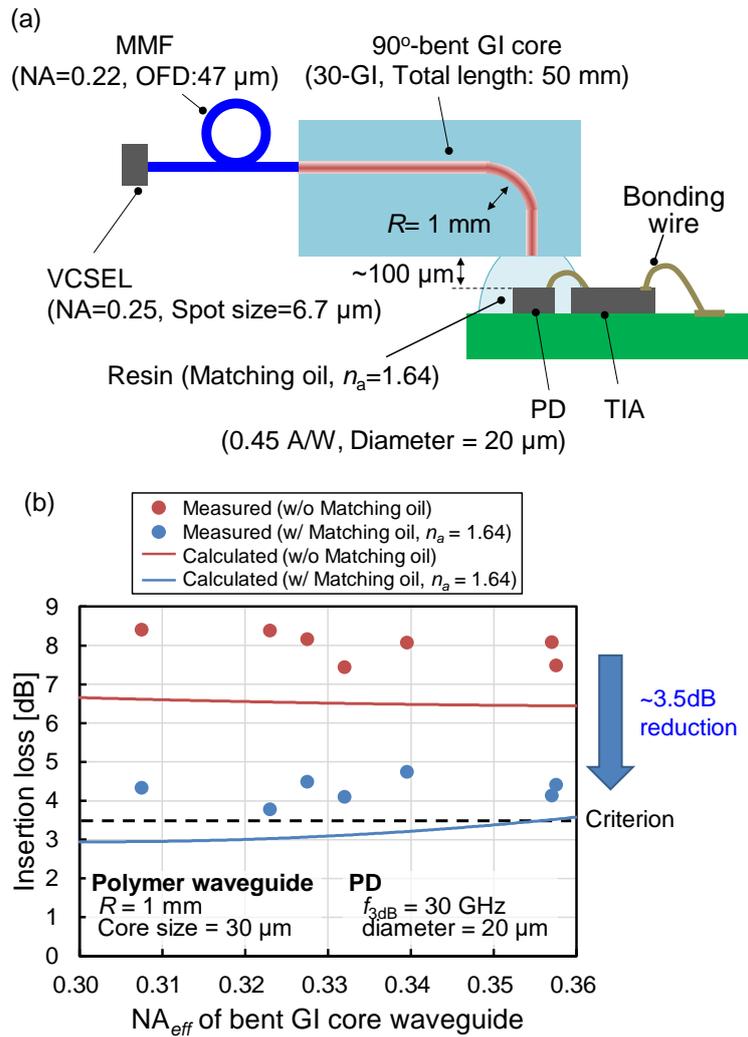


Fig. 4-31 受信側の光結合効率：(a)評価系，(b)測定結果

4.6.2. 25.78 Gb/s 光伝送特性

最後に、試作した光トランシーバに 90°曲げ円形 GI 型コアポリマー光導波路を搭載してマルチモード光リンクを評価した。

■ 高速 VCSEL 対応光トランシーバの試作

第 3 章で試作した光トランシーバは、Table 4-1 に示した狭帯域な VCSEL(1)を用いており、さらに従来型のレンズ集積コネクタのみを実装する構造となっていたため、広帯域な VCSEL にも対応しポリマー導波路も実装可能な光トランシーバ基板を新たに試作した。試作基板の写真を Fig. 4-32 に示す。Fig. 4-32(a)は全体写真、Fig. 4-32(b)はボンディングワイヤ部拡大部、Fig. 4-32(c)は光素子-導波路コアの結合部の拡大写真である。第 3 章および 4.4.1 節の設計を基に高周波基板を試作 (6 層ビルドアップ, コア材・プリプレグ: パナソニックインダストリーズ株式会社製 MEGTRON-6) し、リフローで CDR IC (4 ch SiGe Bi-CMOS)

を実装した後に、基板表面に光素子 (4 ch の SiGe-VCSEL/PD アレイ) と IC (SiGe-LDD/TIA) をダイボンドで接着した。その後、ボンディングワイヤで光素子-IC および IC-基板配線を接続した。ここで、Fig. 4-32(b)に示すようにワイヤの高さは約 100 μm であった。また、Fig. 4-32(c)のように、光素子-導波路コア間には、屈折率が 1.51 の紫外線硬化樹脂 (Norland Products 社製 NOA65) を充填した。

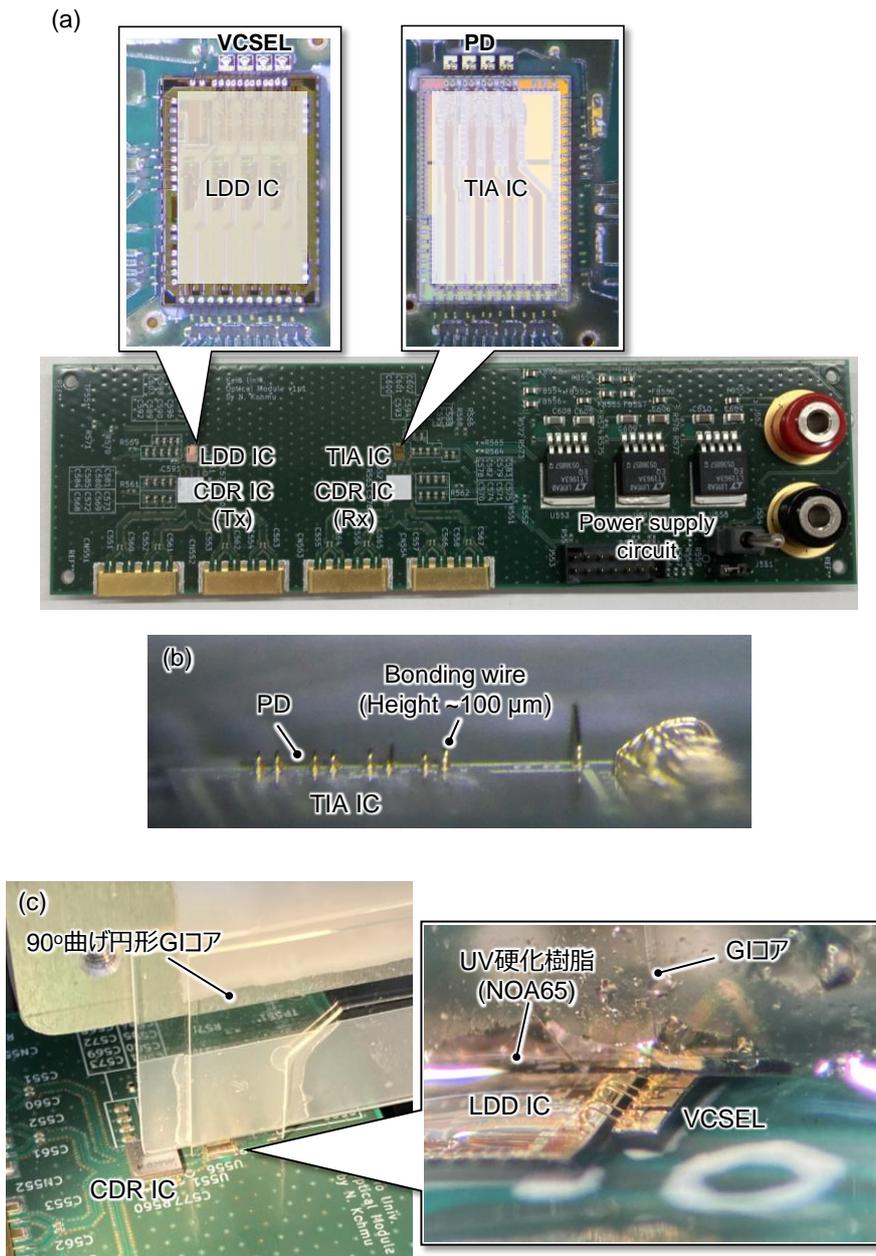


Fig. 4-32 試作した光トランシーバ : (a)基板全体写真, (b)ボンディングワイヤ部拡大写真, (c)光素子-導波路コアの結合部の拡大写真

■ 光伝送評価

Fig. 4-33 に示す評価系で試作した光トランシーバを用いて、90°曲げ円形 GI 型コアポリマー光導波路を適用した光トランシーバの光伝送特性評価を行った。光トランシーバ基板はペルチェ素子上に配置して温度が一定（設定温度 25 °C）になるように制御した状態で、パルスパターンジェネレータ（Anritsu 製 MP1800A）から伝送速度 25.78 Gb/s、差動振幅 500 mV_{ppd}、パターン長 2³¹-1 の電気信号を発生させて光トランシーバに入力した。VCSEL に印加するバイアス電流と変調電流は、それぞれ 7.0 mA と 9.1 mA_{p-p} とした。光信号特性の評価は、3 m、100 m の OM3-MMF を用いてアイパターンをオシロスコープ（Keysight 製 86100D、86105D）で測定した。受信電気波形の評価は Fig. 4-33 のように送信光波形を受信側に入力し、アイパターンと BER をそれぞれオシロスコープとエラーディテクタ（Anritsu 製 MP1800A）で測定した。ここで、90°曲げ円形 GI 型コアポリマー光導波路には、理想の構造と少し異なるが、先行研究で作製した曲げ半径 1 mm の導波路を利用した[2]。

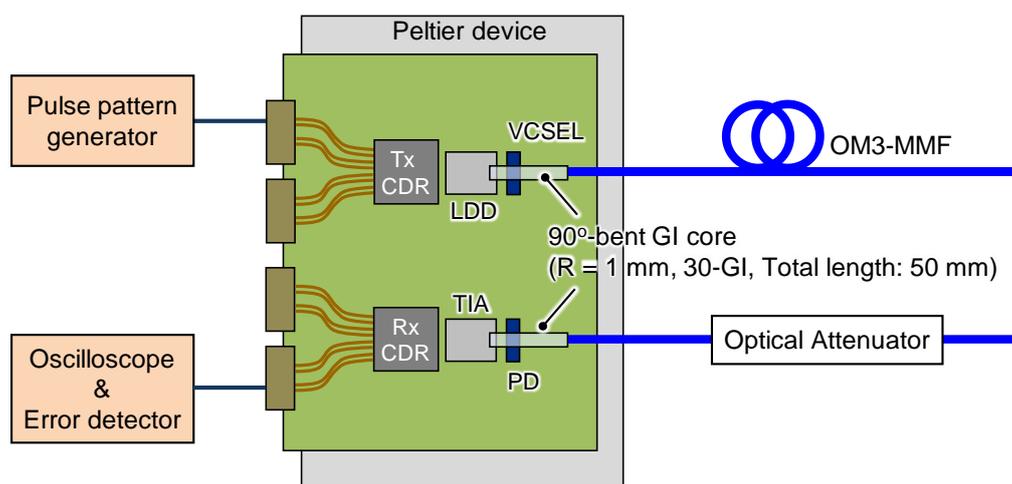


Fig. 4-33 光伝送特性測定系

Fig. 4-34(a)に、MMF 伝送後の送信光波形と、受信電気波形をそれぞれ示す。Fig. 4-24(b)と同様に、高屈折率樹脂（本実験では紫外線硬化樹脂（NOA65））を充填しない場合は、挿入損失が増加してしまいノイズの大きな光波形が得られる結果となった。一方、NOA65 を充填すると、3 m、100 m の OM3-MMF 伝送後のいずれの場合も、送受信ともに明瞭なアイ開口が得られている。電気波形に関して、Fig. 3-17 に示した受信電気波形と比較してジッタが増加しているように見える。第3章の光トランシーバでは TIA と CDR (Clock Data Recovery) が一体化したチップを利用しており、TIA に合わせて CDR 内の PLL (Phase Lock Loop) のループ帯域が最適化（狭帯域化）された回路構成になっている。一方、本章に用いた CDR は外付けタイプであり、様々な TIA の動作に対応するために PLL のループ帯域を大きくとっているためにジッタが増加している。また、Fig. 4-34(b)に BER 測定結果を示す。3 m と

100 m OM3-MMF リンクの最小受信感度は約-10.4 dBm で同程度であり，パワーペナルティは見られなかった．ここで，従来型光コネクタで 100 m の OM3-MMF 伝送時の BER パワーペナルティは約 0.9 dB (Fig. 3-20(b)より)であった．つまり，円形 GI 型ポリマー光導波路を適用することで MMF でのパワーペナルティが約 1 dB 減少するという結果が得られた．これは，円形 GI 型コアの光閉じ込め効果により，OM3-MMF の励振モードを限定でき，モード分散の影響を低減することができたためだと考えられる．

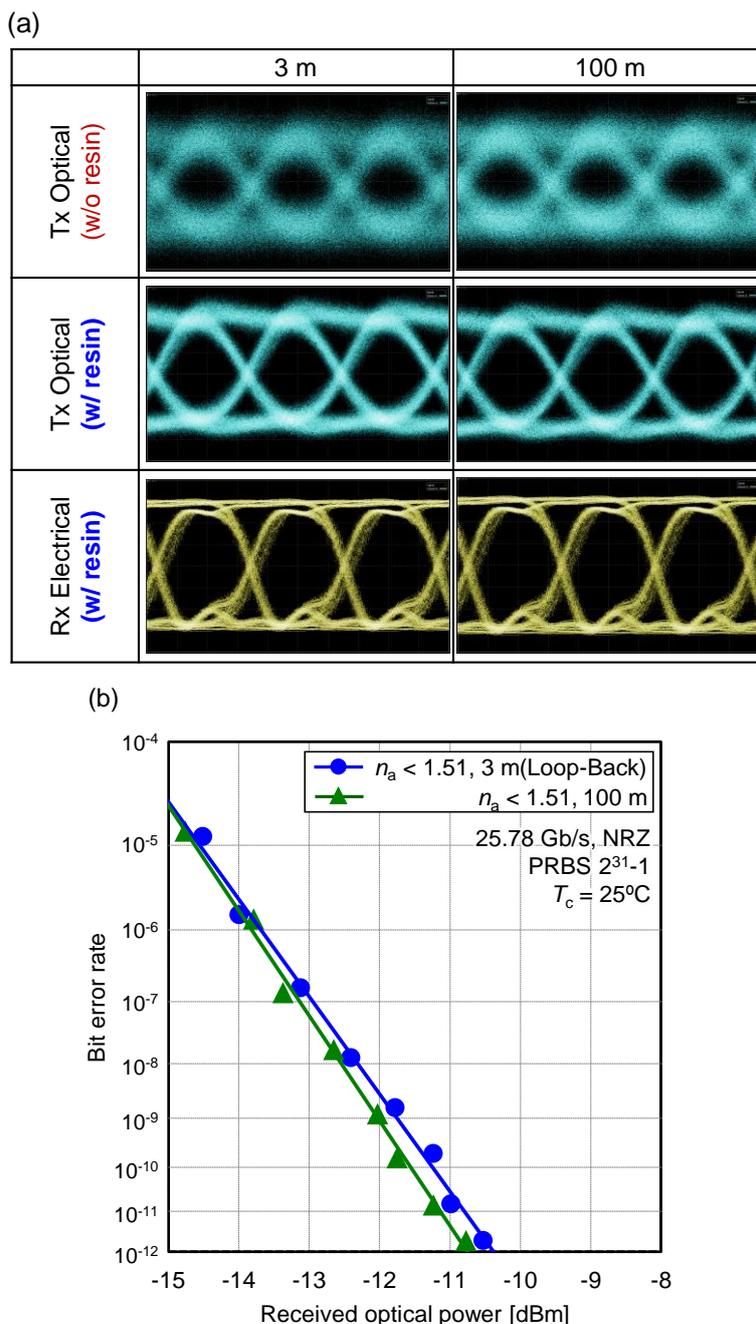


Fig. 4-34 (a)送信光波形と受信電気波形の測定結果，(b)BER の測定結果

実際の光トランシーバでは、光学系の安定化および品質保持のため、光素子-ポリマー導波路コア間に充填した紫外線硬化樹脂は紫外線を照射して硬化させる。そこで最後に、充填した紫外線硬化樹脂を硬化させ、光伝送特性を評価した。Fig. 4-35 に、送信光波形と BER の測定結果を示す。硬化前後でアイ波形に大きな変化はなく、BER 特性もほぼ同等の結果が得られており、紫外線硬化樹脂を硬化させても光リンク特性に大きな影響を及ぼさないことが判明した。

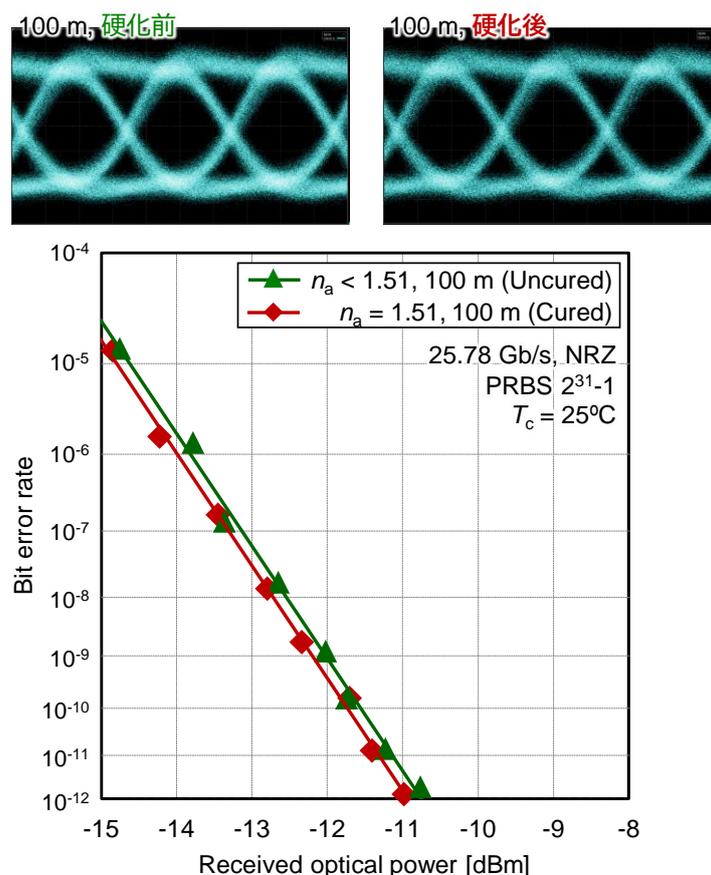


Fig. 4-35 紫外線硬化樹脂の硬化前後での光伝送特性

Fig. 4-34 および Fig. 4-35 の測定では、曲げ半径が 1 mm でコア径が 30 μm と比較的挿入損失が大きな導波路を用いて光リンク特性を評価したが、導波路構造および充填樹脂の屈折率を最適化することで、最小受信感度の改善が可能になる。これにより、100 m 以上の光リンクや、さらに高速な光伝送が期待できる。

4.7. 結言

本章では、小型で高効率な光結合を実現する手法として、90°曲げ円形 GI 型コアポリマー光導波路の光トランシーバへの適用を提案した。90°曲げ光導波路の実装形態について概説したのちに、円形 GI 型ポリマー光導波路の構造を最適化することで高効率な光結合を実現できることを説明した。

まず、Mosquito 法で作製した曲げ半径 $R=5\text{ mm}$ の 90°曲げ円形 GI 型コアを用いて、53.125 Gbps PAM4 信号で光伝送実験を行い、ポリマー光導波路の超高速光リンクへの適用可能性を示した。次に、高速 VCSEL の出射ビーム特性を明らかにし、その特性に応じて Mosquito 法を用いて導波路 NA と曲げ半径を制御することで、挿入損失を低減できることを示した。さらに、光トランシーバへの適用に向けて課題となる、ボンディングワイヤとポリマー光導波路の干渉によって生じるギャップによる損失増加の問題について提起し、高屈折率な樹脂を充填することで損失を低減できることを示した。

さらに、光素子-導波路コア間に $100\text{ }\mu\text{m}$ のギャップが存在し、かつ樹脂を充填した状態での光導波路の構造最適化を行った。曲げ半径 1.5 mm 、コア径 $50\text{ }\mu\text{m}$ 、屈折率 1.7 の樹脂を挿入し、送信側導波路の NA が 0.31、受信側導波路の NA が 0.32 にした導波路構造が最適結果であることを示し、送受信合計で挿入損失を 2.2 dB 程度まで抑制できることを示した。また、従来型光コネクタに比べてリンクマージンを約 3 dB 改善することができることを示した。

最後に、90°曲げ円形 GI 型コアポリマー光導波路を試作した光トランシーバに適用し、OM3-MMF で 100 m の 25.78 Gb/s 光リンクでエラーフリー伝送に成功した。特に、紫外線硬化樹脂を硬化させても光伝送特性に影響を及ぼさないことを示し、ポリマー光導波路が小型・高効率な光トランシーバに適用可能であることを示した。

参考文献

- [1] A. Yamauchi, Y. Morimoto, T. Enomoto, K. Suzuki, H. Masuda, and T. Ishigure, "Graded-Index Multimode Polymer Optical Waveguide Enabling Low Loss and High Density 3D On-Board Integration," in Proceedings of IEEE Electronic Components and Technology Conference (ECTC), pp.490-496, (2016).
- [2] 石井真穂, "マルチモードポリマー光導波路の極小曲げ構造形成と低曲げ損失化," 慶應義塾大学大学院理工学研究科修士論文, (2021) (未刊行).
- [3] 矢加部祥, "流動解析を用いた多チャネルシングルモードポリマー光導波路の低損失化と fan-in/fan-out 素子への応用," 慶應義塾大学大学院理工学研究科博士論文, (2021).
- [4] C.-T. Tsai, C.-Y. Peng, C.-Y. Wu, S.-F. Leong, H.-Y. Kao, H.-Y. Wang, Y.-W. Chen, Z.-K. Weng, Y.-C. Chi, H.-C. Kuo, J. J. Huang, T.-C. Lee, T.-T. Shih, J.-J. Jou, W.-H. Cheng, C.-H. Wu, and

- G.-R. Lin, “Multi-Mode VCSEL Chip with High-Indium-Density InGaAs/AlGaAs Quantum-Well Pairs for QAM-OFDM in Multi-Mode Fiber,” *IEEE Journal of Quantum Electronics*, **53**(4), 2400608, (2017).
- [5] パナソニック インダストリーズ株式会社. “超低伝送損失・高耐熱多層基板材料 MEGTRON6”.
<https://industrial.panasonic.com/jp/products/pt/megtron/megtron6> (2022 年 5 月閲覧)
- [6] Zemax, LLC, “光学設計解析ソフトウェア Zemax OpticStudio”.
<https://www.zemax.jp/> (2023 年 1 月閲覧)
- [7] Y. Huang, X. Zhang, J. Zhang, Y. Xie, W. Hormann, Y. Ning and L. Wang, “Monolithic Microlens VCSELs With High Beam Quality,” *IEEE Photonics Journal*, **9**(4), (2017).
- [8] J. K. Kim, D. U. Kim, B. H. Lee and K. Oh, “Arrayed Multimode Fiber to VCSEL Coupling for Short Reach Communications Using Hybrid Polymer-Fiber Lens,” *IEEE Photonics Technology Letters*, **19**(13), pp. 951-953, (2007).
- [9] NOA170, “光学部品用接着剤 NOA,” 室町ケミカル株式会社.
https://www.muro-chem.co.jp/dcms_media/other/norland.pdf (2023 年 1 月閲覧)

第 5 章

結論

5.1. 総括

HDC のトラフィック量が急増しており、今後も社会システムの高度化のために増加し続けると予想されている。トラフィック量の急増に対応するために、ブレードサーバの I/O スループットの増加が要求されており、光トランシーバの小型化・大容量化が重要である。従来の光トランシーバには、Pluggable Optics と呼ばれるタイプが主に利用されてきたが、近年では超大容量 (51.2 Tb/s) スイッチサーバの実現に向けて、SerDes IC 直近または IC のパッケージ基板上に光トランシーバを配置する On-Board Optics (OBO) や Co-Packaged Optics (CPO) への適用が期待されている。小型・高密度な光トランシーバでは、小型化に伴う TRx クロストークの増加による信号品質の劣化と、光源と光ファイバの高密度かつ低損失な結合が課題となる。これらの課題に対し、本研究では、「狭幅絶縁層を有するグラウンド電極を用いた高密度集積と TRx クロストーク低減」と、「90°曲げ円形 GI 型コアポリマー光導波路を用いた小型・高効率な光結合」を提案し、これらの提案技術についてマルチモード光リンクへの適用可能性について検討を行った。本章では、本研究で得られた成果をまとめる。

5.1.1. 狭幅絶縁層を有するグラウンド電極による TRx 間クロストーク低減

先行研究では、メタルシールド、光素子の段違い配置により TRx クロストークの低減が報告されていた一方で、表面実装型の光素子への適応性や、実装面積の増加の点で、これらの方法は、光トランシーバの伝送密度向上には不向きという問題があった。これに対し、本研究では高密度集積と低 TRx クロストークを両立する実装技術として「狭幅絶縁層を有するグラウンド電極」提案し、下記の結果を得た。

まず、光トランシーバの TRx クロストークの等価回路をモデル化し、LDD から VCSEL に流れる電流 (数 mA) が、グラウンド電極を介して PD から TIA に流れる電流 (数十 μA) に重畳されることが原因であることを明らかにした。そこで、TRx 間を狭幅絶縁層で物理的に分離することで TRx クロストークの低減を試みた。高周波電磁界シミュレーションで光トランシーバの基板の配線幅や基板厚などのパラメータを最適化した後に、等価回路モデルを用いて絶縁層幅を決定した。グラウンド電極に 30 μm 幅程度の絶縁層を作製すれば、TRx クロストークの低減が可能となり、アイパターンの開口高さを約 2 dB 改善できることを示した。また、絶縁層の幅を 40 μm 以上に増加させても絶縁層の容量低減には限界があり、信号品質の改善には限界があることを明らかにした。さらに、熱シミュレーションにて狭幅絶縁層による光素子の温度特性を解析し、ワーストケース (ケース温度 $T_c = 70^\circ\text{C}$, 無風) で 4 ch 同時に光トランシーバを動作させても VCSEL の動作上限温度である 80 $^\circ\text{C}$ を超過しな

いことを確認した。

これらの検討結果をもとに、実際に狭幅絶縁層を導入した超高密度光トランシーバを試作し、光伝送特性を評価した。一般フォームファクタである QSFP28 に比べてフットプリントを約 52 %削減し、高温 ($T_c = 70^\circ\text{C}$) かつ全チャネル (4 ch) 動作させた状態で、TRx クロストークを約 1.8 dB 改善できることを示した。また、チャネル間のばらつきを 0.6 dB 以下に抑制できることを確認し、さらに 100 m の OM3-MMF リンクにて、伝送速度 25.78 Gb/s でエラーフリー伝送に成功し、本提案技術が有効であることを実証した。

さらに、本研究の超小型フォームファクタと、他フォームファクタを適用した光トランシーバの技術比較を行った。横幅が 19 インチの 1 U ラックへの適用を想定した場合、本研究で提案する光トランシーバは 72 ポートの光トランシーバをラックに設置可能で、QSFP28 や QSFP-DD の 32 ポート、microQSFP の 48 ポートを大きく上回ることを示した。これにより 1 U ラックの総伝送容量は、microQSFP を適用した場合の 4.8 Tb/s、QSFP-DD を適用した場合の 12.8 Tb/s を超える 14.4 Tb/s を実現できる。

以上より、本技術は、データセンタの I/O スループットの増加を支える超小型光トランシーバとして有効な技術であることを実証することができた。

5.1.2. 90°曲げ円形 GI 型ポリマー光導波路の光トランシーバへの適用

先行研究にて、矩形 SI 型コアや円形 GI コア導波路の末端に 45°ミラーを形成した光路変換デバイスが提案されている一方で、曲げ部での放射損失の増加や、光素子-導波路コア間のギャップで結合損失が増加するという課題があった。これに対し、本研究では、小型で低損失な光結合の実現に向けて「90°曲げ円形 GI 型コアポリマー導波路の最適化設計」を行い、下記の結果を得た。

■ ポリマー光導波路の導波路 NA 制御による低損失化

これまでの検討では、VCSEL からの出射光と同一とみなせる出射強度分布を示す高 NA シングルモードファイバとポリマー光導波路コアの Butt Coupling による励振条件下にて特性評価が行われており、光トランシーバへの適用を想定した高速 VCSEL (> 25 Gbaud) チップと導波路との直接光結合による検討は行われていなかった。そのため、高速 VCSEL の光学特性に応じた導波路構造の最適化はなされていなかった。そこでまず、複数の高速 VCSEL ごとに光学特性を測定し、VCSEL の NA はバイアス電流に応じて増加する一方、スポットサイズはバイアス電流に依存しない傾向を示すことを実験的に明らかにした。この結果を用いて円形 GI コアの構造 (コア径, NA) を設計したところ、光導波路の NA 増加で曲げ損失と VCSEL 側光結合損失が低減するが、MMF 側光結合損失は増加することが明らかとなり、低損失な光結合の実現には最適な導波路 NA が存在することを示した。さらに、曲げ半径 1 mm の光導波路の挿入損失の測定したところ、円形 GI 型コアは SI 型の曲げ導波路よりも低損失化が可能で、約 2 dB という低挿入損失が得られることを示した。

■ 高屈折率樹脂適用による低損失化と、光導波路構造の最適化

90°曲げポリマー光導波路をマルチモード光リンク向け光トランシーバに適用するには、VCSEL と LDD をボンディングワイヤで接続することで生じる VCSEL-導波路コア間のギャップによる結合損失の増加を解決する必要がある。そこで本研究では、ギャップへの高屈折率樹脂の充填について検討し、樹脂（マッチングオイル）を注入することで、挿入損失を送信側で約 5 dB、受信側で約 3.5 dB 低減できることを実証した。樹脂の注入で光素子の出射／入射条件が変化するため、送信側と受信側でそれぞれ最適な光導波路構造について検討を行った。光線追跡シミュレーションにより、曲げ半径 1.5 mm、コア径 50 μm 、樹脂の屈折率 1.7、送信側導波路の NA を 0.31、受信側導波路の NA を 0.32 にした場合の導波路が最適構造であることを示し、送受信合計で挿入損失を 2.2 dB 程度まで抑制できることを示した。さらに、導波路構造の最適化で、従来型光コネクタに比べてリンクマージンを約 3 dB 改善可能で、90°曲げ円形 GI 型ポリマー光導波路と高屈折率樹脂の挿入の有効性を示した。

■ マルチモード光リンクへの応用

最後に、設計に基づき、ポリマー光導波路を搭載した光トランシーバを試作し、提案する光トランシーバの高速マルチモード光リンクへの応用可能性について検討した。曲げ半径が 1 mm のポリマー導波路を搭載し、VCSEL-ポリマー導波路間にギャップが存在する場合でも、屈折率 1.64 の樹脂を充填することで光信号品質が改善することを明らかにした。さらに、OM3-MMF で 100 m の 25.78 Gb/s 光リンクでエラーフリー伝送に成功し、90°曲げ円形 GI 型コアポリマー光導波路搭載光トランシーバが、マルチモード光リンクに適用可能であることを実証した。

5.2. 今後の展望

本研究により、Mosquito 法で円形 GI 型導波路の構造を最適化することで、2.5 dB 以下の低損失な 90°光路変換デバイスを実現できることを示した。本研究で用いた 90°曲げ光導波路は、2 次元平面内で導波路コアを形成したが、第 2 章で述べたように Mosquito 法はニードルを 3 次元的に走査することで鉛直曲げの光導波路も作製可能である。鉛直曲げ光導波路の特徴を活かすことで、狭ピッチが求められる CPO 向け光トランシーバに対しても、Fig. 5-1 に示すような光素子の発光／受光部と光ファイバを直接結合可能な導波路コアの形成が可能となる。Fig. 5-1 のような導波路を作製した場合、曲げ半径が 1.0, 1.5 mm のときの最適な導波路構造を光線追跡シミュレータにより算出した。その結果を Fig. 5-2 に示す。光素子-導波路コア間にギャップが存在しないため、樹脂を充填する必要がなく、さらに結合損失を低減できるため、曲げ半径が 1 mm の条件下であっても、送受信双方で挿入損失を約 2.0 dB（送信側：約 0.6 dB、受信側：約 1.4 dB）まで抑制でき、曲げ半径 1.5 mm で 100 μm のギャップに樹脂を充填した場合と同程度の挿入損失を実現することができる。さらに曲げ半径 1.5 mm を許容し、送受信で導波路の NA を最適化すれば、挿入損失を送信側で約 0.3 dB、

受信側で約 0.2 dB まで低減することが可能である。

以上の結果より，Mosquito 法を用いた 90°曲げ円形 GI 型ポリマー光導波路は，従来の光コネクタでは困難な超高密度かつ超低損失な光路変換が可能であるため，将来の CPO 向け光トランシーバに適用できる光結合技術として今後の応用が期待できる。

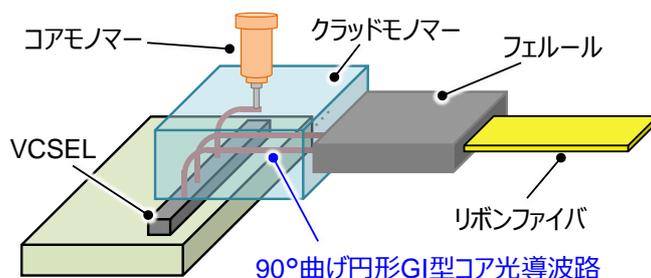


Fig. 5-1 Mosquito 法を用いた CPO 向け超高密度光実装

	送信側	受信側	送信側	受信側
曲げ半径	1.0mm	1.0 mm	1.5 mm	1.5 mm
コア径	50 μm	50 μm	50 μm	50 μm
導波路NA	0.37	0.37	0.34	0.40

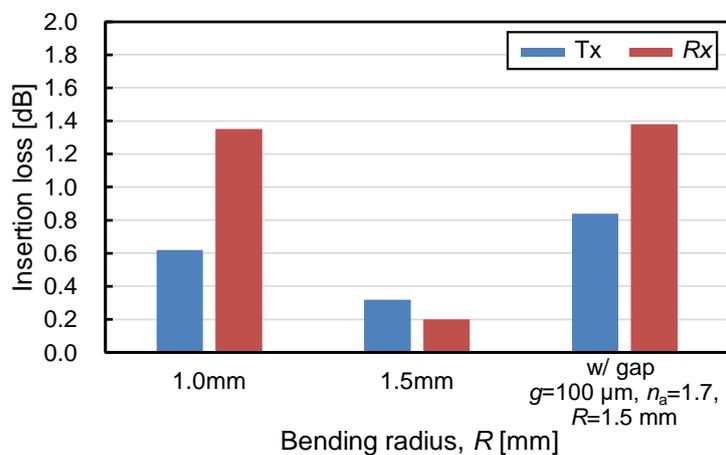


Fig. 5-2 CPO 向け鉛直曲げ導波路の最適構造と挿入損失

Appendix

本研究で得られた成果で、本論で述べなかった評価結果について本付録に掲載する。以下では、第4章で試作した VCSEL 評価基板の基本動作確認のために評価した、各 VCSEL の I - L 特性および光信号特性について述べる。

A. VCSEL 評価基板の I - L 特性

Fig. A-1(a)に示す評価系にて、評価基板の上部約 10 mm の位置に配置した光パワーメータヘッドで光パワーの DC 電流依存性 (I - L 特性) を測定した。 I - L 特性の測定結果を Fig. A-1(b)に示す。帯域が比較的狭い VCSEL(1)と(3)は、スロープ効率が高くバイアス電流が 10 mA を超えても光出力飽和が生じていない。一方で、帯域が広い VCSEL ほど、小さなバイアス電流で出力飽和が生じており、例えば VCSEL(3)や(5)では $I_b = 9$ mA 程度で出力が飽和している。シングルモード VCSEL(6)は、低バイアス時に非常に大きなスロープ効率が得られているが、出力パワー増大による発熱の影響で $I_b = 6$ mA 程度で出力が飽和し、 $I_b = 8$ mA を超えると急激な出力の減少を確認できる。以上の結果より、いずれの VCSEL も $I_b = 7$ mA で 1 mW 以上の光出力が得られており、評価基板と VCSEL の DC 接続が問題ないことを確認することができた。

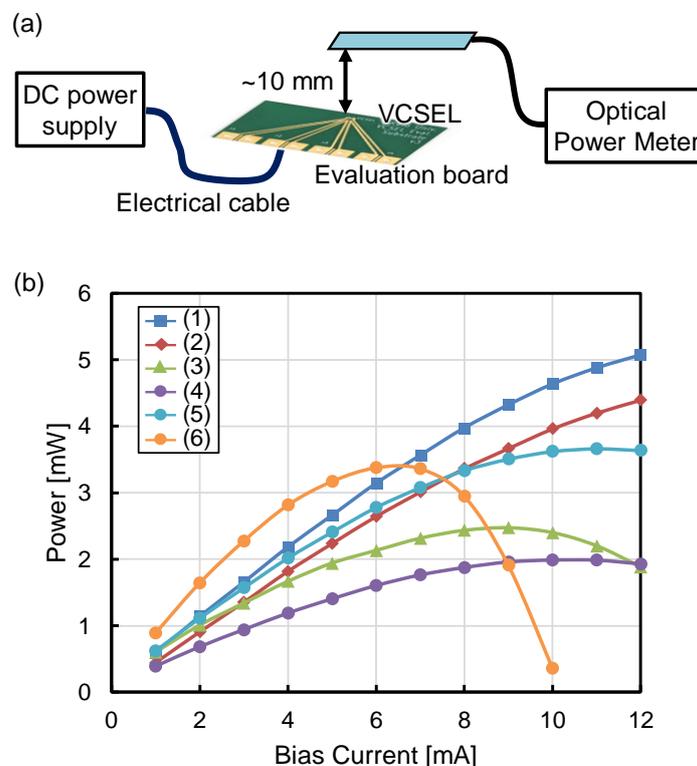


Fig. A-1 (a)評価系, (b)各 VCSEL の I - L 特性

B. 評価基板上に実装した VCSEL の高速変調特性

次に、評価基板の高周波特性に問題がないことを確認するために、25.78 Gb/s の光信号特性を評価した。Fig. B-1(a)に測定系を示す。BERT (オプトハブ製 CDR LV-001) から伝送速度 25.78 Gb/s, シングルエンド電圧振幅 450 mV_{pps}, パターン長 $2^{31}-1$ の電気信号を ch0 から出力し, Bias-T で DC バイアス電流を重畳して評価基板に入力した。VCSEL の光出力波形の測定には, Fig. B-1(b)のように, VCSEL の発光面に OM3-MMF の一方を Butt Coupling させてファイバに入力し, OM3-MMF のもう一端をオシロスコープに接続した。オシロスコープで測定したアイパターンから, 評価基板の高周波特性を評価した。ここで, VCSEL の温度変動の影響を低減するために, 温度を 25 °C に設定したペルチェ素子上に評価基板を設置した。また, 時間方向ノイズ (ジッタ) の低減のために, BERT の CLK から伝送速度の 64 分周のクロックをトリガー信号として出力してオシロスコープに入力した上で, ch1 から 6.45 GHz の 0/1 パターン (2 分周) を発生させ, オシロスコープの Precision Time Base ポートに入力した。

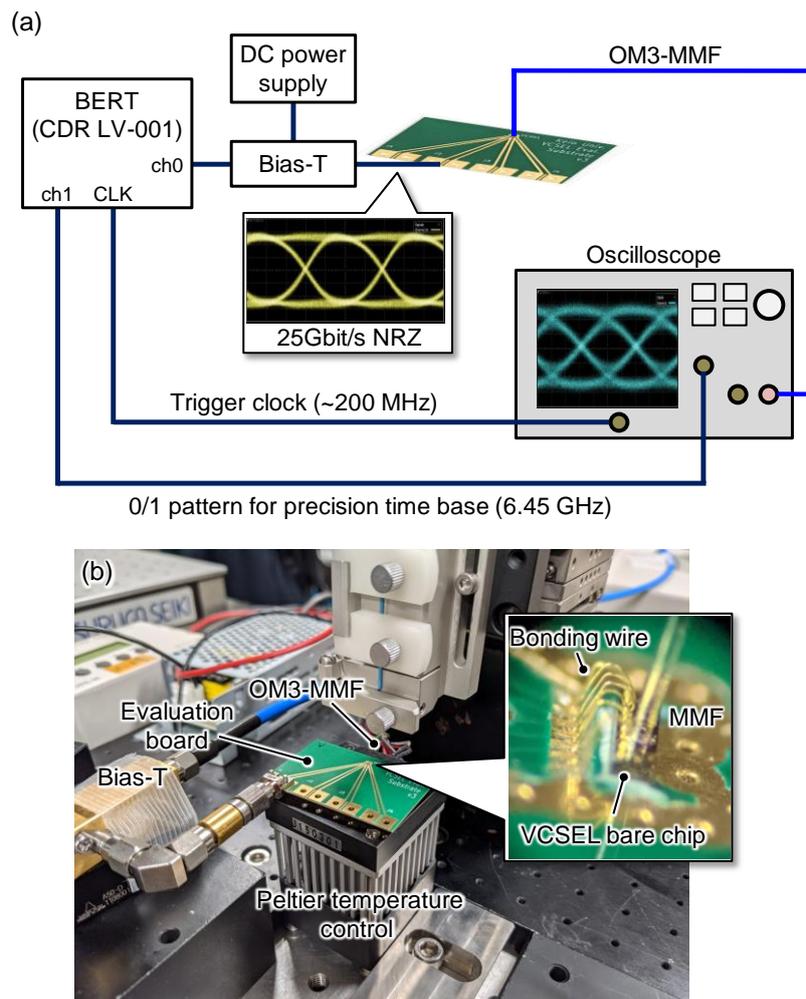


Fig. B-1 各 VCSEL の 25.78 Gb/s 伝送評価系 : (a)全体図, (b)光結合部写真

Fig. B-2(a)にマルチモード VCSEL のアイパターンを, Fig. B-2(b)にシングルモード VCSEL のアイパターンを示す. マルチモード VCSEL は 25.78 Gb/s で変調したが, シングルモード VCSEL は帯域不足で 25.78 Gb/s での変調が困難であったため, 14 Gb/s と 20 Gb/s で変調してアイパターンを測定した. 狭帯域な VCSEL(1)と(2)のアイパターンを見ると, 低バイアス印加時は緩和振動の影響でアイ開口が減少している. バイアス電流を増加 ($I_b = 7, 9 \text{ mA}$) させると, 緩和振動の影響が低減してアイ開口が改善するものの, バイアス電流を 11 mA まで増加させると, スロープ効率の低下によってアイ開口が減少する. また, スロープ効率が最も低く, 低バイアス電流で光パワーが飽和する VCSEL(3)は, 高バイアス電流印加時のアイ開口の減少が特に顕著で, バイアス電流が 11 mA ではアイ開口が閉じている. さらに VCSEL(4)と(5)は, 低バイアス時でも非常に大きなアイ開口が得られているが, 光パワーが飽和する電流が 10 mA 程度で, バイアス電流が 9 mA を超えると徐々にアイ開口が減少していることが確認できる. 一方で, Fig. B-2(b)を見ると, シングルモード VCSEL もマルチモード同様, バイアス電流を増加させるとアイ開口が減少することがわかる. また, 14 Gb/s 変調時は低バイアス時に明瞭なアイ開口が得られているが, 20 Gb/s 変調時は低バイアス時でもアイ開口が得られていない. これより, シングルモード VCSEL の帯域は 7 GHz 程度であると予測できる.

以上の結果より, 試作評価基板は高速変調が可能であることが確認でき, 高速変調時の VCSEL 光学特性を測定可能な評価基板であることを示すことができた.

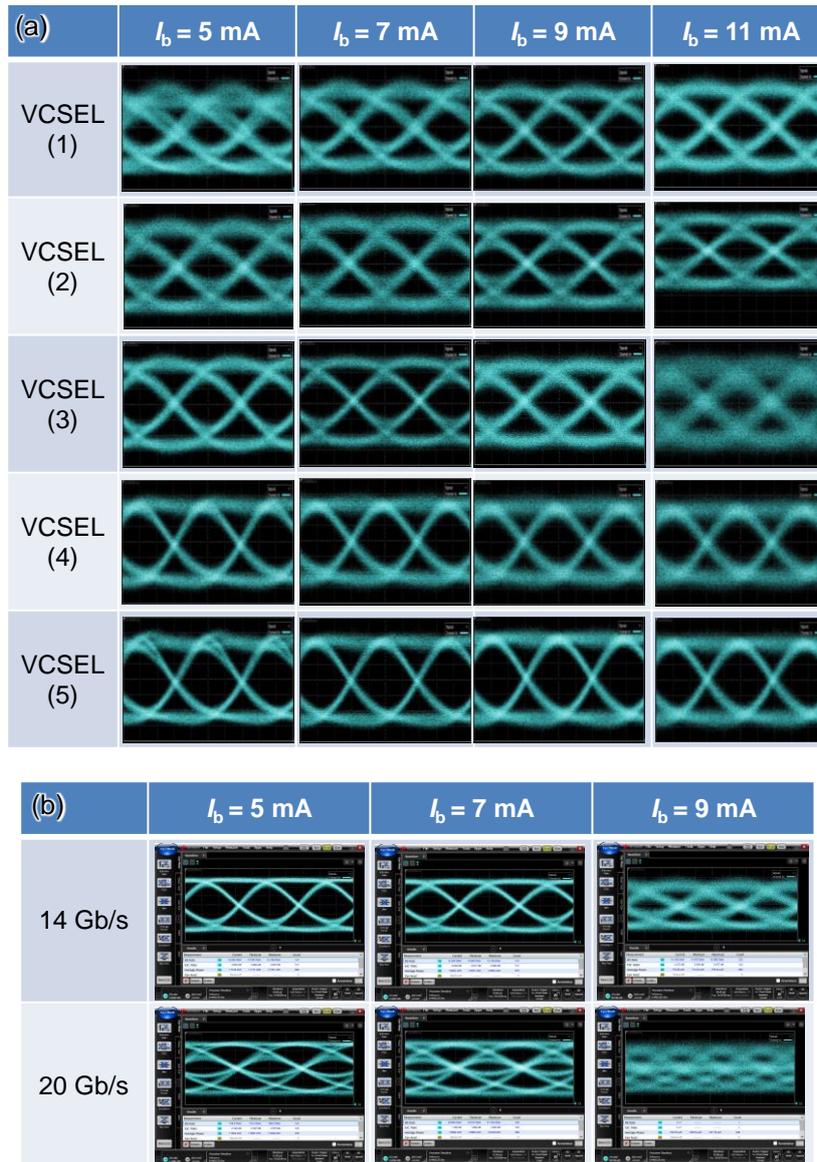


Fig. B-2 (a)マルチモード VCSEL の 25.78 Gb/s 変調時のアイパターン,
 (b)シングルモード VCSEL の 14, 20 Gb/s 変調時のアイパターン

謝辞

本論文は、株式会社日立製作所に所属し、慶應義塾大学大学院理工学研究科後期博士課程在学中に、同大学理工学部物理情報工学科の石樽崇明教授の指導の下で行われた研究の成果をまとめたものです。また本研究の一部は、2019–2021 年度「慶應義塾先端科学研究センター（KLL）後期博士課程研究助成金」の支援のもとで行われています。

本論文の主査である石樽崇明教授には、常に懇切なるご指導とご教示を頂きました。研究の進め方はもちろんのこと、プレゼンテーション技法についても数々のご助言を賜りました。業務との両立がなかなか上手くいかず、ご迷惑ばかりおかけしましたが、温かく、ときに厳しいご指導、本当にありがとうございました。今後も、石樽先生に教わったことを活かし、社会に貢献する製品を生み出せるよう研究開発に励みます。

本論文の副査である慶應義塾大学理工学部物理情報工学科の松本佳宣教授、同大学同学部電気情報工学科の田邊孝純教授および同大学同学部物理情報工学科の太田泰友准教授には、本論文の草稿をご精読頂き重要なご指摘やご助言を賜りました。お忙しい中、副査を引き受けて頂いたことにこの場を借りて厚く御礼申し上げます。

株式会社日立製作所に入社以来、会社での研究の進め方、研究者としてあるべき姿についてご指導、ご鞭撻を頂きました。小久保優氏、長田健一氏、山岡雅直氏、豊田英弘氏、川本高司氏、乗松崇泰氏、前田功治氏、古後健治氏、北山晃氏、結城文夫氏、松岡康信氏に感謝いたします。また、小野豪一氏には博士課程への進学について後押しして頂き、松本久功氏には直属の上長として暖かく見守って頂きましたこと、御礼申し上げます。

本論文第 4 章のポリマー導波路試作および基礎特性評価の際に本研究室の卒業生である森本祥江氏、幡井亮介氏、前期博士課程（修士課程）の学生である末森大幹氏、至凧氏には数々のご助言を賜りました。また石井真穂氏には、90°曲げ円形 GI 型コアポリマー導波路サンプルをご提供頂きました。皆様のご支援がなければ間違いなく本研究の完遂には至りませんでした。この場を借りて感謝申し上げます。

本研究に関連して、背景技術および周辺技術の専門家として議論して下さったエレクトロニクス実装学会光回路実装技術（OPT）委員会ならびにロードマップ委員会の皆様に感謝申し上げます。特に、古河電気工業株式会社的那須秀行氏には、その都度温かいご助言を頂きました。お忙しい中、公聴会にも参加くださり心から深謝申し上げます。

後期博士課程の木下遼太氏は、同じ社会人ドクターとして研究に対する姿勢には非常に刺激を受け、互いに高め合うことができました。また、研究室生活において、後期博士課程の尹源甜氏、前期博士課程（修士課程）の上原花織氏、小野真之介氏、関谷健太郎氏、中村友氏、山口優斗氏、Wasiela Clément 氏、東昂生氏、一之瀬凌斗氏、小野皓平氏、近藤史将氏、野中洸佑氏、学部 4 年生の市塚智大氏、伊藤杏氏、酒井聖哉氏、土信田隼丞氏、中村達哉氏、若林拓未氏には大変お世話になりました。皆さんのおかげで有意義な学生生活を過ごすこ

謝辞

とができました。

最後に、いつも温かく見守ってくれた両親，祖父母，義両親，辛抱強く支えてくれた妻実希子に心より感謝いたします。

2023年1月 高武 直弘