

報告番号	甲 乙 第 号	氏 名	永山 翔太
論文審査担当者	主 査	政策・メディア研究科委員	兼環境情報学部教授 村井 純
	副 査	政策・メディア研究科委員	兼環境情報学部教授 楠本 博之
		政策・メディア研究科委員	兼環境情報学部准教授 バンミーター, ロドニー
		Postdoctoral researcher, Durham University	ホースマン, ドミニク
学力確認担当者：			
(論文審査の要旨)			
<p>永山翔太君提出の学位請求論文は「Distributed Quantum Computing Utilizing Multiple Codes on Imperfect Hardware」と題し、8章からなる。</p> <p>本研究では、既存の量子エラー訂正符号である <b>surface code</b> を拡張して、量子デバイスの不完全性を考慮した新符号と必要リソース量の少ない新符号を開発し、符号変換可能でエラー耐性のあるコンピュータ内通信方式を開発することにより、大規模な量子計算を実現可能にする分散量子コンピュータアーキテクチャを提案している。</p> <p>提案されたアーキテクチャは、以下の手法で評価した。シミュレーションにより、量子ビットの九割が正常に動作すれば量子計算が実行可能な事が示された。また、計算により必要リソースの少ない新符号は従来の二倍の空間効率で量子メモリを構成出来る事が示された。さらに、内部通信においてはエラーを訂正するよりエラーが発見された通信リソースを廃棄するエラー管理方法が必要リソースを縮小出来る事が、シミュレーションにより示された。</p> <p>本論文の構成は、最初に、第1章で研究全体について概観して研究背景と目的を述べた後、第2章で、分散量子コンピュータアーキテクチャを提案する前提として、量子ユニバーサルゲートセット等の量子計算理論や量子エラー訂正理論等の基礎概念、量子コンピュータアーキテクチャに関する関連研究についてまとめている。</p> <p>第3章では、量子デバイスの不完全性への耐性を <b>surface code</b> に持たせるための拡張手法を説明している。特に、正常に動作しない量子ビットを符号の構成から取り除く手法や、既存の <b>surface code</b> と異なりエラーシンドローム検出を完全並列に実行出来ない事について説明した。そして、非同期なエラーシンドローム検出においてエラー訂正能力を高めるための工夫について説明している。これらにより、<b>surface code</b> は理論上、量子デバイスの不完全性への耐性を持つよう拡張可能である事を示している。</p> <p>第4章では、<b>surface code</b> を拡張して必要リソース量を減らす手法について説明している。<b>surface code</b> はトポロジカル量子エラー訂正符号と言うクラスに属し、二次元正方格子状に並べられた量子ビット上に描かれる数学的な「トポロジー」の概念が論理量子ビットを定める。ここでは、トポロジーを重要視するあまり見落とされがちだった、リソース消費量を示す「形」に注目して手裏剣型新符号を構築する事で必要リソース量を減らせる事を示した。また、新符号における量子ユニバーサルゲートセットの実現方法について説明している。</p>			

第5章では、コンピュータ内通信のために、異なる符号間の変換をスケラブルかつエラー耐性を持って実現する方法について説明している。任意の二符号変換を実現する量子通信では、Bell pair と呼ばれる量子ビット対を二つの符号にそれぞれ符号化した物を、通信リソースとして消費する。この章では特に、エラーを持ちうる通信リソース群からエラーを持たないリソースを抽出する手法と、Bell pair を符号化するタイミングについて議論している。

第6章では、まず、第1、2章の議論を元に実用的な量子計算の実現には最も基本的な要件として量子ユニバーサルゲートセット、エラーや不完全性への耐性、システム規模が必要である事をまとめている。次に、第3、4、5章の議論を元にして、大規模な量子計算を実現する分散量子コンピュータアーキテクチャについて説明している。実現性の観点から surface code を中心とする量子コンピュータについて、これらの基本的要件を満たすアーキテクチャの要件と設計を、既存研究の問題点を混じえて議論している。そして、surface code 拡張のうちゲート操作の速い物を量子 CPU に採用し、空間リソース効率の良い物を量子メモリに採用し、surface code ではリソース効率が悪すぎるゲートには他の符号を補助に利用する事を考慮に入れて、これら多数のデバイスを符号変換しつつ繋ぎ、スケールとエラー耐性の両方を同時に実現するアーキテクチャを提案している。

第7章では、第3、4、5章で説明した surface code の拡張手法及び通信方式の評価を行っている。量子デバイスの不完全性への耐性を持たせる手法の評価と必要リソース量を減らす手法の評価は個別に行っている。評価の結果、量子ビットの正常動作率が九割を上回れば量子計算が実現可能であり、動作率八割では非現実的である事が分かった。必要リソース量を減らす手法は、従来の二倍の空間効率で量子メモリを構成出来る事が分かった。また、内部通信では、エラーを訂正するよりも、エラーが発見された通信リソースを廃棄するエラー管理方法が、エラーのない通信リソースを抽出する上でリソース効率が良い事が分かった。

第8章では、議論をまとめている。

量子コンピューティングの実験は、1 及び 2 量子ビットの小規模な実験から、中規模な実験へと移行しつつある。今後の更なる大規模化には製造実現性を考慮した量子コンピュータアーキテクチャが必要であるが、これまで、量子デバイスの不完全性・システム規模・製造可能な部品サイズを網羅的に考慮したアーキテクチャは提案されていなかった。

本論文は、量子デバイスの不完全性・システム規模・製造可能な部品サイズを網羅的に考慮し、不完全性に耐性のある製造可能な部品を多数接続する分散量子コンピュータアーキテクチャを提案した。これにより、実用的なアルゴリズムを実行出来る大規模量子計算を実現する道筋を示した。また、本論文で示した手法の定量評価は、量子 CPU や量子メモリ、内部通信等を行う部品等、量子部品を研究開発するための目標値として活用できる。

上記の成果と、それを記述した本論文を通して、著者の先端的な研究を行うために必要な高度な研究能力、並びにその基礎となる豊かな学識、研究成果を社会貢献へ結びつける能力を有することを示したものと見える。よって、本委員会は、本論文の著者は、博士(政策・メディア)の学位を受ける資格のあるものと認める。