

論文審査の要旨および学識確認結果

報告番号	①／乙第 号	氏 名	下方 駿佑
論文審査担当者：	主査	慶應義塾大学教授	博士（工学） 的場 正憲
	副査	慶應義塾大学教授	博士（工学） 神原 陽一
		慶應義塾大学准教授	博士（工学） 田中 貴久
		産業技術総合研究所主任研究員	博士（工学） 森 貴洋
(論文審査の要旨) 学士（工学）、修士（工学）下方駿佑君提出の学位請求論文は、「極低温動作 MOSFET の界面特性についての実験的研究」と題し、全 6 章から構成されている。 百万個超の固体素子型量子ビットが高集積化された大規模な誤り耐性量子コンピュータの実現に向けて、シリコン量子ビットの制御機能をシリコンプロセス技術に立脚して集積回路化する技術が期待されている。シリコン量子ビット制御用の集積回路は数 K 以下の極低温下での動作が前提となるため、希釈冷凍機内の数 K ステージで動作させるクライオ CMOS (Cryogenic Complementary Metal Oxide Semiconductor) 技術の革新が必要不可欠である。高性能なクライオ CMOS 回路の設計・製造には能動素子である MOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor) の極低温動作の理解・高性能化が求められるが、極低温での基本特性がシリコンのバンドギャップ端に存在するバンド端準位の影響を強く受けることが分かってきたものの、このバンド端準位の起源については十分に解明されておらず、また、極低温下での信頼性向上についての議論はまだ十分になされていないのが現状である。本研究では、極低温動作 MOSFET において未だ十分に探求されていないホットキャリア注入に着目して、極低温下で大きくなるホットキャリア注入効果の機構の理解とその対策案について実験的検討を行い、従来知られていた深い準位に加えバンド端準位も同時に生成され、バンド端準位の起源が MOS 界面ディスオーダーであることを実験的に明らかにした。そして、バンド端準位の密度低減による特性改善を目的とした界面欠陥準位低減方法の導入を提案して実証した。 本論文の第 1 章は序論であり、本研究の背景と位置づけが述べられている。第 2 章では、国立研究開発法人産業技術総合研究所の共用クリーンルーム内に設置された未踏デバイス試作共用ライン COLOMODE (Communal Fabrication Line for Outstanding Modern Devices) にて行ったデバイス作製の方法を述べるとともに、作製したデバイスの低温特性評価方法が述べられている。第 3 章では極低温でのホットキャリア注入が議論され、極低温下でのホットキャリアによる劣化は、従来知られていた深い準位に加え同時に発生したバンド端準位の密度増大に起因することが示されている。第 4 章では、極低温下でのシリコン N チャネル型 MOSFET への重水素アニールの効果を検証し、重水素アニールが極低温下でのホットキャリア劣化を低減することを実験的に示している。また、ホットキャリア注入後のしきい値電圧の温度依存性から、バンド端準位の発生がダングリングボンド欠陥の発生と関連していることを明らかにしている。第 5 章では、バンド端準位に対する高圧水素アニール効果を議論し、定量的なモデル解析により、高圧水素アニールがバンド端準位密度を低減することが示されている。以上の第 3 章から第 5 章の結果は、バンド端準位がシリコン/酸化膜界面の品質に依存し、ダングリングボンド欠陥と密接な関係にあることを実験的に明らかにしたものである。第 6 章では、本研究により得られた知見をまとめ、量子コンピュータ向けクライオ CMOS 技術に適用するために必要な研究・検討事項等についての今後の展望について述べている。 以上、本論文は、極低温動作 MOSFET の特性劣化を引き起こすホットキャリア注入効果および特性改善方法に関する新たな知見を得たものであり、クライオ CMOS 回路の正確な特性予測・設計や高性能クライオ CMOS 回路製造プロセス革新に関する応用物理・工学応用への貢献が期待される。 よって、本論文の著者は博士(工学)の学位を受ける資格があるものと認める。			
学識確認結果	学位請求論文を中心にして関連学術について上記審査会委員で試問を行い、当該学術に関し広く深い学識を有することを確認した。 また、語学（英語）についても十分な学力を有することを確認した。		