

論文審査の要旨および学識確認結果

報告番号	甲 第 号	氏 名	白 家 維
論文審査担当者：			
主査	慶應義塾大学	教授	博士（工学） 石黒 仁揮
副査	慶應義塾大学	教授	博士（工学） 中野 誠彦
副査	慶應義塾大学	専任講師	博士（工学） 吉岡 健太郎
副査	慶應義塾大学	名誉教授	工学博士 天野 英晴
学士（工学）、修士（工学）白 家維君提出の学位請求論文は「Cryogenic CMOS Low-Power and High-Speed Successive Approximation Register ADC for Scalable Quantum Computer (スケーラブル量子コンピューター向けの極低温動作 CMOS 低電力高速逐次比較型 ADC)」と題し、6 章から構成されている。 量子コンピュータの実用化に向けた研究が世界的に活性化しているが、スケーラビリティの観点から、特に超伝導方式や半導体量子ドットを用いた量子ビットの量子状態の制御や読み出しのためのエレクトロニクスを CMOS 回路で集積化し、極低温で動作させるクライオ CMOS 技術の重要性が増している。希釈冷凍機の冷却能力の制約から、クライオ CMOS 回路には極限の低消費電力で低雑音、広帯域動作が要求される。また、極低温における MOSFET の特性の変化を考慮した設計が必要となる。本研究は、量子ビットの読み出し回路の中でも重要な回路ブロックである高速 ADC の設計に関して、液体ヘリウムの温度で動作をさせる場合の課題とその解決策を提案し、レイアウト寄生の影響を含むシミュレーションでその有効性を検証することを目的としている。 第 1 章は、序論であり研究の背景を述べている。誤り耐性のある量子コンピュータ実現の課題と、制御、読み出し回路へのクライオ CMOS 技術の適用に関する研究動向を述べている。 第 2 章では、極低温動作時の MOSFET のデバイス特性を説明し、ミックストシグナル CMOS 回路に適用する際の課題と先行研究例を概観している。 第 3 章では、ADC の中でも重要なブロックである比較器に関して、2 段ダイナミック比較器の初段に正帰還ラッチを付けることで、低電力特性を保ちながら動作速度を向上させる手法を提案している。動作速度の解析式を導出し、また、レイアウト寄生を含むシミュレーションを実行し、従来の回路形式に対して 65%の規格化性能指標の改善を達成している。 第 4 章では、NMOS および PMOS 双方のゲイン増強機能を有するダイナミック増幅器の利用により、入力同相電圧が変動する場合においても高速低電力動作を行う比較器回路を提案しており、シミュレーションによりグランドから電源電圧にわたる幅広い入力範囲で高速動作することを示している。 第 5 章では、内蔵 DAC の充放電電力を削減するためのスイッチングシーケンスを提案し、第 4 章で提案した比較器と組み合わせた逐次比較型 ADC を設計している。レイアウト寄生を含むシミュレーションで、4 K において 60 MS/s 動作、有効分解能 9.3 bit、消費電力 0.55 mW という低電力動作を実現している。 第 6 章は結論であり、各章のまとめ、および将来の研究の展望を述べている。 以上要するに、本研究は極低温で動作する ADC の消費電力削減、および高速化の手法を提案し、その有効性を実証したものであり、集積回路工学分野において工学上、工業上寄与するところが少なくない。よって、本論文の著者は博士（工学）の学位を受ける資格があるものと認める。			
学識確認結果	学位請求論文を中心にして関連学術について上記審査会委員および総合デザイン工学特別研究第 2（電気電子工学専修）科目担当者で試問を行い、当該学術に関し広く深い学識を有することを確認した。 また、語学（英語）についても十分な学力を有することを確認した。		