

Load-Adaptive Active Gate Driver Integrated Circuit for Power Device

July 2023

Shusuke Kawai

主 論 文 要 旨

No.1

報告番号	㊦	第	号	氏 名	川井 秀介
主 論 文 題 名 :					
Load-Adaptive Active Gate Driver Integrated Circuit for Power Device (パワーデバイス用負荷適応型アクティブゲートドライバ集積回路に関する研究)					
(内容の要旨)					
<p>来るカーボンニュートラル社会の実現に向け、様々な機器の電動化、自動化が進んでいく。カーボンニュートラルを実現するための電動、電力機器の中には、モータを駆動し、直流と交流の電力変換をつかさどる、電力変換器が存在する。電力変換器はパワー半導体と、制御回路で構成されている。パワー半導体の高性能化に伴い、変換器は高効率化になるがノイズが発生しやすくなり、ノイズに対処するために損失が大きくなるという問題がある。アクティブゲート技術は、パワーデバイスの損失とノイズのトレードオフを解決する技術である。パワー半導体の状態にあった波形で駆動することで、トレードオフを解決する。しかしながら、チップ内に集積された負荷適応機能を持つアクティブゲートドライバ技術の研究は存在しない。</p> <p>本論文は、チップ集積した負荷適応型アクティブゲートドライバの研究に関するものである。アナログフィードバック技術、デジタルフィードフォワード技術の両方に関して、負荷適応機能をチップ集積したアクティブゲートドライバを研究開発した。</p> <p>1章は本論文の背景を示す。パワーエレクトロニクスの概要を示し、電力変換器の重要性を産業面での利用状況や電力の観点から示した。</p> <p>2章で、各パワーデバイスの特徴、スイッチング波形とノイズの関係、負荷適応の概要など、アクティブゲート技術の基礎となる内容を示した。アクティブゲート技術をアナログ技術とデジタル技術に分類し、既存研究の利点と欠点を述べ課題を整理した。</p> <p>3章にて、提案した離散時間フィードバック技術を用いたアナログアクティブゲートドライバICについて述べた。2つの抵抗をフィードバック技術により制御し、スーパージャンクションMOSFETのターンオンドレイン電圧遷移速度(dV_d/dt)を制御する。提案した技術はフィードバック結果を次のスイッチングにフィードバックするので、スーパージャンクションMOSFET特有のリバーススリカバリ電流に依存するdV_d/dtを制御することができる。試作したICを用いてターンオン遅延を74%、スイッチング損失を25%削減した結果について述べた。</p> <p>4章では、提案したデジタルフィードフォワード技術を用いたアクティブゲートドライバICについて述べた。SiC-MOSFETの容量の非線形性を考慮したターンオフのシミュレーション解析結果を示した。解析を基にサージ電圧を低減する波形を提案した。ドライバICのメモリ量と時間分解能を低減するために、時間分解能拡張回路を提案した。ドライバICに集積したADCを用いて、SiC-MOSFETの負荷を検知し、負荷に応じたアクティブゲート波形を出力することに成功し、ターンオフ電圧サージを、損失を増加させることなく51%削減した。</p> <p>5章では、各章で得られた内容をまとめ、本研究の成果を要約した。</p>					

Thesis Abstract

No. _____

Registration Number	<input checked="" type="checkbox"/> “KOU” <input type="checkbox"/> “OTSU” No. _____ *Office use only	Name	KAWAI, Shusuke
Thesis Title <h3 style="text-align: center;">Load-Adaptive Active Gate Driver Integrated Circuit for Power Device</h3>			
Thesis Summary <p>The electrification and automation of various devices will continue to advance toward the realization of a carbon-neutral society. One of the most important components to realize a carbon-neutral society is the power converter. The power converter consists of a power semiconductor and a control circuit. Power semiconductors have a loss-noise tradeoff. As power semiconductors become more advanced, the converter becomes more efficient, but noise is more likely to occur. To cope with noise, losses increase. Active gate techniques are a solution to break the trade-off between power device loss and noise. It solves the tradeoff by driving the power semiconductors with waveforms that match their condition. However there is no research on active gate driver techniques with load-adaptive functions integrated in a chip.</p> <p>This thesis is a study of chip-integrated active gate drivers with load-adaptive functions. Chip-integrated active gate drivers were developed for both analog feedback and digital feedforward techniques.</p> <p>Chapter 1 provides an introduction to this thesis. An overview of power electronics is given, and the importance of power converters is presented in terms of applications and power.</p> <p>In Chapter 2, the fundamentals of active gate technique are presented, including the characteristics of each power device, the relationship between switching waveform and noise. Issues in terms of the characteristics of active gate technique and power devices are summarized.</p> <p>In Chapter 3, an analog active gate driver IC using discrete-time feedback technique is proposed. Two resistors are controlled by the feedback technique to control the turn-on dV_d/dt of the SJMOS. Since the proposed technique feeds back the feedback result to the next switching, it can control the dV_d/dt that depends on the reverse recovery current. The results of successfully reducing the switching losses by 25% using the prototype IC are described.</p> <p>In Chapter 4, an active gate driver IC using digital feed-forward technique is proposed, and a turn-off simulation analysis is performed considering the non-linearity of SiC-MOSFET capacitance. The active gate waveform that reduce the surge voltage is proposed based on the analysis. In addition, a time resolution extension circuit that reduce the amount of memory and time resolution of the driver IC is proposed. The ADC integrated in the driver IC is used to detect the SiC-MOSFET load and output the active gate waveform according to the load, and the turn-off voltage surge is reduced by 51% without increasing the loss.</p> <p>Chapter 5 presents the conclusions of this part and future research directions.</p>			