

## 論文審査の要旨および学識確認結果

| 報告番号   | 甲 第 号  | 氏 名         | 川井 秀介         |
|--|--|-------------|---------------|
| 論文審査担当者：   |  |             |               |
|  | 主査   | 慶應義塾大学 教授   | 博士（工学） 石黒 仁揮  |
|  | 副査   | 慶應義塾大学 教授   | 博士（工学） 中野 誠彦  |
|  | 副査   | 慶應義塾大学 専任講師 | 博士（工学） 吉岡 健太郎 |
|  | 副査   | 東京大学大学院 教授  | 博士（工学） 高宮 真   |
| <p>学士（工学）、修士（工学）川井秀介君提出の学位請求論文は「<b>Load-Adaptive Active Gate Driver Integrated Circuit for Power Device</b>（パワーデバイス用負荷適応型アクティブゲートドライバ集積回路に関する研究）」と題し、5章から構成されている。</p> <p>カーボンニュートラル社会の実現に向けて、電力機器の高効率化の重要性が高まっている。パワー半導体の低損失化および高速化に伴い、電力変換器の高効率化とスイッチング雑音の間に発生するトレードオフが問題となっている。パワー半導体を駆動するゲートドライバ回路において、アクティブゲートドライブ技術はパワー半導体の状態にあった波形で駆動することで、効率と雑音のトレードオフを解決する技術として注目を集めている。本研究は、負荷適応型アクティブゲートドライバの高性能化に関して、集積化により実現可能な技術と課題を模索し、テストチップにより有効性を実証することを目的としている。</p> <p>第1章は、序論であり研究の背景を述べている。パワーエレクトロニクスの概要を述べ、電力変換器の重要性を産業面での利用状況や電力の観点から説明している。</p> <p>第2章では、各種パワーデバイスの特徴、スイッチング波形と雑音の関係、負荷適応の概要など、アクティブゲート技術の基礎となる項目を説明している。アクティブゲート技術をアナログ技術とデジタル技術に分類し、既存研究の長所と短所を述べ課題を整理している。</p> <p>第3章では、離散時間フィードバック技術を用いたアナログアクティブゲートドライバ回路を提案している。2種類の駆動力をフィードバック技術により切替え、スーパージャクション MOS(SJMOS)のターンオンドレイン電圧遷移速度を制御する。提案手法では、フィードバック結果を次のスイッチングに反映することで、SJMOS特有のリバースリカバリ電流に依存する電圧遷移速度の制御を可能としている。試作したテストチップを用いてターンオン遅延を74%、スイッチング損失を25%削減できることを実証している。</p> <p>第4章では、デジタルフィードフォワード技術を用いたアクティブゲートドライバ回路について説明している。SiC-MOSFETの容量の非線形性を考慮したターンオフのシミュレーション解析結果をもとに、サージ電圧を低減する波形を提案し、さらに、ドライバ回路に要求されるメモリ容量と時間分解能の緩和のために、時間分解能拡張回路を提案している。提案手法を導入した試作チップにおいて、SiC-MOSFETの負荷を検知し、負荷に応じたアクティブゲート波形を出力することで、損失を増加させることなく、ターンオフ電圧サージを51%削減できることを実証している。</p> <p>第5章は結論であり、各章のまとめ、および将来の研究の展望を述べている。</p> <p>以上要するに、本研究は電力変換器の効率とスイッチング雑音のトレードオフを解決するアクティブゲートドライバに関する手法を提案し、その有効性を実証したものであり、パワーエレクトロニクス分野において工学上、工業上寄与するところが少なくない。よって、本論文の著者は博士（工学）の学位を受ける資格があるものと認める。</p> |  |             |               |
| 学識確認結果   | <p>学位請求論文を中心にして関連学術について上記審査会委員および総合デザイン工学特別研究第2（電気電子工学専修）科目担当で試問を行い、当該学術に関し広く深い学識を有することを確認した。</p> <p>また、語学（英語）についても十分な学力を有することを確認した。</p> |             |               |