論文審査の要旨および学識確認結果

報告番号	甲	/乙第	무	氏	名	小島拓	也
論文審査担当者: 主査 慶應義塾大学教授 工学博士 天野英晴							
	Ē	削査	慶應義塾大学	学教授	博士	(工学)	西宏章
			慶應義塾大学	学准教授	博士	(工学)	矢向高弘
	*******		慶應義塾大学	学准教授	博士	(工学)	松谷宏紀
東京大学准教授 博士(工学)近藤正章							E章

(論文審査の要旨)

修士(工学)、小島拓也君の学位請求論文は、「Mapping Optimization Techniques for Coarse-Grained Reconfigurable Architectures(粗粒度再構成可能アーキテクチャ CGRA のためのマッピング最適化手法)」と題し7章から成る。

ハードウェア構成を柔軟に変更することのできる再構成可能デバイスのうち、CGRA (Coarse-Grained Reconfigurable Architecture: 粗粒度再構成可能アーキテクチャ)は、多数の PE

(Processing Element) の機能と、PE 相互間を接続するインターコネクションの接続を再構成可能とすることで、アプリケーションのデータフローを PE アレイに割り当てて実行し、高いエネルギー効率を実現する。このうち、動的再構成を頻繁に行わない静的な PE アレイ構造を持つ CGRA は、エネルギーに対する要求の厳しいエッジ用途のアクセラレータとして注目されている。しかし、CGRA は、細粒度再構成デバイスである FPGA(Field Programmable Gate Array)に比べて設計ツールの開発が遅れており、多様なアプリケーションに対して十分なエネルギー効率を発揮することができなかった。

本論文では、静的構造を持つ CGRA のボディバイアスとグリッジ伝搬に関する電力モデルを、 実際に動作しているチップの電気的特性に基づき確立し、このモデルに基づき、多目的最適化アル ゴリズムにより、問題の PE アレイへのマッピングを行う手法を提案する。さらにこの手法を組み 込んだ実用的な設計ツール GenMap を開発し、実チップを用いた評価によりその有効性を確認して いる。

本論文の構成は以下の通りである。まず、1章で最近の領域特化型アクセラレータの発展と可能性について示し、2章で CGRA の構成に加えてボディバイアスを含む CMOS の基本的電力モデルを提示している。3章では、従来の CGRA のマッピングツール、最適化ツールについて調査し、特に電力最適化の議論が欠けている点を指摘している。また、本論文で対象とする具体的なアーキテクチャである CMA(Cool Mega Array)を紹介している。

4章以降が本論文の主題である。CGRA は大規模な PE アレイを用いることから、漏れ電力が問題となる。ボディバイアスを利用すれば漏れ電力を抑制することが可能だが、性能が犠牲になる。そこで、ここでは実チップから得られた知見に基づき ILP(Integer Linear Program)のモデル式を構築し、最適化を施すことで、エネルギーを削減させる手法を提案している。PE アレイの行単位の最適化を行った結果、24.5%から 16.1%のエネルギー削減に成功している。次に 5章では、大規模なPE アレイ上で伝搬するグリッジによるエネルギーの消費に着目した。グリッジ伝搬は、パイプラインレジスタを挿入することで抑制できるが、パイプラインレジスタは、クロックツリー、レジスタへのデータ格納に関連する電力消費を伴う。このトレードオフをモデル化し、電力消費を実際のチップの 10%程度で予測する手法を提案した。6章では、4、5章のモデルに基づき、遺伝的アルゴリズムによる多目的最適化手法を組み込んだマッピングツール GenMap の開発について述べている。GenMap は従来のマッピングツールに比べて、短時間で設計者の要求に応じて、性能、電力の最適化を行うことが可能であり、この点を様々なアプリケーションについての評価結果より示している。7章はまとめと今後の課題である。

以上、本研究は、CGRA のマッピングについて、ボディバイアスを含めた最適化、グリッジ伝搬についてのモデル式を提案し、これらを組み込んだ実用的なツールを開発した点で、その貢献は工学上少なくない。

よって、本論文の著者は博士(工学)の学位を受ける資格があるものと認める.

学識確認結果

学位請求論文を中心にして関連学術について上記審査会委員で試問を行い、当該学術に関し広く深い学識を有することを確認した。

また、語学(英語)についても十分な学力を有することを確認した。