

論文審査の要旨および学識確認結果

報告番号	甲 第 号	氏 名	Hsu Li-Chung
論文審査担当者：	主査	慶應義塾大学教授	博士（工学） 黒田 忠広
	副査	慶應義塾大学教授	工学博士 天野 英晴
		慶應義塾大学教授	博士（工学） 石黒 仁揮
		慶應義塾大学准教授	博士（工学） 中野 誠彦
(論文審査の要旨)			
<p>学士（工学）、修士（工学）Hsu Li-Chung 君提出の学位請求論文は「Design Automation and Optimization of Inductive Coupling Interface（誘導結合インタフェースの設計自動化と最適化）」と題し、5章から構成されている。</p> <p>ムーアの法則の終焉が近づき、微細化に代わる集積の手段が求められる中で、三次元集積が注目されている。誘導結合インタフェースは、三次元集積されたチップを広帯域に無線接続でき、低コストに生産できるのが特長である。ところが、その設計自動化に関してはこれまでに研究報告がない。また、微細加工のために挿入される金属片（ダミーメタル）や電源配線網が磁界結合に与える影響についても研究報告がなく、コイル径や送信電力の設計および電源配線網の配置に関する設計基準がない。本論文は、誘導結合インタフェースの設計自動化と最適化に関する研究成果をまとめたものであり、その実用化に貢献するものである。</p> <p>第1章は序論であり、本論文の背景と目的を述べている。</p> <p>第2章では、電力とレイアウト面積の効率を最大にするコイルと送信回路の設計を論じ、さらに電源配線網やダミーメタルが磁界結合に与える影響を調べている。コイル径と送信電力および通信距離を変えたときの通信品質を評価して、電力効率と面積効率を最大にするコイルと送信回路の設計基準を導いている。さらに電源配線網やダミーメタルとコイルの配置を変えたときの磁界干渉を調べて、渦電流効果による磁界結合を評価している。0.18 μm CMOS 技術で試作したチップを実測し、電磁界シミュレーションの結果と併せて検討した結果、コイル径を通信距離の3倍にすると面積効率が最も良くなり、通信距離の6倍にすると送信電力をさらに20%削減できることを確認している。また、電源配線網の一部を切断して渦電流効果を低減し、磁界の減衰をおよそ半減できることも見出している。さらにダミーメタルは磁界結合に影響を与えないことも実証している。</p> <p>第3章では、第2章で求めた最適設計を実現するコイルの自動設計手法を検討している。コイルのパラメータ（直径、巻き数、配線幅、配線間隔）と通信性能（転送速度、消費電力）の間には複雑な関係が内在するが、その設計空間をスプレッドシートで可視化することにより見通し良く最適設計ができるようにしている。さらにコイルのレイアウトを自動生成し、電磁界シミュレータと回路シミュレータをつないで性能評価ができる設計手順を構築している。その結果、従来の設計に比べて送信電力を17%削減できることを例示している。</p> <p>第4章では、誘導結合インタフェースを用いて三次元 Field-Programmable Gate Array (FPGA) のチャンネルを効率良く作るアーキテクチャを検討している。具体的には、ルーティング構造に基づいた時分割制御とノイズ回避のためのタイミング制御のアルゴリズムを提案している。その結果、従来の二次元 FPGA と比較して、データ転送遅延を25%削減できることを回路シミュレーションで確認している。また、Through-Silicon Via (TSV) を用いた三次元 FPGA と比較して、データ転送遅延は8%増えるが、チャンネルの占有面積を42%削減できることを検証している。</p> <p>第5章は結論であり、各章で得られた内容をまとめ、本研究によって得られた成果を要約している。</p> <p>以上要するに、本論文は、誘導結合インタフェースの設計自動化と最適化を研究し、その有効性を実証し、実際に設計ツールを構築したものであり、集積回路工学分野において工業上、工学上寄与するところが少なくない。よって、本論文の著者は博士（工学）の学位を受ける資格があるものと認める。</p>			
学識確認結果	<p>学位請求論文を中心にして関連学術について上記審査会委員および総合デザイン工学特別研究第2（電気電子工学専修）科目担当者で試問を行い、当該学術に関し広く深い学識を有することを確認した。</p> <p>また、語学（英語）についても十分な学力を有することを確認した。</p>		