

博士学位論文

高品質・高信頼性を実現するための  
TFT 液晶パネル製造工程における新しい試験方法

2015 年度

慶應義塾大学大学院

システムデザイン・マネジメント研究科

システムデザイン・マネジメント専攻

三宅 泰弘

(Intentionally Blank)

## 論文要旨

液晶パネルは TV, モバイル機器, 自動車, 航空機, 軍事用品, 医療用品など様々な製品の表示装置として利用されており、その出荷枚数は 2014 年時点で約 30 億枚に達している。液晶パネルの市場拡大により、液晶パネルメーカー数は増加し、メーカー間の競争が激化している。液晶パネルを取り巻く様々な技術革新によって、多くのメーカーが、従来では製造が困難であった液晶パネルを比較的容易に製造できるようになったため、品質・信頼性とコスト面で他社との差別化が求められている。各液晶パネルメーカーは、液晶パネルの品質・信頼性を高めるため、液晶のもつ電気的および光学的な振る舞いを統合したモデル（以下、電気光学統合モデルと呼ぶ）に基づく電気回路シミュレーションを、液晶パネルの設計および解析プロセスで用いている。

高品質な液晶パネルを低コストで製造するためには、高品質な液晶パネルを高い歩留まりで生産できる製造工程の改善が求められる。このためには、製造した液晶パネルの検査工程の自動化と、検査工程からの情報収集と製造装置への命令処理の自動化による欠陥のリペアなどの対策が必要になる。しかしながら、現状の画質検査は人の目視によって行われ、検査結果は画像欠陥を検出した位置に検査員がマジックで印を付けて記録が残されるのみで、欠陥の程度や位置情報のデータを正確に収集することは困難である。また、目視点灯検査にかかる人件費によって液晶パネルの製造コストを増大させていることも課題となっている。

本論文では、より高品質で高い信頼性をもった TFT 液晶パネルの供給を妥当なコストにて実現するため、目視点灯検査に替わる製造工程への電気光学統合モデルに基づく新しい画質検査の導入を提案し、その有効性を示す。新しい画質検査の導入に際しては、従来困難であった画素容量の精度の良い電気測定方法を用いる。新しい画質検査による液晶パネルの画像欠陥の検出結果と、目視点灯検査の検出結果とを比較し、新たな画質検査が製造工程起因の画像欠陥検出に有効であることを示す。また、新しい画質検査導入の効果を、期待される人件費と部材費の削減量によって評価する。

本論文は 6 章から構成され、第 1 章には、市場における液晶パネルの広がりや液晶パネルメーカーに求められる技術的課題などの本論文の背景と目的を示す。第 2 章では、TFT 液晶パネルの構造と、現在の TFT 液晶パネルの設計および製造工程について記述する。設計工程に関しては、光学的なシステムレベルの仕様から電気的なサブシステムレベルの仕様の決定を、SPICE などの電気シミュレーション上で実現するために、液晶層の各画素の振る舞いが、電気光学統合モデルで表現されていることを述べる。製造工程に関しては、従来の液晶パネルの製造工程のフローについて述べた上で、目視点灯検査が抱える課題を示す。

第 3 章では、まず、従来困難であった画素容量の測定を、新たに開発した高感度測定装置を用いて実現するための方法を述べる。開発した装置を用いて液晶パネルの画素容量を測定し、その測定結果をもとに液晶パネルの動作特性を電氣的に試験する方法（以下、Cell-E Test と呼ぶ）を提案する。提案した Cell-E Test を実パネルに対して適用し、実パネルを用いて電気光学統合モデルのパラメータ抽出を行い、Cell-E Test が電気光学統合モデルに基づく液晶パネルの動作特性の試験として利用できることを示す。これにより、電気光学統合モデルに基づく液晶パネルの動作特性の評価が可能となる。

第 4 章では、Cell-E Test を用いた電気光学統合モデルに基づく新たな画質検査を提案する。製造工程起因の画像欠陥が液晶パネルの動作特性に及ぼす影響を、電気光学統合モデルに基づき分析し、Cell-E Test で製造工程起因の画像欠陥を検出するための試験条件を導く。導かれた試験条件での Cell-E Test の画素容量測定結果に基づき、製造工程起因の画像欠陥を検出するための欠陥判定閾値の決定方法を示す。以上の決定方法を実パネルへ適用し、従来の目視点灯検査結果との比較から、提案する決定方法の妥当性および有効性を示す。

第 5 章では、電気光学統合モデルに基づく新たな画質検査方法を具体的に製造工程へ導入する際の検討と、そのコスト削減効果の評価を行う。新たな画質検査導入によって期待される歩留まりの向上による部材費の削減、人件費の削減、廃棄される偏光板が減少することによる部材費の削減を算出し、導入の効果を示す。第 6 章には本論文の結論と今後の課題を記述する。



## Thesis abstract

The liquid crystal panel has been used as a display of various products, such as TV, mobile devices, cars, airplanes, and military and medical supplies. Its total shipment reaches approximately 3 billion units in 2014. The market of the liquid crystal panel has become very competitive as it expands, and the increased number of the liquid crystal panel manufacturers is notable. Various technological innovations achieved on the liquid crystal panels have made the manufacturing easier than before, which allowed newcomers to the market and enhanced the competition. Under this circumstance, the manufacturers are forced to supply liquid crystal panels differentiated by the quality, reliability, and price. The manufacturers introduce the electrical circuit model simulation, which is based on the model integrating electrical and optical behaviors of the liquid crystal, hereafter called the integrated electro-optical model, to the designing and analyzing processes to improve the quality and reliability of the liquid crystal panels.

In order for manufacturers to produce high-quality liquid crystal panels with low cost, improving the manufacturing process to achieve high production yields becomes critical. Automations of information collection and data transfer of defects to the production equipment and repair systems is necessary to achieve the high production yields. However, image quality inspections are manually operated with visual lighting inspections, and the inspection results are directly marked on the defected crystal panels by a felt-tip pen. A degree, extent, or positions of the defects are not precisely collected or transferred so that the defect data is utilized well. The labor cost on the visual lighting inspection that increases the liquid crystal panel manufacturing cost is also considered as a critical issue.

In this thesis, the introduction of a new image quality inspection to the manufacturing process, replacing the current visual lighting inspection, and its efficiency is described in order to supply high-quality and high-reliable TFT liquid crystal panels with reasonable price. The new image quality inspection uses the integrated electro-optical model, and its implementation involves the precise electrical measurements of pixel capacitances, which was considered to be technically difficult. The effectiveness of the new image quality inspection on detecting image defects caused by manufacturing process is verified by comparing the inspection results between the new inspection method and the former visual inspection. The expected effects of the new inspection method are also evaluated by estimating the cost reductions on labor and material costs.

This thesis is composed of six chapters. The background and objectives including the market expansion of liquid crystal panel and technical requirements to the liquid crystal panel manufacturers are introduced in Chapter 1. Chapter 2 describes the structure of TFT liquid crystal panels and current designing and manufacturing processes of TFT liquid crystal panels. In regard to the design process, the behavior of each pixel on liquid crystal layer is expressed by the integrated electro-optical model to implement specification determination from optical system level specification to electrical subsystem level specifications by using electrical

simulation such as SPICE. With respect to the manufacturing process, current manufacturing process of the liquid crystal panel is described, and issues of visual lighting inspection are revealed in the same chapter.

In Chapter 3, a measurement method of implementing pixel capacitance measurements using a newly developed high-sensitive measurement device is described. After measuring the pixel capacitance of liquid crystal panels with the newly developed device, testing method for evaluating the behavior of the liquid crystal panels based on the measurement results, hereafter called Cell-E Test, is proposed. By utilizing proposed Cell-E Test, parameters of the integrated electro-optical model are extracted from the actual panels. This shows that Cell-E Test can be used for testing the dynamic characteristic of liquid crystal panels based on the integrated electro-optical model and the evaluation of dynamic characteristic of liquid crystal panels based on the integrated electro-optical model becomes possible.

Chapter 4 proposes a new image quality inspection using the integrated electro-optical model with Cell-E Test. Influences of image defects caused during the manufacturing processes on the liquid crystal panels are analyzed by using the integrated electro-optical model, and the test condition of Cell-E Test for detecting those image defects is determined. From the result of pixel capacitance measurements under the previously determined test condition of Cell-E Test, the decision procedure of defect detection threshold of the image defects caused during the manufacturing process is defined. By applying the decision procedure on establishing the standard for image defect detection as described above to actual liquid crystal panels and comparing the results to results of conventional visual lighting inspection, the effectiveness of the procedure is shown in this Chapter.

A specific implementation method of the new image quality inspection with the integrated electro-optical model to the manufacturing process and the evaluation on the cost effectiveness are described in Chapter 5. The effectiveness of the new inspection method is established by estimating the expected cost reduction due to the implementation, particularly on the labor cost and material costs by improving the production yields and polarizing plate disposal reductions. Chapter 6 concludes this thesis with the future subject.

# 目次

第1章	序論.....	1
1.1	研究の背景.....	1
1.1.1.	液晶パネルの市場拡大.....	1
1.1.2.	液晶パネルへの要求の高度化・多様化.....	3
1.1.3.	液晶パネルメーカーに求められる競争力の増大.....	5
1.1.4.	従来の液晶パネル設計・製造工程.....	7
1.1.5.	従来の液晶パネル製造工程の目視点灯検査が抱える課題.....	10
1.2	研究の目的.....	12
1.3	本論文の構成.....	14
第2章	TFT液晶パネルの仕様と製造工程での検証方法.....	17
2.1	はじめに.....	17
2.2	TFT液晶パネルの構造.....	18
2.3	液晶パネルへの要求とサブシステムの仕様決定.....	22
2.4	現状の液晶パネルの製造工程.....	26
2.5	目視点灯検査.....	34
2.5.1	目視点灯検査の検査条件と判断基準.....	34
2.5.2	曖昧な欠陥定義の難しさ.....	36
2.5.3	目視点灯検査を利用した現在の液晶パネル製造工程の課題.....	37
2.6	まとめ.....	37
第3章	電気光学統合モデルに基づく液晶パネルの電気試験の実現.....	39
3.1	はじめに.....	39
3.2	液晶層の電気光学統合モデル.....	39
3.3	高感度画素容量測定装置と測定原理.....	48
3.4	電荷測定を利用した新しい液晶パネルの試験方法 (Cell-E Test).....	56
3.5	Cell-E Testによる電気光学統合モデルに基づく特性の検証.....	63
3.6	実パネルに対する Cell-E Test の測定結果.....	66
第4章	Cell-E Test を用いた新しい画質検査の提案.....	71
4.1	はじめに.....	71
4.2	液晶パネルの画質仕様の電気光学統合モデルに基づく分析.....	71

4.3	電気光学統合モデルに基づく画像欠陥の分析 .....	79
4.4	Cell-E Test の結果から画像欠陥検出するため基準決定方法 .....	98
第 5 章	提案した画質検査の TFT 液晶パネル製造工程への導入検討 .....	106
5.1.	はじめに .....	106
5.2.	電気光学統合モデルに基づく画質検査の導入の検討 .....	106
5.2.1.	新たな画質検査のセルパネル検査工程への導入の検討 .....	106
5.2.2.	新たな画質検査導入後の新たな液晶パネルの品種への対応の検討 .....	107
5.3.	電気光学統合モデルに基づく画質検査の導入効果 .....	111
5.3.1.	歩留まり向上による部材費削減の効果 .....	111
5.3.2.	Cell-E Test を用いた画質検査の導入による人件費削減の効果 .....	112
5.3.3.	廃棄される偏光板の減少による部材費削減の効果 .....	113
5.4.	まとめ .....	114
第 6 章	結論と今後の課題 .....	115
6.1.	結論 .....	115
6.2.	今後の課題 .....	116
参考文献	.....	120
研究業績	.....	125
謝辞	.....	127

## 目次

Fig. 1-1: 液晶パネル用途の変遷.....	2
Fig. 1-2: 液晶ディスプレイの外部と内部インタフェースを表す内部ブロック図.....	3
Fig. 1-3: COTS 部品に対する基準とコストの関係 [10].....	6
Fig. 1-4: 電気光学統合モデルの入出力パラメータ.....	7
Fig. 1-5: 液晶ディスプレイの Dual Vee [18].....	8
Fig. 1-6: 現在の液晶パネルの製造工程向け Entity Vee モデル.....	9
Fig. 1-7: 目視による液晶パネルの画質検査の様子 [22].....	10
Fig. 1-8: 製造工程起因の画像欠陥検出で用いる欠陥判別閾値の決定方法.....	13
Fig. 1-9: 本論文の章構成.....	16
Fig. 2-1: 液晶パネルの画素の構造.....	18
Fig. 2-2: TFT アレイの構造.....	20
Fig. 2-3: 液晶パネルのブロック定義図.....	22
Fig. 2-4: TFT 液晶パネルの内部ブロック図.....	25
Fig. 2-5: 現在の TFT 液晶パネルの製造工程.....	27
Fig. 2-6: TFT アレイの製造工程向け Entity Vee モデル.....	29
Fig. 2-7: カラーフィルタの Entity Vee モデル.....	30
Fig. 2-8: 液晶パネルの Architecture Vee.....	33
Fig. 2-9: 目視点灯試験パターン例.....	34
Fig. 2-10: 液晶パネル欠陥例.....	35
Fig. 2-11: 点欠陥のエリアと許容点欠陥数の例.....	36
Fig. 3-1: 電気光学統合モデルに基づく液晶パネルの画素内の動作解析.....	40
Fig. 3-2: 液晶パネルの画素内の液晶分子.....	41
Fig. 3-3: 液晶層に対する印加電圧 $V$ と内部電圧 $V_i$ との関係.....	43
Fig. 3-4: 定常状態での電圧対容量 特性 ( $C$ - $V$ 特性).....	44
Fig. 3-5: 過渡状態での時間対容量 特性 ( $C$ - $t$ 特性).....	45
Fig. 3-6: 液晶層の電気光学統合モデルを表す電圧, 容量, 屈折率の関係図.....	46
Fig. 3-7: サブピクセル内の構造.....	47
Fig. 3-8: 保持期間中の画素容量と画素電圧の変化.....	48
Fig. 3-9: 液晶パネルのデータ線の寄生容量.....	49
Fig. 3-10: サイン波を利用した交流 I-V 測定法.....	50
Fig. 3-11: ランプ波を利用した疑似静的容量測定法.....	51
Fig. 3-12: ステップ電圧と電荷測定を用いた直接電荷測定法.....	52
Fig. 3-13: 直接電荷測定法における信号の動き.....	54
Fig. 3-14: $C$ - $V$ 特性に非線形性をもつ容量の測定.....	56
Fig. 3-15: Cell-E Test 用の測定治具に載った液晶パネル.....	57
Fig. 3-16: 配列された 24 本のスプリング式金属針.....	57
Fig. 3-17: 通電のために金属針が液晶パネル上のパッドにコンタクトした状態.....	58

Fig. 3-18: Cell-E Test によって得られる Charge-map の例.....	59
Fig. 3-19: 欠陥のある Charge-map の例 .....	59
Fig. 3-20: Charge-map の結果を元々の mother glass の並びに配列した例 .....	60
Fig. 3-21: Cell-E Test の書き込み動作 .....	61
Fig. 3-22: Cell-E Test の読み出し動作 .....	61
Fig. 3-23: Cell-E Test の測定系の構造 .....	62
Fig. 3-24: Cell-E Test における書き込みから読み出しまでの信号の動き .....	62
Fig. 3-25: 画素に書き込まれた電圧と画素容量との関係 .....	63
Fig. 3-26: 薄膜トランジスタが ON の時間と画素容量との関係 .....	64
Fig. 3-27: 保持期間中の画素容量の変化 .....	65
Fig. 3-28: Cell-E Test の実測定の結果 [51].....	67
Fig. 3-29: 測定結果と推定されたパラメータを代入したモデルの C-V 特性 [51].....	68
Fig. 3-30: 測定結果と推定されたパラメータを代入したモデルの C-t 特性 [51].....	69
Fig. 4-1: ノーマリーホワイトの液晶パネルにおける C-V 特性 .....	73
Fig. 4-2: 電圧保持率と保持期間中の画素電圧・画素容量の変化 .....	74
Fig. 4-3: 液晶パネルとブラウン管テレビの電圧-光透過率曲線の違い .....	75
Fig. 4-4: 液晶パネルの中間調の画素電圧と画素容量 .....	76
Fig. 4-5: 液晶パネルの印加電圧ごとの応答時間.....	76
Fig. 4-6: 電圧保持率と保持期間中の画素電圧・画素容量の変化.....	77
Fig. 4-7: 液晶層内のイオンによる液晶分子の C-t 特性への影響 .....	78
Fig. 4-8: 短絡と断線欠陥の例 .....	81
Fig. 4-9: 欠陥画素（短絡）と正常画素との差.....	82
Fig. 4-10: 欠陥画素（断線）と正常画素との差.....	83
Fig. 4-11: 欠陥画素（電圧保持）と正常画素との差.....	84
Fig. 4-12: TFT（薄膜トランジスタ）の I-V 特性にあらわれる異常の例 .....	85
Fig. 4-13: 欠陥画素（TFT on 抵抗）と正常画素との差.....	86
Fig. 4-14: 欠陥画素（TFT $V_{th}$ ）と正常画素との差 .....	86
Fig. 4-15: 欠陥画素（TFT $V_{th}$ ）と Gate 電圧を変化させたときの影響 .....	87
Fig. 4-16: 欠陥画素（異物）と正常画素との差.....	88
Fig. 4-17: 液晶分子のプレチルト角.....	89
Fig. 4-18: 欠陥画素（配向膜）と正常画素との差.....	89
Fig. 4-19: 欠陥画素（カラーフィルタ）の液晶層への影響 .....	90
Fig. 4-20: 欠陥画素（カラーフィルタ欠け）と正常画素との差.....	91
Fig. 4-21: ラビングムラのある液晶パネルの表示画像 .....	92
Fig. 4-22: 欠陥画素（ラビング）と正常画素との差.....	92
Fig. 4-23: イオン不純物欠陥（注入口ムラ）のある液晶パネルの表示画像 .....	93
Fig. 4-24: 欠陥画素（イオン不純物）と正常画素との差 .....	94
Fig. 4-25: 欠陥画素（クロストーク）と正常画素との差 .....	95
Fig. 4-26: スペーサ（ボールタイプ）とセルギャップ .....	95
Fig. 4-27: セルギャップ欠陥の形状例.....	96

Fig. 4-28: 欠陥画素（セルギャップ）と正常画素との差 .....	97
Fig. 4-29: Cell-E Test の結果から画像欠陥を検出するための基準決定のフロー .....	99
Fig. 4-30: 試験条件 1 における画素内の電圧と容量の変化 .....	101
Fig. 4-31: 試験条件 2 における画素内の電圧と容量.....	101
Fig. 4-32: 試験条件 3 における画素容量.....	102
Fig. 4-33: 三つの試験条件における書き込み時間と画素容量.....	103
Fig. 4-34: Cell-E Test を用いた画質検査が目視点灯検査に対し over kill した例 ....	104
Fig. 5-1: 新たな画質検査をセルパネル検査工程に導入した液晶パネル製造工程 .....	108
Fig. 5-2: 新たな画質検査導入後の新品種対応のための欠陥検出基準決定のフロー ....	110
Fig. 5-3: 新たな画質検査導入後のリペアプロセスのフロー .....	112
Fig. 6-1: 新たな画質検査を導入した液晶ディスプレイの Dual Vee モデル .....	118

## 表目次

Table 2-1: 液晶パネルの駆動方式と主な用途 .....	17
Table 2-2: シフトレジスタを搭載した液晶パネルの外部信号例 .....	21
Table 2-3: 液晶パネルの仕様項目 .....	24
Table 2-4: 液晶パネルの要求仕様とサブシステムの例 .....	32
Table 3-1: 各方式による液晶パネルの容量測定における性能比較 .....	54
Table 3-2: 交流 I-V 測定法と直接電荷測定法との測定結果の比較 [48] .....	55
Table 3-3: 液晶が定常状態における画素容量の C-V 特性を決めるパラメータの推定値 .....	68
Table 3-4: 過渡状態の液晶における画素容量の C-t 特性を決めるパラメータの推定値 .....	69
Table 4-1: 画質の仕様項目と仕様値例 .....	72
Table 4-2: 液晶パネルのユースケースと欠陥に対する仕様例 .....	79
Table 4-3: 欠陥種類と原因となるサブシステム .....	80
Table 4-4: 画像欠陥種類と電気光学統合モデルへの影響 .....	98
Table 4-5: Cell-E Test と目視点灯検査との結果比較 .....	103
Table 5-1: 液晶パネルの欠陥種類と新たな画質検査の検出範囲 .....	109
Table 5-2: 液晶パネルの画質の仕様と新たな画質検査の検証範囲 .....	109



(Intentionally Blank)

# 第1章 序論

## 1.1 研究の背景

### 1.1.1. 液晶パネルの市場拡大

液晶パネルが世界で最初にディスプレイとして量産されたのは、シャープが電卓器の表示用として製造した 1973 年のことである。当時の液晶パネル上の各画素は、専用の外部端子によって制御されたため、画素数に比例した外部端子数を必要とした。そのため、液晶パネルは大きな画素数を必要とする表示用途には利用されず、セグメントと呼ばれる 7 つの表示単位を 8 の字型に並べた画素を用いて、数字の表示用途としてのみに使われていた。1980 年代になると、現在では液晶パネルの主流である TFT (Thin Film Transistor: 薄膜トランジスタ) 液晶パネルの開発が進んだ。外部端子の数を劇的に減らすことで、数字以外の汎用的な表示用途としても液晶パネルの利用が可能となった。TFT 液晶パネル出現によって飛躍的に拡張した液晶パネルの用途の変遷を Fig. 1-1 に示す。

TFT 液晶パネルを使った世界最初の液晶カラーテレビが、1984 年に 2 インチ、52,800 画素のポケットカラーテレビとしてエプソンから発売された。3 年後の 1987 年には 6 インチ液晶カラーディスプレイが日立製作所から発売され、その翌年の 1988 年にはシャープが 14 インチ液晶カラーディスプレイの開発に成功する。1990 年代に入ると、TFT 液晶パネルの本格的な量産が始まり、ますます、大型化、高精細化など液晶パネルの画質を向上させるための技術革新は進み、1994 年に 21 インチ、2004 年に 54 インチ、2007 年には 108 インチの液晶カラーディスプレイが発売されるようになった。画素数は、2014 年にスーパーハイビジョンに対応した 3318 万画素の液晶ディスプレイが発売され、1984 年のポケットテレビと比べると 600 倍以上に増大した。液晶パネルがより大きな画面、より美しい画像を実現できるようになると、液晶パネルのもつ薄さ・軽さ・低消費電力という優れた特性を活かした、新たな応用領域の開拓が望まれるようになる [1]。1970、80 年代には主に家電製品でのみ使われていた液晶パネルは、1990 年代には携帯電話、自動車、鉄道、航空機のコックピットでも広く使われるようになった。

1990 年代に液晶パネルが携帯電話に本格的に搭載されるようになって以来、携帯電話向け液晶パネルの解像度と画素数は増大し続けている。2000 年には、100 ppi (pixels per inch) 、一万画素であった液晶パネルの解像度と画素数は、2005 年に解像度が 200ppi、画素数が七・七万画素に、2014 年には解像度が 400 ppi、画素数は二百万画素にまで達した。

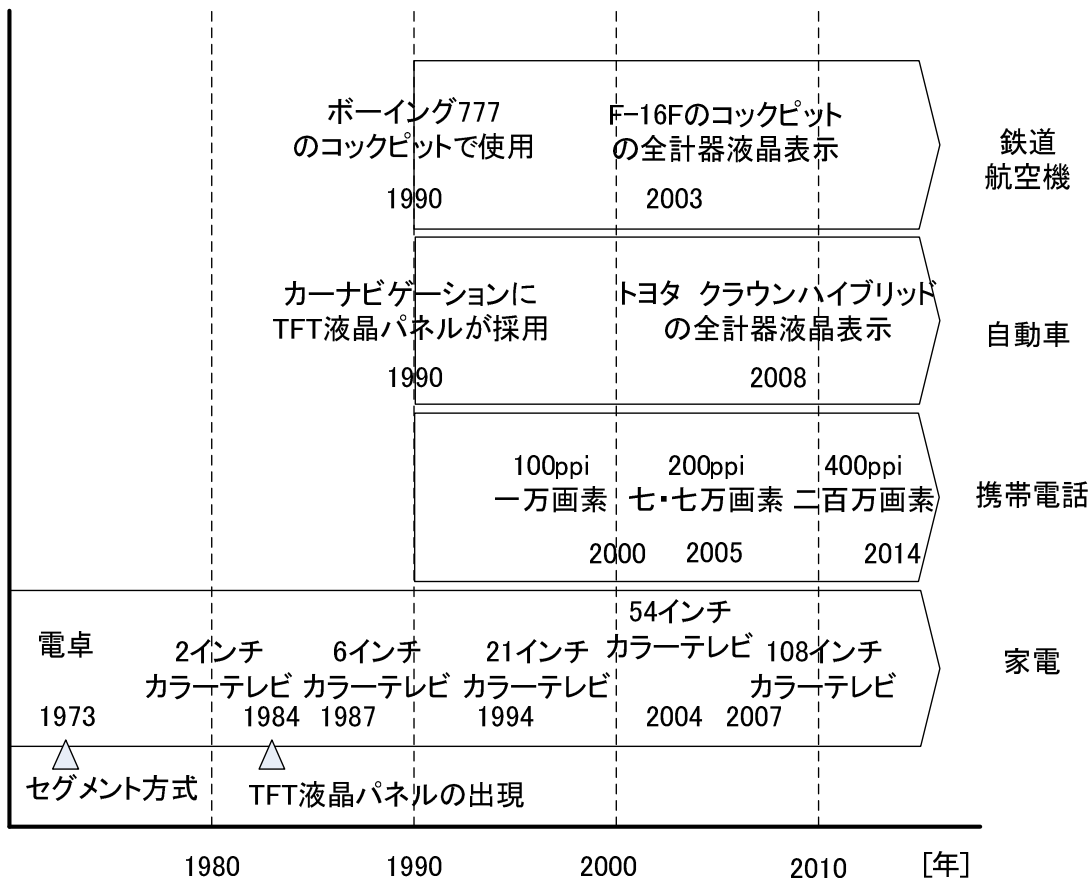


Fig. 1-1: 液晶パネル用途の変遷

自動車搭載用途では、1990年に、TFT液晶パネルが自動車のカーナビゲーションとして始めて採用される。2008年に発売されたトヨタ自動車のクラウンハイブリッドではすべての計器盤が液晶パネルに集約され、従来の機械式アナログ表示器を廃した。鉄道でも、現在ほぼ全ての計器が液晶パネル表示によって一枚に統合されて置き換えられている。航空機のコックピットでは1990年に民間機のボーイング777で液晶パネル表示が使用され、軍用機としては2003年に初飛行したF-16Fの計器全てが液晶パネル表示となった[2]。

当初、ブラウン管テレビと比べて劣っていた液晶パネルの画質は、現在では銀塩写真と比べても遜色のないレベルにまで向上し、医療用途としてレントゲン写真の表示用ディスプレイにも液晶パネルが利用されるようになってきている。こうして、液晶パネルの市場は家電から航空機、鉄道、自動車、医療の分野へと拡大を続け、2014年の出荷枚数は30億枚、出荷額で1000億ドル（約12兆円）にまで達した。

### 1.1.2. 液晶パネルへの要求の高度化・多様化

液晶パネルの用途の多様化に伴い、液晶パネルに対する要求は多様で高度なものとなった。液晶パネルに対する要求は、液晶パネルが使用される周囲からの影響に強く依存する。液晶パネルが組み込まれている液晶ディスプレイをシステムとして考え、液晶ディスプレイと周囲とのインタフェースを SysML (Systems Modeling Language) ダイアグラムの内部ブロック図として Fig. 1-2 に示す。Fig. 1-2 より、「液晶パネル」、「バックライト」、「駆動回路」、「電源回路」から構成される液晶ディスプレイは、光源である「バックライト」の光を「液晶パネル」を通して「利用者」へ投射させて、「利用者」に画像として表示する機能をもつことがわかる。

「利用者」は「液晶ディスプレイ」に視線を与えることで表示されている画像を見る

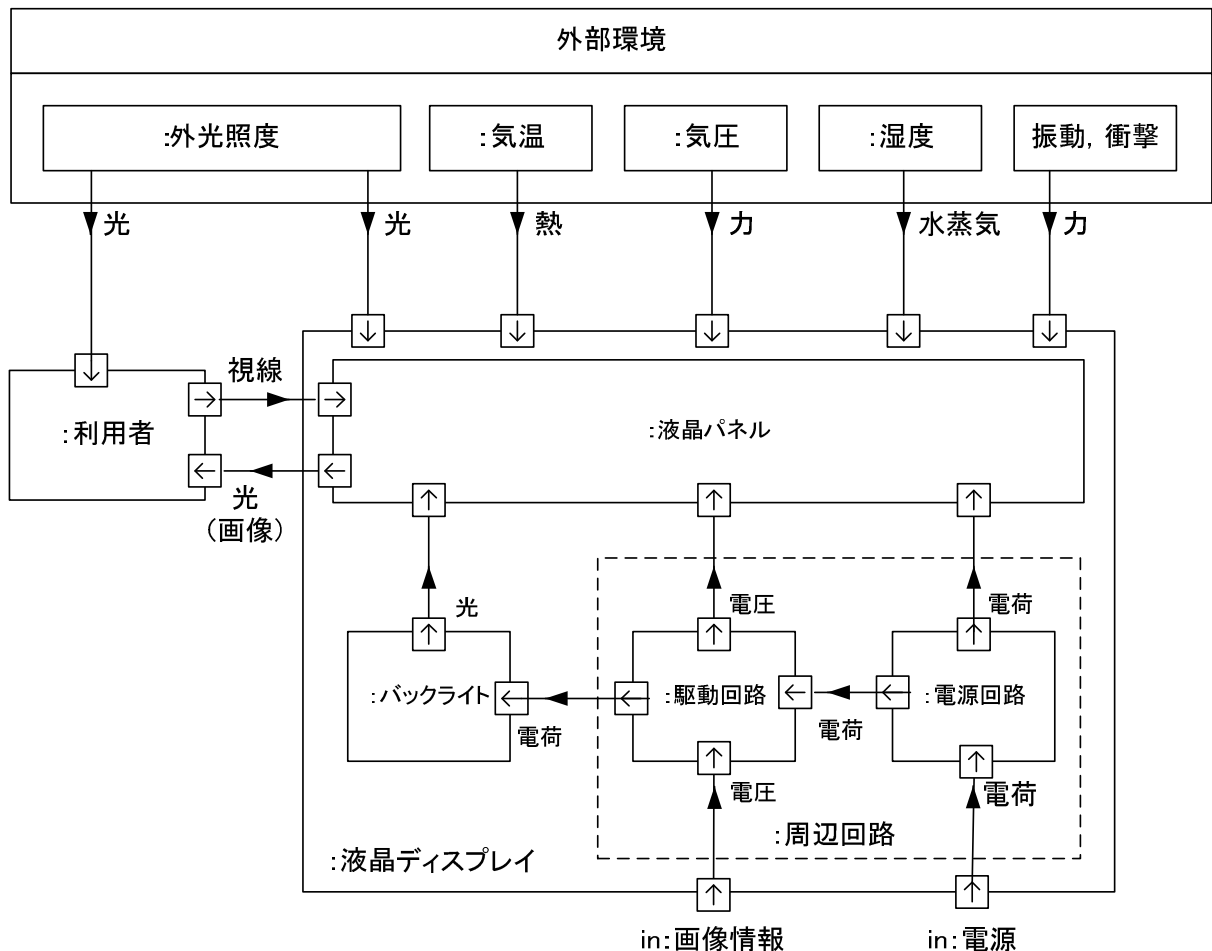


Fig. 1-2: 液晶ディスプレイの外部と内部インタフェースを表す内部ブロック図

ことができ、「利用者」に投射される画像は、外部から入力される「画像情報」をもとに「液晶パネル」の透過率を調節して制御される。「液晶ディスプレイ」の画像を「利用者」が見るときの「外部環境」は様々であり、その「外部環境」に応じた性能や対環境耐性が「液晶ディスプレイ」には求められる。例えば、映画館のように周囲が暗い、すなわち低い「外光照度」の環境であれば、「液晶ディスプレイ」の輝度が低くても「利用者」は画像を鮮明に見ることができる。一方、家庭のリビングルームで利用する場合には暗い環境ばかりではなく、日中の日差しの強い時間帯でも「利用者」が画像を鮮明に見られるように、「液晶ディスプレイ」の輝度を十分に高く設定できる必要がある。また、「液晶ディスプレイ」が利用される環境の「温度」も様々で、真冬や真夏のように外気温が常温と著しく異なる環境下でも、正しく画像を表示できることが求められる。さらに気圧の変化によって「液晶ディスプレイ」のガラスが外部から押され、ガラス内部の液晶分子の並びが変わることで画像表示が乱れることは避けなければならない。この他に「湿度」、「振動」、「衝撃」の影響は液晶ディスプレイの寿命に大きく関わるため、「湿度」、「振動」、「衝撃」への耐性も求められる。

「液晶ディスプレイ」には、表示する画像を電圧信号で表した「画像情報」と「液晶ディスプレイ」の電力源となる「電源」が外部から入力される。「画像情報」の種類によって、画像を表示するために要求される「液晶ディスプレイ」の画質、画素数は異なる。外部から与えられる「画像情報」を忠実に表示するためには、高いコントラスト比や大きな表示色数、画素数が求められる。動きの早い「画像情報」が入力される、テレビゲーム用途の「液晶ディスプレイ」には、通常の「液晶ディスプレイ」よりも短い画像表示の応答時間が要求される。「電源」は国や地域によってその電圧と周波数が異なり、様々な国や地域で「液晶ディスプレイ」を利用できるようにするためには、「液晶ディスプレイ」が対応できる「電源」の電圧と周波数の範囲を広くしなくてはならない。

「利用者」から「液晶ディスプレイ」への視線は「液晶ディスプレイ」の正面からだけとは限らない。「液晶ディスプレイ」を一人ではなく複数人で見る場合に、一部の「利用者」が正面以外から「液晶ディスプレイ」に視線を与えるケースが考えられる。このような場合も、全ての「利用者」が同様の画像を見ることができるよう、「液晶ディスプレイ」と視線とがなす視野角が大きくても、画質の劣化が十分に小さいことが要求の一つとなる。

同じ「液晶ディスプレイ」でも、医療用途でレントゲン写真などの表示に使われる「液晶ディスプレイ」に与えられる「画像情報」の表示色数は、家電用途の液晶ディスプレイに比べて大きく、「液晶パネル」にもより大きな表示色数が要求される。また、わずかな表示不良が大きな医療診断の誤りにつながる可能性があることから、高い画質の均一性と、その均一性が「液晶ディスプレイ」の使用とともに変わらないように長い寿命も要求される [3], [4].

自動車のインパネに搭載される液晶パネルには、様々な外部環境への高い耐性が要求される。屋外の高・低温下でも始動できるように、動作可能な温度範囲が広く、悪路での運転中でも利用できるように振動、衝撃への耐性が高く、運転席に直射日光が当たり、外光照度が非常に高い環境下でもインパネの表示の視認性が保てるように、より高い透過率とコントラスト比が求められる。また、車全体の燃費や空間効率を向上させるために、液晶パネルの消費電力、大きさ、重さへの要求も高い [5], [6].

車載用液晶パネルと同じようにコックピットで用いられる例として、航空機搭載用液晶パネルがあげられる。航空機搭載用液晶パネルにも、車載用液晶パネルと同様に高い外光照度下での視認性と広い温度範囲での動作が要求される。気圧や振動、衝撃への耐性には、自動車に搭載する液晶パネル以上に高いものが求められる。また、操縦士と副操縦士とが同時に画面を見られるように、より広い視野角度で正確に画像を表示することも要求の一つとなる [7], [8].

以下に、医療用ディスプレイに組み込まれる液晶パネル、車載用液晶パネル、航空機搭載用液晶パネルの要求が、家庭用液晶ディスプレイに組み込まれる液晶パネルよりも高度な項目をまとめる。

- ・医療用ディスプレイに組み込まれる液晶パネル
  - ：表示色数，画質の均一性，寿命
- ・車載用液晶パネル
  - ：高・低温耐性，振動，衝撃耐性，透過率，コントラスト
- ・航空機搭載用液晶パネル
  - ：高・低温耐性，気圧耐性，振動，衝撃耐性，透過率，コントラスト，広視野角

### 1.1.3. 液晶パネルメーカーに求められる競争力の増大

液晶パネルの市場拡大により、液晶パネルメーカーの数は増大し、製造者間の競争が激化している。液晶パネルを取り巻く様々な技術革新によって、多くの製造者が、従来では製造が困難であった液晶パネルを比較的容易に製造できるようになり、液晶パネルメーカーにはより高い品質・信頼性の実現とコストの削減による他社との差別化が求められている。

液晶ディスプレイ、携帯電話向け液晶パネルの製造者は、Fig. 1-1 で示した液晶パネルの高品質化に対応できなければ、厳しいコスト競争の中で戦わなければならない。50インチ台の液晶ディスプレイ向け液晶パネルを例に見ると、2006年に255,500円であった液晶パネルの平均単価が、5年後の2011年には1/4以下の60,456円にまで下落している [9].

高品質、高信頼性を満たすならば、価格が高くとも受け入れられていた自動車、鉄道、航空、防衛、医療などの分野でも、開発の期間とコストを抑えるために、従来利用されていた特注品が、いわゆる **Commercial Off-The-Shelf (COTS)** 部品に置き換えられつつある [10], [11], [12], [13].

COTS 部品が利用される防衛用品で、COTS 部品に課される仕様の基準が適切でなければ取得コストが上がってしまうことが指摘されている [9]. 基準が緩過ぎる場合、COTS 部品の購入単価は安く済むが、購入した部品の性能が不十分で、購入した部品を組み込んだ製品がその要求仕様を満たしていなければ、部品を購入し直す必要が生じ、結果としてコスト上昇の要因となる。逆に、基準が厳しすぎると、部品製造者が費やすテストコストの増加や部品製造歩留まりの低下により、COTS 部品の購入単価が上昇してしまう。防衛規格製品に COTS 部品を組み込む場合の、基準の厳しさと取得コストとのトレードオフの関係を Fig. 1-3 に示す [10].

今後は、これまで以上に品質や信頼性を重視しながら低い取得コストを実現することが必要になると予想され、高・低温下などの特別な環境下における液晶パネルの動作を、妥当なコストで効率的に検証する方法の確立がますます重要となる。

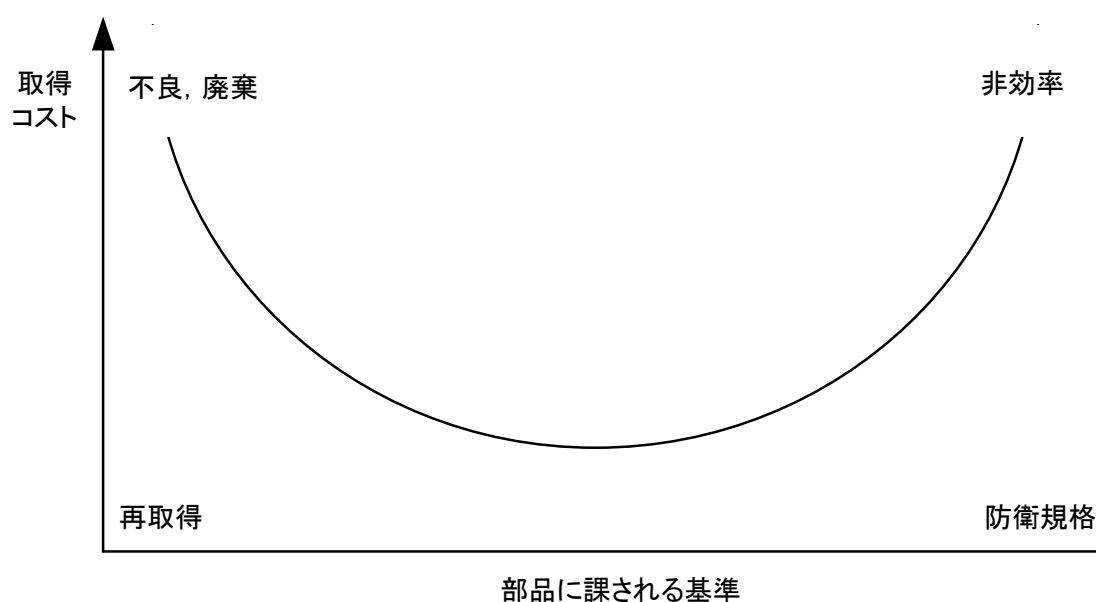


Fig. 1-3: COTS 部品に対する基準とコストの関係 [10]

#### 1.1.4. 従来の液晶パネル設計・製造工程

液晶パネルメーカーが競争力のある製品を供給するためには、液晶パネルの品質・信頼性を高めながら、同時に、製造コストを抑えなければならない。高品質な液晶パネルを開発するために、液晶パネルの設計および解析では、液晶のもつ電氣的な振る舞いと光学的な振る舞いとを統合して表現したモデル（以下、電気光学統合モデルと呼ぶ）に基づく、電気回路シミュレーションが行われている [14], [15], [16], [17].

電気光学統合モデルは、Fig. 1-4 に示すように液晶に与えられる「外部からの電圧」を入力、「液晶容量値」と「液晶パネルの透過率」を出力とし、「内部電圧  $V_i(t)$ 」という変数を定義することで両出力の入力電圧に対する過渡特性を表現し、同時に液晶の電氣的な振る舞いと光学的な振る舞いとを統合して表すことを実現している。

電気光学統合モデルが液晶パネルの設計でどのように利用されるかを、液晶ディスプレイをシステムとした Dual Vee を使って Fig.1-5 に示す。Fig. 1-5 で、大きな黄色い V 字が Architecture Vee を、灰色の小さな V 字が Entity Vee をそれぞれ表す。「液晶パネル設計」に電気光学統合モデルが利用されて、「液晶パネル」のサブシステムにあたる「TFT アレイ」と「液晶層」の仕様決定が行われている。サブシステムの仕様決定には、液晶層の振る舞いを液晶容量で表現し、SPICE 等の電気回路シミュレータが利用される。「TFT アレイ設計」, 「事前検証」でも、電気光学統合モデルが利用され、SPICE 等の電気回路シミュレータに基づく設計、解析が行われている。液晶パネルが設計通りの品質で製造されたか、製造の歩留まりが設計時の計画通りかは、Fig. 1-5 の「液晶パネル検証」に示される、製造工程の検査工程で目視点灯検査と電気試験（主に消費電力が仕様値を満たすか検査する試験）によって検証される。

Fig.1-5 の Dual Vee から液晶パネルの製造工程向け Entity Vee を切り出した Fig. 1-6 に、製造工程の検証工程を示す。Fig.1-6 中の V 字の左側に位置する「設計に向けた仕様の決定」

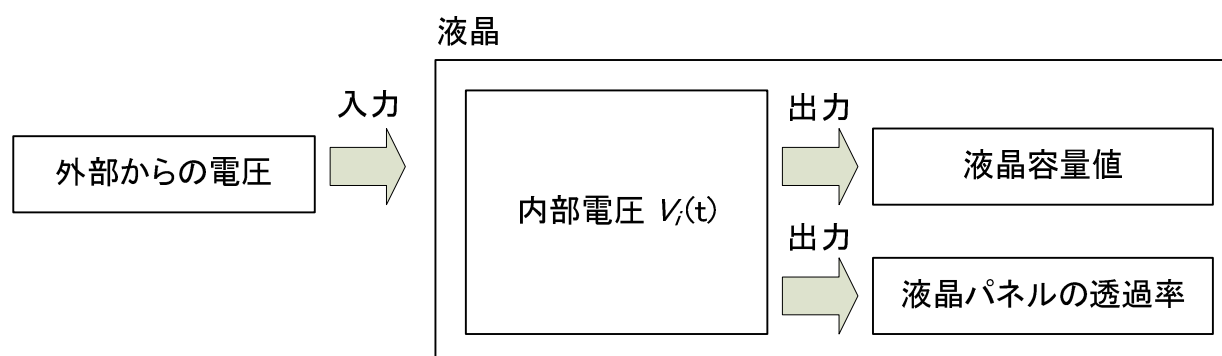


Fig. 1-4: 電気光学統合モデルの入出力パラメータ



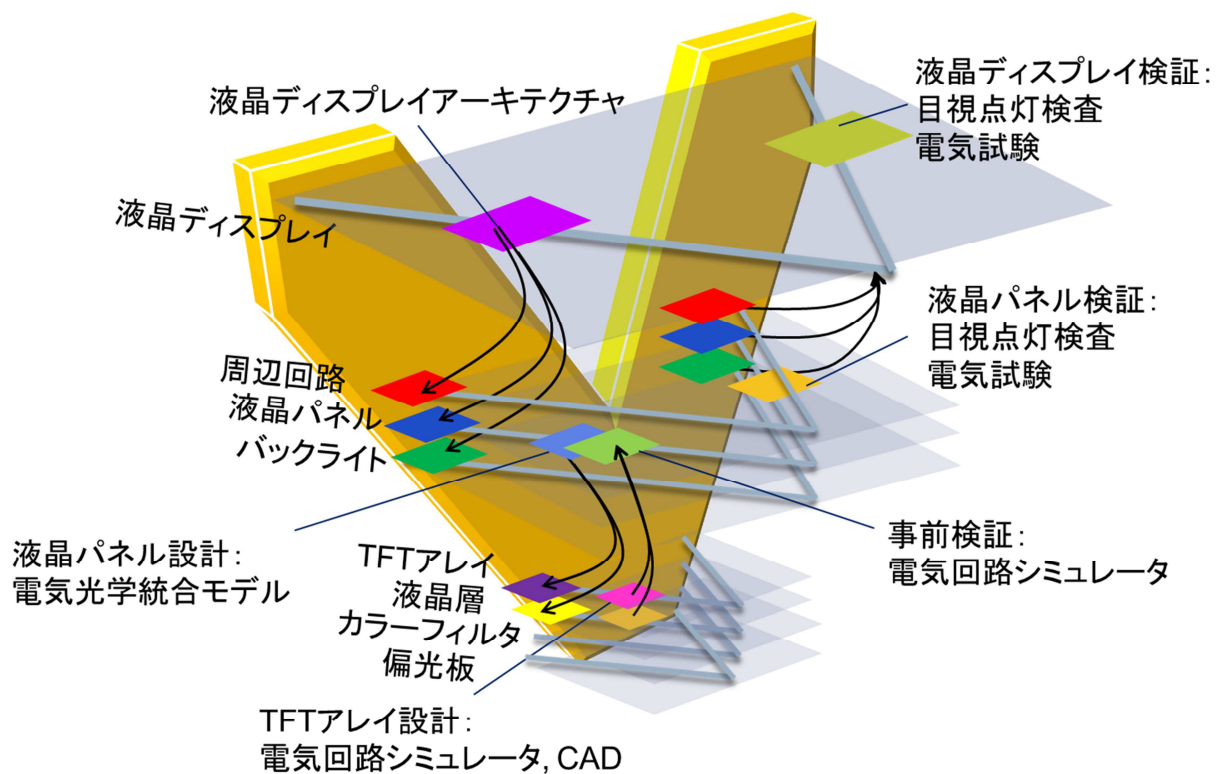


Fig. 1-5: 液晶ディスプレイの Dual Vee [18]

で定められる液晶パネルの品質仕様は、V字の右側の「目視点灯検査」によって検証されているが、「電気光学統合モデルに基づくサブシステム設計に向けた仕様の決定」で行われる電気回路シミュレータに基づく設計に対しては、本来行われるべき赤い点線で示される検証工程が行われていない。

「電気光学統合モデルに基づくサブシステム設計に向けた仕様の決定」の検証が行われない理由として、その検証の難しさが指摘されている。「電気光学統合モデルに基づくサブシステム設計に向けた仕様の決定」の検証には、各画素の液晶容量の大きさが測定できなければならない。しかしながら、実際には液晶パネル上の液晶容量を測定することは不可能と記述されるほど難しく [17]、これまでの先行研究では、電気シミュレーション上で液晶容量に基づく設計、解析が行われるが、検証のための実験ではイメージセンサを使って液晶パネルの透過率が測定され、その結果と電気シミュレーションの結果との比較が行われていた [14], [15], [16], [17], [19], [20]。測定対象である液晶容量が、液晶パネル上の回路や配線によって生じる寄生容量に比べてはるかに小さいことが、高感度に精度良く液晶容量を測定することを困難にしている。

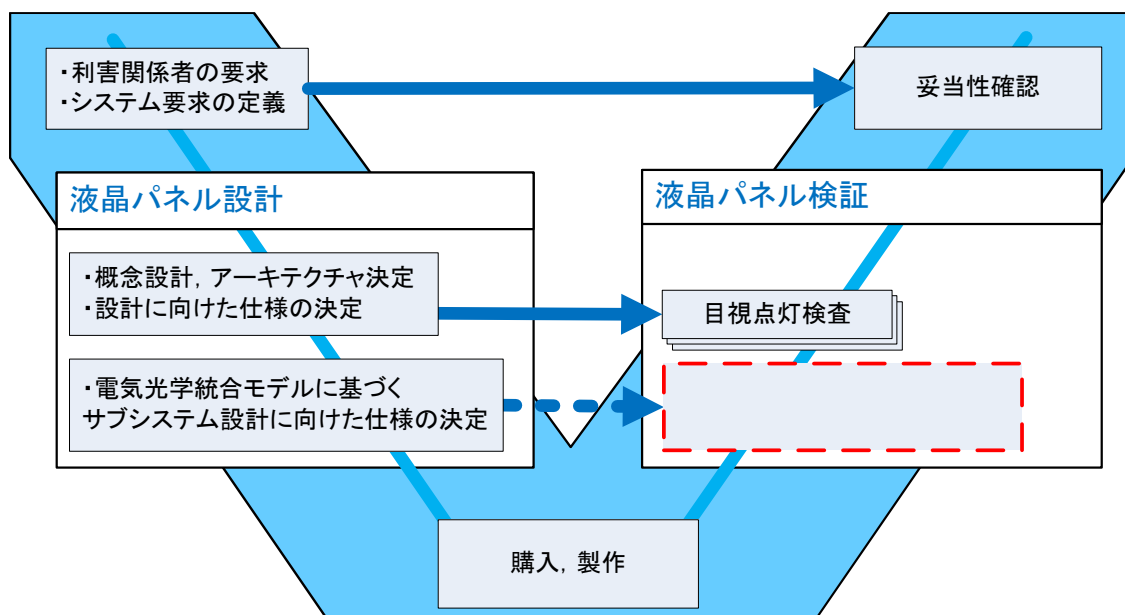


Fig. 1-6: 現在の液晶パネルの製造工程向け Entity Vee モデル

高品質な液晶パネルを低コストで製造するためには、製造コストの削減と高品質な液晶パネルを高い歩留まりで生産できる製造工程の改善が必要である。液晶パネルメーカーは、製造コストの削減と歩留まりの向上を実現するために、製造工程内の処理の自動化、品質制御の自動化を進めてきた [21]。製造工程の自動化によって製造装置、検査装置、搬送装置への命令、各装置からの情報収集の効率化が進む一方で、液晶パネルの画質検査を自動化する方法は確立しておらず、現在も人間の目視による点灯検査が行われている。常温での画質検査を目的とする場合の目視点灯検査は、Fig. 1-7 [22] のように暗室内で行われる。検査員は、液晶パネルの背面から検査装置に組み込まれている光源を使って光をあて、10-20種類の画像を検査対象の液晶パネルに表示し、欠陥を定義する画像見本と液晶パネルに表示される画像とを比較して、画像欠陥のある不良パネルを検出する。高・低温下での信頼性の検証を目的とする場合の目視点灯検査では、恒温槽内の液晶パネルの画像を、恒温槽とガラスを隔てた別室から検査員が監視し、環境温度の変化によって液晶パネルの画像に異常が生じないかを確認する。

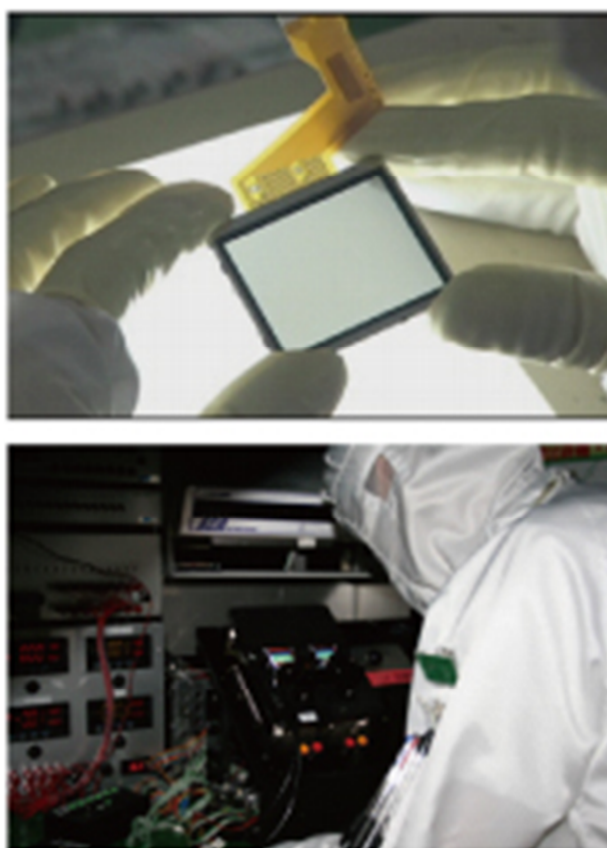


Fig. 1-7: 目視による液晶パネルの画質検査の様子 [22]

#### 1.1.5. 従来の液晶パネル製造工程の目視点灯検査が抱える課題

従来の液晶パネル製造工程で行われている目視点灯検査では、検査員間での検査結果のばらつきや、同一検査員においても体調や環境、習熟度による判定の差異が大きな課題となっている [23]。この課題に対処するために、製造工程内で目視点灯検査が複数回行われており、結果として検査コストを高めてしまっている。目視点灯検査の検査回数を減らすために一回ごとの検査の正確性を向上させようとする、検査に費やす時間、検査員のトレーニングやメンテナンスのために費やす時間が増え、検査コストの削減にはつながらない。

高い信頼性が要求される分野で液晶パネルが利用される場合には、高・低温下中での液晶パネルの動作が妥当なコストで検証されることが重要であることを 1.1.3 項で述べた。高・低温下にある液晶パネルの目視点灯検査は、常温での目視点灯検査以上にコストがかかる。高・低温下にある液晶パネルの目視点灯検査では、検査員が恒温槽内の液晶パネルの画像を恒温槽外から検査するために、恒温槽内の液晶パネルを重ねて並べることができず、一つの恒温槽で効率的に多くの液晶パネルを検査することができない。一度に多くの液晶パネルを検査するには、多くの恒温槽が必要となり、設備コストが高くなる。恒温槽

以外にも、高・低温下で安定して動作する光源の必要性も、常温環境下での検査に比べて設備コストを高くする要因となる。また、液晶パネルからガラスを隔てて行われる検査は、作業性の低さから検査時間の増大を招き、常温での検査に比べて人件費も大きくなる。このような検査にかかる大きな設備費、人件費を理由に、多くの液晶パネル製造工程で高・低温下での目視点灯検査による動作確認は、抜き取りで検査が行われるか、高・低温環境下で動作させた後で常温に戻してから検査が行われることがほとんどである。結果として、市場に出荷される液晶パネルのほとんどは、高・低温環境下での画質を目視点灯検査によって検証されずに出荷されている。

製造工程での処理の自動化が進んでいることを前項で述べた。目視点灯検査による画像欠陥の検出結果も、自動的に製造工程内でフィードバックされて対策を講じることや、欠陥をレーザー等でリペアすることに利用されるのが望ましい。また、検査結果が設計工程に自動的に反映されることで、新規液晶パネルの設計、製造に最新の製造工程の情報が活かされる。しかしながら、現状での目視点灯検査の結果は、画像欠陥を検出した位置に検査員がマジックで印を付けるなどして記録が残されるのみで、欠陥の程度や位置情報を数値的なデータとして自動的に取り込むような処理の導入は進んでいない。

従来の製造工程の目視点灯検査が抱える課題を以下のようにまとめることができる。

- ・ 人件費の点でコスト増大を招く。
- ・ 高・低温環境下で検査設備費と人件費が大きくかかる。
- ・ 製造工程内でのフィードバック、欠陥のリペアの自動化ができず歩留まりの管理が非効率である。

こうした目視点灯検査のもつ課題に対処するため、液晶パネルメーカーや検査装置メーカーらによって、イメージセンサを用いた自動検査システムの開発が続けられている [23], [24], [25]。イメージセンサを用いた自動検査には、液晶パネル上や検査装置内の塵による欠陥検出判断の誤り、液晶パネルの解像度に対するイメージセンサの空間分解能不足によって生じる干渉縞による欠陥検出感度の低下、ムラや微妙な欠陥における人と装置との検査結果の不一致など、いくつかの課題がある。これまでの開発の成果によって、製造工程に導入して利用されるにまで至っているが、液晶パネルの画質の向上に合わせて検査装置の開発が必要なことも要因となり、現在でも製造工程での液晶パネルの画質検証には、目視点灯検査が最も多く利用されている。

TFT 液晶パネルの製造原価の内、人件費が全体の 10%程度を占めており [26], [27], [28]、目視点灯検査が人件費に占める割合は小さくない。そのため、目視点灯検査を効率的にすること、目視点灯検査の回数、検査項目を減らすことによる人件費の削減が望まれている。また、人件費以外のコスト要因として、部材費が液晶パネルの製造原価全体の 50%以上を占めている [26], [27], [28]。より効率的に目視点灯検査の結果が前工程

へのフィードバックや欠陥のリペアに利用できれば、液晶パネルの歩留まりを向上し、無駄になる部材費の削減が可能となる。

「電気光学統合モデルに基づくサブシステム設計に向けた仕様の決定」で行われた設計の検証には、液晶パネルの各画素の液晶容量の測定が必要で、その測定が困難なために検証が実現できていないことを前項で述べた。しかし、本来は「電気光学統合モデルに基づくサブシステム設計に向けた仕様の決定」で行われた設計の検証を電気試験で実現し、そこで検証できない範囲を「目視点灯検査」で検証するべきである。電気試験による検証の導入は、製造工程の人件費の削減に貢献し、その試験結果は数値として取り込みやすく、製造工程の前工程へのフィードバック、欠陥のリペアで効率的に利用されて、部材費の削減につながる。

## 1.2 研究の目的

本論文では、より高品質で高い信頼性をもった TFT 液晶パネルの供給を妥当なコストにて実現するため、その製造工程に目視点灯検査に替わる電気光学統合モデルに基づく新しい画質検査を導入することを提案し、その有効性を示すことを目的とする。

新しい画質検査の導入にあたっては、Fig. 1-6 の赤点線で示される、「電気光学統合モデルに基づくサブシステム設計に向けた仕様の決定」で行われた設計の検証を、電気測定に基づく自動試験を用いて実現する。新しい画質検査による液晶パネルの画像欠陥の検出結果と、目視点灯検査の検出結果とを比較し、新たな画質検査が製造工程起因の画像欠陥検出に有効であることを示す。新しい画質検査導入の効果は、期待される人件費、部材費など製造コストの削減量によって示す。

新たな画質検査を電気試験によって実現するためには、従来困難であった液晶容量の高感度測定が必要である。本論文では、液晶パネル上の液晶容量を高感度に測定するために新たに開発した高感度測定装置の測定原理と測定技術を示す。高感度測定装置によって、液晶容量とそれ以外の画素内の容量とを合わせた各画素内の容量（以下、画素容量と呼ぶ）が測定される。高感度測定装置を用いた画素容量の測定結果をもとに、液晶パネルの動作特性を電氣的に試験する方法を提案する。以下では、提案する試験を Cell-E Test (Cell panel Electrical Test) と呼ぶ。実パネルを用いて、Cell-E Test が出力する画素容量測定値によって、液晶パネルの動作特性を電気光学統合モデルに基づき評価することができることを示す。

製造工程の画質検査は、製造工程起因の画像欠陥の検出を目的としている。Cell-E test を用いた画質検査で、製造工程起因の画像欠陥を検出するためには、Cell-E Test が出力する画素容量測定値から画像欠陥の有無を判断するための基準が必要である。本論文では、Cell-E Test を用いて画像欠陥を検出するための基準の決定方法を提案する。最初に、異物、配線の短絡・断線、配向膜不良といった、製造工程で生じる様々な画像欠陥が液晶パネルの動作特性に及ぼす影響を電気光学統合モデルを用いて分析し、各画像欠陥をもつ画素と正常な画素

との間の画素容量測定値差が、顕著になるような Cell-E Test の試験条件を導く。次に、導かれた試験条件での Cell-E Test の画素容量測定結果から、製造工程起因の画像欠陥を検出するための欠陥判別閾値を Fig. 1-8 に示すようにして決定する。電気光学統合モデルに基づき導かれる試験条件での Cell-E Test の画素容量測定結果に、欠陥判別閾値を用いて画像欠陥を検出する検査を「電気光学統合モデルに基づく画質検査」と定義し、「目視点灯検査」の検査結果と比較して、両者の検査結果の一致率が最大となるように欠陥判別閾値を決定する。実際の液晶パネルに対して提案した欠陥検出の基準決定方法を適用し、「電気光学統合モデルに基づく画質検査」と「目視点灯検査」との検査結果で 95%の欠陥検出一致率を実現できることを示す。

本論文では、電気光学統合モデルに基づく新たな画質検査の、具体的な製造工程への導入を検討し、そのコスト削減効果を部材費と人件費の削減量を見積もることで示し、新たな画質検査導入の有効性の検証を行う。

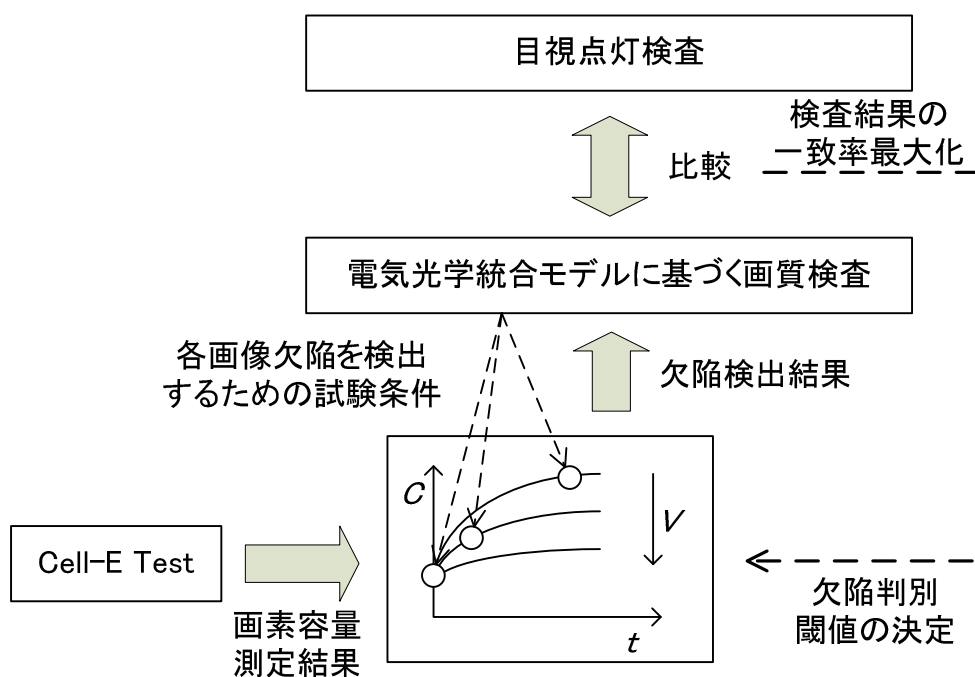


Fig. 1-8: 製造工程起因の画像欠陥検出で用いる欠陥判別閾値の決定方法

### 1.3 本論文の構成

本論文は全部で 6 章により構成される。

第 1 章には本章の通り，本論文の背景と目的を示した。

第 2 章では，TFT 液晶パネルの構造と，現在の TFT 液晶パネルの設計および製造工程について記述する。液晶パネルへの要求分析，液晶パネルのシステムレベル設計のための仕様決定，サブシステム設計のための仕様決定について述べる。光学的なシステムレベルの仕様から電氣的なサブシステムレベルの仕様の決定を，SPICE などの電気シミュレーション上で実現するために，液晶層の各画素の振る舞いが，電気光学統合モデルで表現されていることを述べる。液晶パネルの製造工程のフローを示し，サブシステムである液晶層の機能がシステムレベルに統合されるまで検証できないことを示す。液晶層が液晶パネルの画質の決定に大きく関わり，画質の検証に利用されている目視点灯検査に課題があることを述べる。

第 3 章では，画素容量測定を実現することで，電気光学統合モデルに基づく評価を可能とする，新たな電気試験 (Cell-E Test) を提案する。最初に，電気光学統合モデルの中で広く知られる，Smet のモデルを紹介する。Smet のモデルで液晶パネルの画素の電氣的な振る舞いを表現している画素容量を測定するために，新たに開発した高感度測定装置について述べる。液晶パネルの画素容量を測定し，その測定結果をもとに液晶パネルの動作特性を電氣的に試験する方法を，Cell-E Test と呼ぶ。Cell-E Test を使って，実パネルから電気光学統合モデルのパラメータ抽出を行い，Cell-E Test が電気光学統合モデルに基づく液晶パネルの動作特性の試験として利用できることを示す。

第 4 章では，Cell-E Test を用いた電気光学統合モデルに基づく新たな画質検査を提案し，その検査によって製造工程起因の画像欠陥の検出ができることを示す。製造工程起因の画像欠陥が，液晶パネルの動作特性に及ぼす影響を電気光学統合モデルに基づき分析し，Cell-E Test で製造工程起因の画像欠陥を検出するための試験条件を導く。導かれた試験条件での Cell-E Test の画素容量測定結果から，製造工程起因の画像欠陥を検出するための欠陥判別閾値の決定方法を示す。国内外それぞれ複数社の液晶パネルメーカーのパネルを使って，目視点灯検査による画像欠陥検査の結果と，提案する試験条件での Cell-E Test の検査結果とを比較し，最適な欠陥判定閾値を決定することで，両検査結果の一致率を高めることができ，「電気光学統合モデルに基づく液晶パネルの画質検査」による製造工程起因の画像欠陥検出が有効であることを示す。

第 5 章で，電気光学統合モデルに基づく新たな画質検査方法の具体的な製造工程への導入方法と，そのコスト削減効果の評価を行う。液晶パネル製造工程への新たな画質検査の導入方法を提案する。新たな画質検査導入によって期待される，歩留まりの向上による部材費の削減，人件費の削減，廃棄される偏光板を減らすことによる部材費の削減を計算し，導

入の効果を示す。また、Cell-E Test を用いた画質検査を実現するための妥当な装置費を、装置導入によって削減される人件費を基準にして算出し、今後の装置開発に向けて参照すべき数値を求める。

第 6 章に本論文の結論と今後の課題を記述する。

各章の構成と関連著作との関係を Fig. 1-9 に示す。



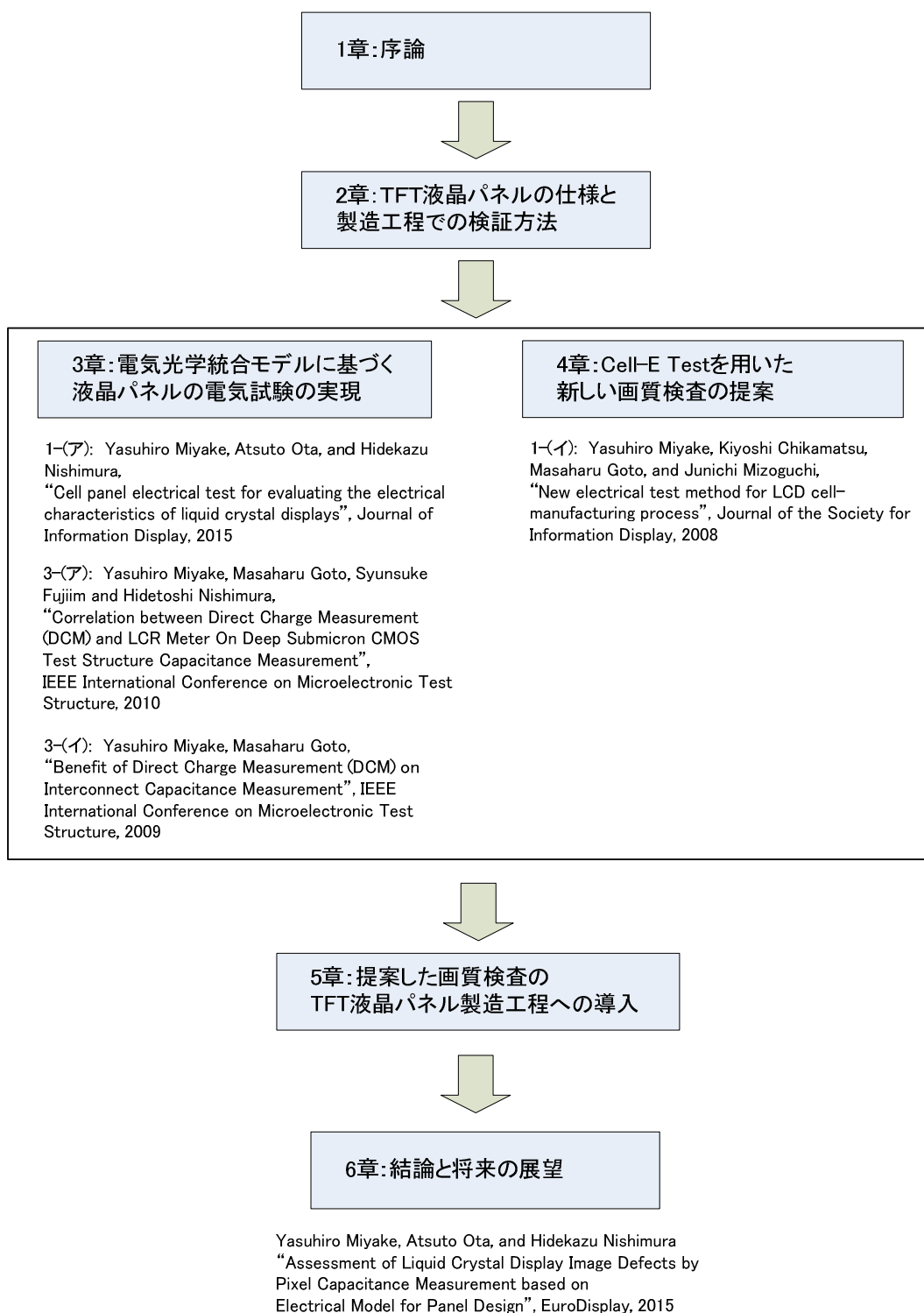


Fig. 1-9: 本論文の章構成

## 第2章 TFT 液晶パネルの仕様と製造工程での検証方法

### 2.1 はじめに

本章では、液晶パネルの構造と仕様および現在製造工程で行われている仕様検証方法について説明する。液晶パネルの駆動には Table 2-1 に示すようにスタティック駆動とダイナミック駆動とがある。さらにダイナミック駆動の液晶パネルは単純マトリクス駆動方式（またはパッシブ・マトリクス駆動方式とも呼ばれる）とアクティブ・マトリクス駆動方式とに分かれ、アクティブ・マトリクス駆動方式のアクティブ素子には 2 端子素子と 3 端子素子（薄膜トランジスタ）の 2 種類がある。本論文では高解像度と動画に対応した液晶パネルで採用されている薄膜トランジスタ（TFT: Thin Film Transistor）を使ったアクティブ・マトリクス駆動方式に限定して議論を進める。以下、本論文において液晶パネルと記述されている場合、特別に説明がない限り TFT 液晶パネルのことを意味する。現在、出荷されている液晶パネルでは TFT を使ったアクティブ・マトリクス駆動方式が主流となっている。それ以外の方式は低価格または低消費電力を特徴に低解像度または静止画のみに対応した液晶パネルで採用されてはいるが、出荷量が少ないため今回の研究対象から除外した。

Table 2-1: 液晶パネルの駆動方式と主な用途

駆動	駆動方式	アクティブ素子の種類	特徴
スタティック駆動	スタティック駆動	アクティブ素子なし	現在はほとんど作られていない。
ダイナミック駆動	単純マトリクス駆動方式（パッシブ・マトリクス駆動方式）	アクティブ素子なし	電卓など画素数の少ない。静止画用液晶パネルまたは超低消費電力を要求する用途で採用される。
	アクティブ・マトリクス駆動方式	2 端子素子 3 端子素子： 薄膜トランジスタ（TFT）	低解像度の静止画用液晶パネルに採用される。 高解像度または動画に対応した液晶パネルに採用される。 現在主流の液晶パネル方式。

## 2.2 TFT 液晶パネルの構造

液晶パネルは、表示する画像によって各画素の光の透過率を変化させる役割をし、使用者は液晶パネルを通過してきた光を見て画像を認識する。その動作を理解するために、液晶パネルの画素の構造を Fig. 2-1 に示す [29], [30]。通常、バックライトと呼ばれる光源を使って、液晶パネルの背面から白色光が照射される。液晶パネルは、背面から与えられる白色光から様々な色、輝度を作り出して正面に表示する。液晶パネルの構造は、ガラスでできたカラーフィルタ (CF) と薄膜トランジスタアレイ (TFT アレイ) に液晶が挟まれて、その両面に偏光板が貼り付けられて形成される。カラー表示の場合には各画素を 3 色かそれ以上に分割し、それぞれをサブピクセルと呼ぶ。2 枚のガラスに挟まれた液晶層は、各画素、各サブピクセルごとに仕切られてはおらず、それぞれの位置に対応するカラーフィルタと TFT アレイによって、各画素、各サブピクセルの位置が定義される。

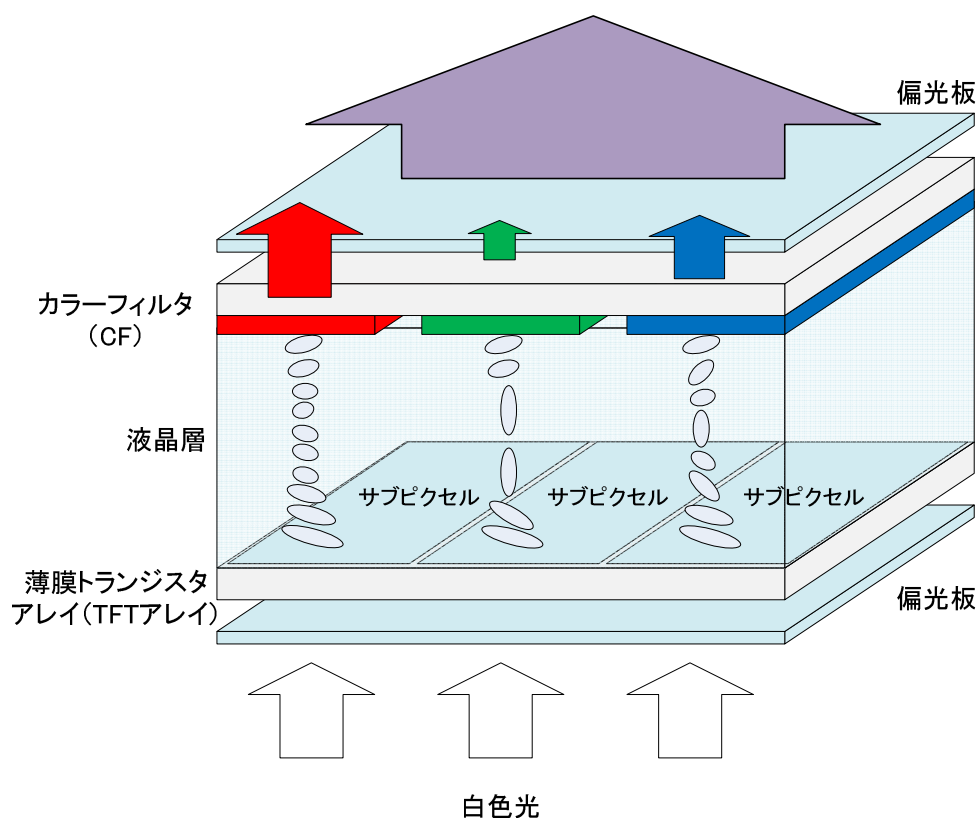


Fig. 2-1: 液晶パネルの画素の構造

Fig. 2-1 では、赤、青、緑の 3 色のサブピクセルがそれぞれの色の光の透過率を制御し、合成された色を正面から表示するところが表されている。黒を表示する場合には、全てのサブピクセルの透過率が最小になるよう制御し、白であれば全てのサブピクセルの透過率が最大となるように制御する。3 色のサブピクセルの透過率に差をつけることで任意の色を合成することができる。

液晶分子は、常温で液体のような流動性を持つと同時に誘電率と光の屈折率に結晶のような異方性を持つ。外部から液晶分子に電界をかけると、誘電率を変えながら液晶分子の配向が変化し、同時に屈折率も変化する。液晶パネルでは、各サブピクセルの液晶にかかる電界を TFT アレイによって操作し、対応するサブピクセルの液晶分子の配向を変化させて屈折率を制御する。屈折率を変化させることで、2 枚の偏光板を通る光の量すなわち透過率を制御する。

サブピクセル単位で液晶パネルの透過率を制御するために、TFT アレイ上には電界をかけるための回路が、カラーフィルタ上に配列されるサブピクセルと対になるように配列される。 $n$  行× $m$  列のサブピクセル数をもつ液晶パネルの TFT アレイの構造を、Fig. 2-2 に示す。液晶パネルのサブピクセルは、TFT アレイ上のスイッチの役目をするトランジスタ、TFT アレイ上の容量、TFT アレイと対向電極から成る液晶層とで構成される。TFT アレイ上の  $m$  本のデータ線と  $n$  本のゲート線によって、液晶パネルの外部から全サブピクセルに信号を与えることができる。外部からの信号によって、サブピクセルには任意の画素電位が与えられ、その画素電位に応じて液晶層に電界がかかるようになっていく。対向電極は透明電極を使ってカラーフィルタ (CF) または TFT アレイ上に設けられて、液晶層にかかる電界は、この対向電極と TFT アレイの画素電位との電位差によって決められる。例えば、Fig. 2-2 で一番上の行に位置する  $m$  個のサブピクセルに所望の電圧を設定するときには、各データ線にそれぞれ設定したい電圧を与え、次にゲート線 1 にトランジスタがオン状態になる電圧を与えて各サブピクセル内の電圧をデータ線と同電位にし、その後ゲート線 1 をトランジスタがオフ状態になる電位に戻す。以上の単純な手順によって 1 行目の画素に所望の電圧を設定することができる。このときゲート線 1 につながっている画素以外のトランジスタは全て終始オフの状態であり、データ線の電圧が変更してもその 1 行目以外の画素は影響を受けない。2 行目以降の画素の制御についても、トランジスタをオン状態にするための電圧を与えるゲート線を変える以外は全く同様の手順で画素に電圧を設定することができる。上記の手順で各画素に所望の電圧が書き込まれた後も、電圧すなわち光の透過率は画素の容量によって一定期間保持される。一般的には 16-20 ms ごと、早いものだと 4-5 ms ごとに画素の電圧値が設定しなおされる。

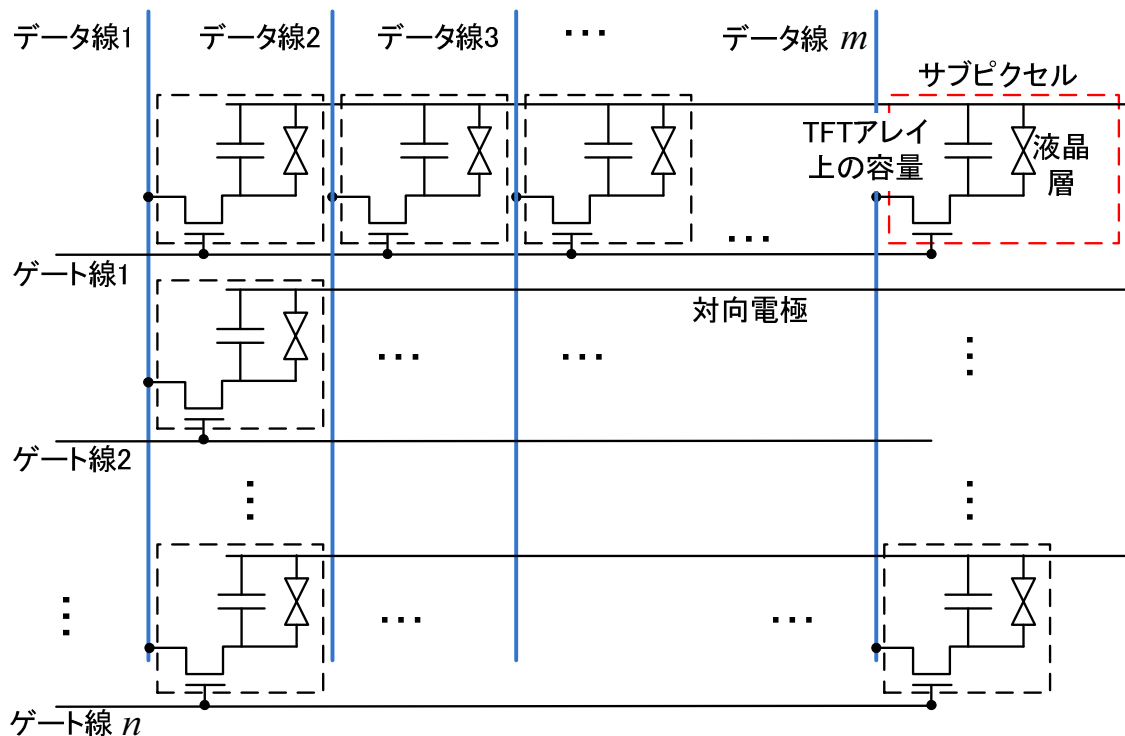


Fig. 2-2: TFT アレイの構造

液晶パネルと外部駆動回路とのインターフェースは TFT アレイ上の金属電極によって行われる。最も単純な設計では、データ線、ゲート線、対向電極を全てそのまま外部の信号線と接続して各画素を制御する。しかし、この設計では画素数が増えるに従って電極の数が莫大な数になってしまうため、薄膜トランジスタを使ってガラス上にマルチプレクサやシフトレジスタを設けて、外部からの一本の信号線を複数のデータ線やゲート線に割り当て電極数を削減する。Table 2-2 に、シフトレジスタを搭載する液晶パネルの外部信号の例を示す。

ゲート線の実行は、ゲート線用シフトレジスタを使って、ゲート線 1 からゲート線  $n$  までを  $V_{\text{クロック 1}}$ 、 $V_{\text{クロック 2}}$  を使って移動することで行われる。最初に  $V_{\text{スタート}}$  パルスが外部から与えられ、その後はクロック信号を  $V_{\text{クロック 1}}$ 、 $V_{\text{クロック 2}}$  に与えるごとに列がシフトする。このように、ゲート線の本数  $n$  が大きい液晶パネルにおいても、TFT アレイ上にシフトレジスタ回路を設けることで、必要な外部端子数を減らすことができる。

データ線においては、外部に出ているアナログ信号線は、GREEN, RED, BLUE だけで、それらがデータ線用シフトレジスタによって各データ線に分配される。H クロック 1, H クロック 2 を外部から与え、それらの動きに同期してデータ線の電圧を変化させることで、選択されているゲート線上の各画素に対して所望の電圧が与えられる。

Table 2-2: シフトレジスタを搭載した液晶パネルの外部信号例

番号	信号名	信号説明
1	対向電極	液晶と画素内容量に与えられる共通電位
2	Hクロック 1	データ線用シフトレジスタのクロック
3	Hクロック 2	データ線用シフトレジスタのクロック
4	Hスタート	データ線用シフトレジスタのスタートパルス
5	GREEN	緑色用のデータ信号
6	RED	赤色用のデータ信号
7	BLUE	青色用のデータ信号
8	Vクロック 1	ゲート線用シフトレジスタのクロック
9	Vクロック 2	ゲート線用シフトレジスタのクロック
10	Vスタート	ゲート線用シフトレジスタのスタートパルス
11	VSS	シフトレジスタ用電源
12	VDD	シフトレジスタ用電源

以上、液晶パネルの構造について記述してきた。液晶パネルは、Fig. 2-3 に示すように TFT アレイ、液晶層、カラーフィルタ、偏光板の 4 つのサブシステムから構成される。ガラスでできた TFT アレイとカラーフィルタに液晶が挟まれた構造で、各サブピクセルの屈折率と 2 枚の偏光板によってカラーフィルタを透過する光の量を制御して所望の色を作り上げる。TFT アレイにはサブピクセルごとに画素回路が設けられ、シフトレジスタ等の周辺回路と協調して各画素の液晶にかかる電圧を制御する。TFT アレイには外部電気信号とのインターフェースとなる電極も設けられている。このように電気信号によって画像を映し出す液晶パネルは、光と電気という異なる技術が融合したシステムである。次節では、液晶パネルへの要求からサブシステムの仕様を決定するまでの設計工程について述べる。

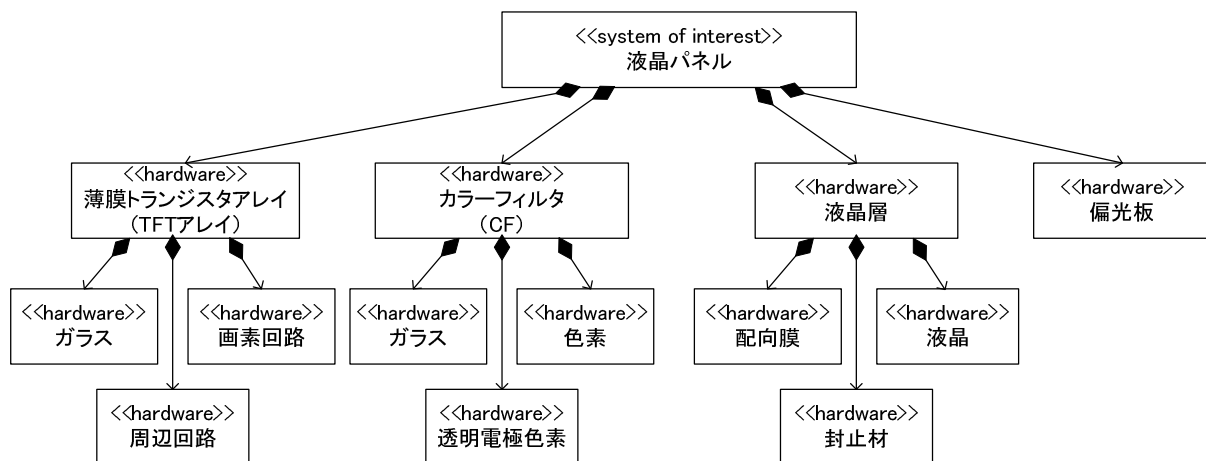


Fig. 2-3: 液晶パネルのブロック定義図

## 2.3 液晶パネルへの要求とサブシステムの仕様決定

第 1 章で前述したように、使用用途や外部環境によって、液晶パネルへの要求は異なる。液晶パネルへの要求は、外形と重量、画素、画質、電気信号特性、使用環境への耐性、寿命に分類される。もちろん、要求にはコストや供給性なども含まれるが、ここでは液晶パネルの性能に関わる要求に絞って議論を進める。

外形と重量に対する要求としては、モバイル機器に組み込まれる液晶パネルは、使用者が持ち運びやすく、手に持って操作がしやすい大きさで重さであることが望まれる。一方で、家電用の液晶ディスプレイでは、小型から大型まで様々な大きさの液晶パネルが使われる。

画素と画質に対しては、医療用ディスプレイのように微妙な陰影を正確に表示する要求のある製品は、画素数、コントラスト比、表示色数、光透過率、色再現性についての仕様値が重要となる。近年では、モバイル機器で鮮明な動画像を表示させたい要求も高く、画素数、解像度、コントラスト比、応答時間、残像消失時間などの仕様を、要求に応じて決定することが重要となる。視野角は一般的には広い方が良いとされるが、銀行の ATM のように使用者以外への情報の漏洩を嫌うような場合には、むしろ視野角の仕様値を小さくする必要がある。

電気信号特性は、外部から液晶パネルを駆動するための信号と、液晶パネルとのインタフェースを定義するものである。信号の種類、電圧範囲、タイミング、入出力インピーダンス、消費電流量が仕様として決まっていなければ、液晶パネルを正しく駆動することができない。液晶パネルがバッテリーで駆動される場合には、一回の充電で少しでも長時間の利用が可能となるような設計が求められ、消費電流量は重要な仕様の一つと

なる。また、信号の電圧範囲として、液晶パネルの駆動に様々な電圧値が必要な場合には、駆動回路に多くの電源回路が必要となる。結果、液晶パネル自体が小型でも、液晶パネルを組み込んだ製品を小型にすることが難しくなるため、モバイル製品では多くの電圧値が必要な液晶パネルは好まれない。

使用環境耐性への要求は使用用途に応じて変化し、保存温度範囲、動作温度範囲、湿度、振動、衝撃と言った仕様項目で定義される。車載用、航空機用の液晶パネルでは、屋内の利用が想定される家電用液晶パネルよりも、温度範囲、湿度、振動、衝撃などへの耐性に高い水準が求められる。

寿命への要求は、長期間利用されることが想定されない製品に対しては、あまり重要にはならないが、産業品のように長期間利用することが期待されている製品に利用される場合には、MTTF(Mean Time To Failure)を定義する必要がある。医療用ディスプレイでは、経年変化によるわずかな画質の劣化も問題となるため、長寿命への要求が強く、長いMTTFを望むことはもちろん、定期的な校正を求められることもある。

以上で示した、液晶パネルへの要求から定まる仕様項目例を Table 2-3 に示す。液晶パネルの設計者は、品種ごとに異なる様々な要求仕様に対応しなければならない。液晶パネルをシステムとして考えたとき、システムへの要求仕様からアーキテクチャを選定し、それに従ってサブシステムの仕様を決定する必要がある。ここで、液晶パネルのアーキテクチャが頻繁に変化することはないと仮定し、議論をサブシステムの仕様決定に集中する。

Table 2-3 で、外形と重量、画素に分類される仕様項目は、他に分類される仕様項目とトレードオフの関係をもって設計されるというよりも、利害関係者から与えられた制約条件として取り込まれる。画質に含まれる仕様項目は、液晶パネルの光学的な特徴を表し、電気信号特性に含まれる項目は、液晶パネルの電氣的な特徴を表している。

液晶パネルの入出力の様子を理解するために、Fig. 2-4 に TFT 液晶パネルの内部ブロック図を示す。Fig. 2-4 には、TFT 液晶パネル以外に画像情報、バックライト、使用者とが示されている。液晶パネルは、バックライトからの光を入力として、液晶パネルを透過した光を出力とする。このとき、画像情報を電圧として液晶パネルに入力して、その入力によって光の透過率が制御される。液晶パネルの設計では、こうした光学的な仕様と電氣的な仕様を満たすように、サブシステムの仕様を決定しなければならない。

Fig. 2-4 をもう少し詳しく見ると、バックライトから液晶パネルへ入力された光は、偏光板、TFT アレイ、液晶層、カラーフィルタ、偏光板を通過して外部へ出力されていることがわかる。ここで、偏光板とカラーフィルタは、入力も出力も光だけであり、光学的なシステム仕様からサブシステム仕様を直接的に決定することができる。例えば、カラーフィルタの仕様は、表示色数や色再現性と光透過率から色素の種類や色素の厚み



が決まる。偏光板の仕様も、視野角や光透過率のように、システムの光学的な仕様から決定する。

一方、TFT アレイと液晶層の入出力には、光学的な要素だけでなく、電圧、電荷、電界といった電氣的な要素も存在している。そのため、TFT アレイと液晶層の仕様決定には、光学的な振る舞いと電氣的な振る舞いとを、合わせて考慮する必要がある。

Table 2-3: 液晶パネルの仕様項目

分類	仕様項目
外形と重量	寸法
	重量
画素	画素数
	解像度
	カラー配列
画質	コントラスト比
	表示色数
	応答時間
	視野角
	光透過率
	残像消失時間
	色再現性
電気信号特性	信号電圧範囲
	信号タイミング
	消費電流量
	信号種類
	入出力インピーダンス
使用環境	保存温度範囲
	動作温度範囲
	湿度
	振動
	衝撃
寿命	MTTF

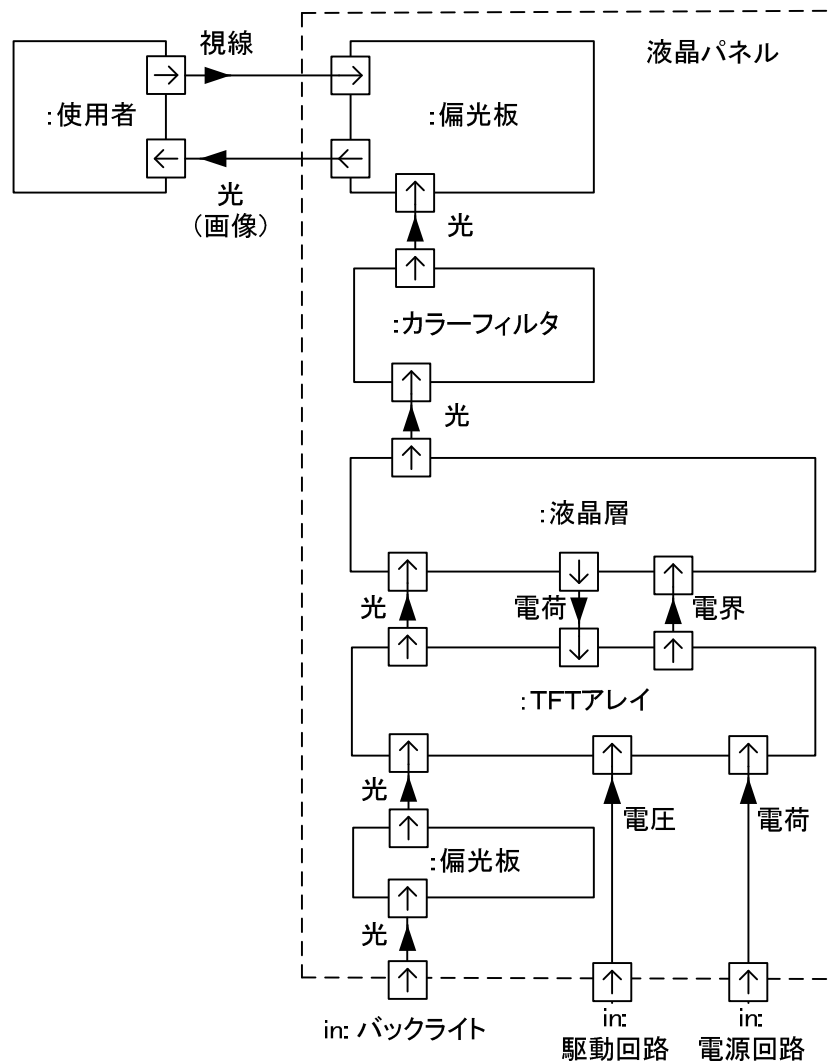


Fig. 2-4: TFT 液晶パネルの内部ブロック図

TFT アレイに外部から入力される電圧信号に応じて、TFT アレイから液晶層へ出力される電界が変化する。液晶層内の液晶分子の配向は、TFT アレイからかけられる電界の大きさに応じて変化し、液晶層の光の屈折率と誘電率は液晶分子の配向によって決定される。液晶層の誘電率、すなわち液晶層の容量値の変化は、TFT アレイ上の容量と液晶層の容量とで分配する電荷量に影響を与え、結果として画素電圧を変える。そして変化した画素電圧に応じて、液晶分子は再び配向を変化させる。このような、TFT アレイと液晶層とが、互いに電氣的に依存関係を持っている様子を、Fig. 2-4 から見る事ができる。

従来、液晶パネルの設計では、液晶層の誘電率と屈折率とを外部電圧の関数として表したモデル、すなわち電気と光学とを統合した、液晶分子の電気光学統合モデルを利用されている。液晶分子の電気光学統合モデルを使うことで、電氣的な振る舞いと光学的な振る舞いをもつ液晶パネルの要求仕様から、サブシステムの仕様へと展開することが可能となる。TFT アレイと液晶層との間は、電気モデルとして両者の振る舞いを解析し、そこで求められた TFT アレイの画素電圧値を使って、液晶層の透過率を電気光学統合モデルに基づいて算出する。

以上のように、液晶分子の誘電率と屈折率を外部電圧の関数とする電気光学統合モデルで表すことで、液晶パネルの要求仕様から、サブシステムの仕様決定が行われている。液晶パネルの設計者は、液晶層の振る舞いを電気モデルで表すことで、TFT アレイと合わせて電気回路シミュレーション上での設計・解析を可能としている。さらに、シミュレーションで TFT アレイ上の画素電圧を求めることによって、液晶層の屈折率を算出することができる。液晶層の屈折率が求まると、偏光板、カラーフィルタ、TFT アレイの光学的特性と合わせることで、液晶パネルの光学的な振る舞いを解析することができる。

液晶パネルの品種対応において、TFT アレイの回路設計と、液晶層に使われる液晶材料の開発は必須であり、TFT アレイと液晶層とを電気シミュレータに取り込んで解析、設計が行われている。ところで、TFT アレイにも電氣的だけでなく、光の透過率という光学的な要求が与えられるのだが、TFT アレイの透過率は、TFT アレイ上の回路面積が占める割合によって決定される。TFT アレイ上の配線、トランジスタ、容量を大きくすることで電氣的な性能を高めようとする、光を透過しない回路面積の割合が大きくなり、光の透過率が下がってしまう。液晶パネルの解像度が高くなると、TFT アレイの回路面積への制約は大きくなるため、シミュレーションを用いて、効率的に最適な TFT アレイの設計をすることが今後ますます重要となる。

## 2.4 現状の液晶パネルの製造工程

前節で述べたように、液晶パネルの要求仕様はサブシステムである、TFT アレイ、液晶層、カラーフィルタ、偏光板の仕様として設計が行われる。当節では、現状の液晶パネルの製造工程における、サブシステムシステムの検証工程、サブシステムからシステムへの統合、そしてシステムの検証工程がどのように行われているかを記述する。

サブシステムからシステムへ統合される過程と、そこでの検証工程を簡単に見るために、Fig. 2-5 に TFT 液晶パネルの製造工程を示す。液晶パネルを製造する工程は、カラーフィルタを製造する工程、TFT アレイを製造する工程、それらと液晶層材料とを合わせ偏光板が貼り付けられる前の状態の液晶パネル（本論文ではセルパネルと呼ぶ）を製

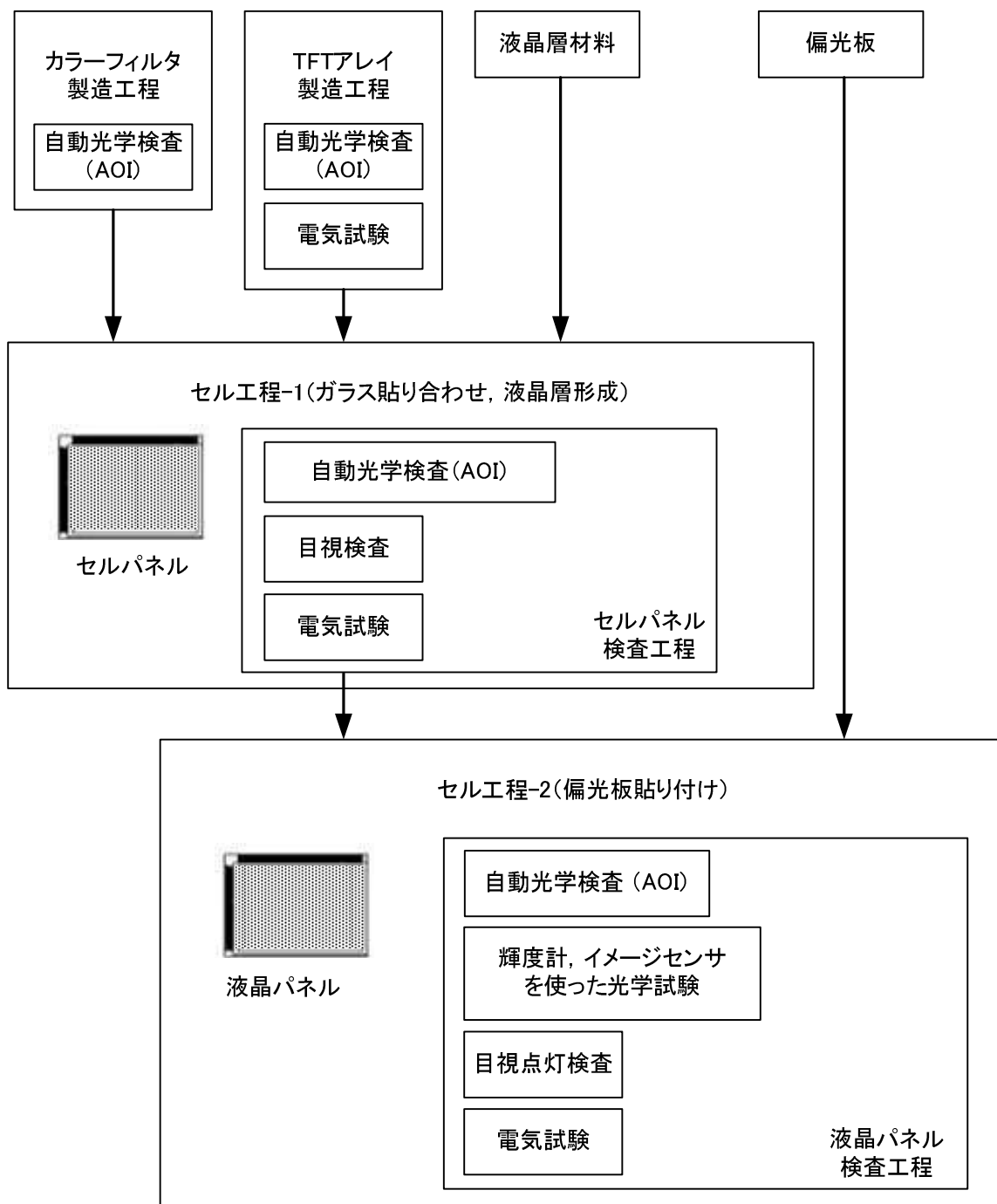


Fig. 2-5: 現在の TFT 液晶パネルの製造工程

造するセル工程-1 (Fig. 2-5 中のガラス貼り合わせ, 液晶層形成の工程) と, 偏光板を貼り合わせ液晶パネルを製造するセル工程-2 (Fig. 2-5 中の偏光板貼り付けの工程) とから構成される. ここで, カラーフィルタと TFT アレイは, サブシステムの状態で既にシステムに必要な機能を備え, セル工程-1 の前に各種試験と検査が行われる. 一方, 液晶層はセル工程-1 (ガラス貼り合わせ, 液晶層形成) が終わるまでは, 液晶層に注入される材料にすぎない. そのため, 液晶層に関わる仕様の検査をサブシステムの状態, つまり液晶層材料の状態で行っても, 液晶層の機能を見るという意味では不十分である.

セルパネルの検査工程では, セルパネルの画質検査を目視点灯検査で行い, 不良パネルを廃棄またはリペアして, 廃棄される偏光板を削減している. ここで, セルパネルの状態を目視点灯検査を行うには, セルパネル以外に検査用の偏光板が必要となる. 製品の偏光板よりも安価な偏光板を検査用に貼り付ける場合と, 点灯検査装置に偏光板を用意して, 検査時に装置に付属した偏光板でセルパネルを挟む場合とがある [31], [32]. 前者では, 検査用の偏光板の部材と貼り付けのコストが無駄になること, 検査用の偏光板の欠陥も検出してしまうこと, 偏光板貼り付けの回数が増えることによってガラスに傷がつくリスクが高まり歩留まりが低下してしまうことが課題となる. 後者では, 偏光板を装置内に持つための装置費の増大, 検査用の偏光板自体による装置費用の増大, 検査装置が持つ偏光板の欠陥も画質検査で検出してしまうという課題がある. また, セルパネルの状態では防護用のフィルムがガラス面についている場合もあり, 保護用のフィルムのついたセルパネルの点灯検査では, フィルムの反射やムラによって判断が難しくなるという課題もある. こうした課題は, 偏光板を貼り付ける前のセルパネルに, 偏光板が持つ機能を含んだ検査を行うために生じている.

以上で, カラーフィルタ, TFT アレイ, 液晶層, 偏光板を統合して, システムである液晶パネルを製造する過程を示した. 続いて, 現在の液晶パネル製造工程における, サブシステム・システムレベルでの仕様検証方法がどのように行われているのかを記述する.

TFT アレイに対する製造工程における検証には大きく自動光学検査 (Automatic Optical Inspection: AOI) と電気試験とがある. AOI では, ガラス上に回路が正しく印刷されているかをイメージセンサによって検査し, パターン幅が設計通りか, 短絡, 断線, 異物が無いかといった外観からわかる欠陥や異常の検出が行われる. 電気試験ではガラス上の周辺回路, 画素回路を実際に動作させながら消費電流量の測定, 画素の電圧保持特性, シフトレジスタの出力タイミングとパルス幅を測定し, TFT アレイの仕様検証を行う. TFT アレイの製造工程向け Entity Vee モデルを Fig. 2-6 に示す.

AOI で欠陥や異常が検出されると, 直接的な問題起因となっているプロセスが特定しやすいため, AOI は, 欠陥検査としてもプロセスモニタリングとしても非常に効果的で, 様々な製造工程で利用されている. しかしながら, TFT アレイは, 半導体層にドーブした不純分の濃度や, 外部からは見えない内層におけるゴミなど, 外部からの光学検査で

は見つけにくい欠陥や異常も少なくない。そのため、直接的に TFT アレイ上の回路の機能を試験することができる電気試験も行われている。

TFT アレイの状態で見つかり、レーザーを利用して欠陥画素をリペアする場合もある。主なリペアとしては、ショートしたパターンの切断や、欠陥画素を焼いて常に黒い画素にすることがあげられる。後述するが、常に黒い欠陥（暗点）に対する液晶パネルの不良基準は、常に白い点（明点）の不良基準に比べて緩く、暗点は液晶パネル上に複数個あっても良品の液晶パネルとして判断される場合が多い。

このように、検査は工程の早い段階であればあるほど有益である。不良パネルを早くに廃棄して後半の工程での部材の無駄を防ぐだけでなく、リペアや製造工程内でのフィードバックによって、製造工程の歩留まりを高めることも可能となる。

カラーフィルタに対する検証も、TFT アレイと同様に AOI が利用される。AOI によって、カラーフィルタのパターンに異常がないか、異物や突起などの欠陥が無いかを検査する。カラーフィルタの製造工程向け Entity Vee モデルを Fig. 2-7 に示す。TFT アレイと同様、AOI は後工程に不良カラーフィルタの流出を防ぐという役割に加えて、リペアや工程の監視としても有効に利用される。

液晶層は、TFT アレイ、カラーフィルタに液晶材料をインテグレーションさせて形成される。液晶材料としての受け入れ検査は、TFT アレイやカラーフィルタのように、他

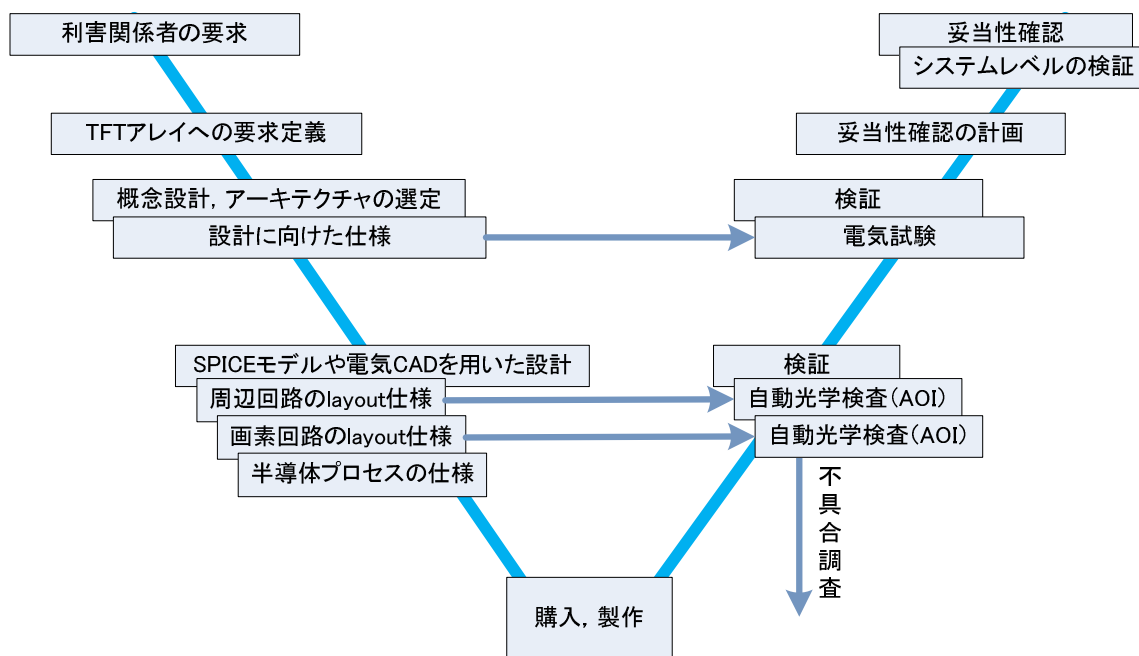


Fig. 2-6: TFT アレイの製造工程向け Entity Vee モデル

のサブシステムとインテグレーションされる前に機能の検査を行うことはできない。実際の液晶層の機能的な検証はサブシステムを統合して、セルパネルや液晶パネルになってから行われる。

偏光板も同様に、システムに統合して液晶パネルとなってから機能が検証される。偏光板は、光を偏光する機能だけでなく、保護フィルム、広視野角を実現するための光学フィルムなど様々なフィルムを統合している場合が多く、液晶パネルの部材の中で高価な部材である。そのため、偏光板のコスト削減はもちろん、偏光板を無駄にしないためのプロセスの改善は常に望まれている。

以上のように、製造工程において仕様検証が行われたサブシステムを統合して、セルパネルおよび液晶パネルの状態、システムレベルでの仕様検証が行われる。システムレベルの検証では、外形、画素や画質、電気信号特性が検査される。特に、液晶層はセルパネルや液晶パネルの状態ですべて機能を有するため、液晶層の機能が関係する要求仕様の検証は、システムレベルで行わなければならない。システムである液晶パネルへの要求仕様とそれに関連して仕様が決まるサブシステムを Table 2-4 に示す。Table 2-4 より、液晶層が多くのシステムレベルでの要求仕様に関わっていることがわかる。特に、画質と使用環境、寿命における液晶層の寄与は大きく、これらの分類に属する全ての仕様項目に、液晶層の仕様は関連している。

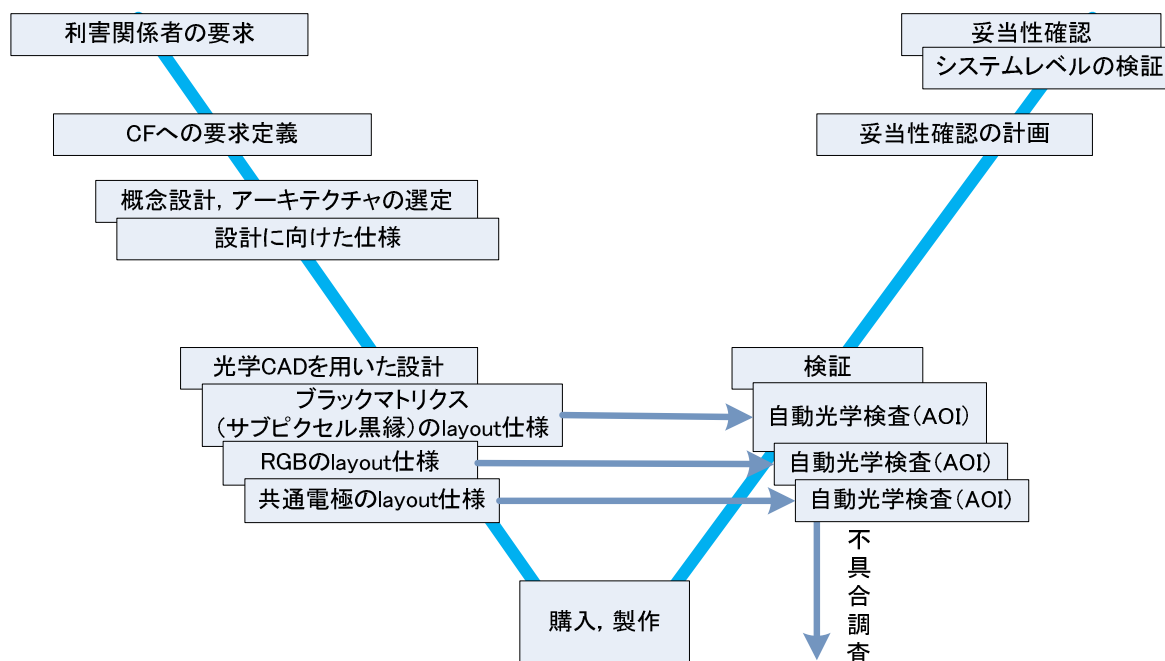


Fig. 2-7: カラーフィルタの Entity Vee モデル

システムレベルでの画質の検証では、液晶パネルの代表点（例えば中心と四隅など）において輝度計やイメージセンサを利用して試験が行われ、代表点以外の画素に関しては主に目視点灯検査によって画質が均一であるか、特に画像欠陥が液晶パネル上に無いかを検査される。目視点灯検査の詳細は次節で述べる。

システムレベルでの使用環境は、検査にコストがかかることや、液晶パネルに過度なストレスがかかることを嫌って、設計で保証される場合が多い。その中でも、温度環境に対する耐性は、製造工程で実際に負荷を与えて検査される場合もある。ただし、動作温度範囲に対する環境検査は、常温以外の状態では電気試験のみが行われ、画質検査まで行う場合は少ない。たいていは、高・低温環境下で負荷を与えた後、温度を常温に戻した状態で、目視による点灯検査は行われる。

寿命も環境耐性と同様に、設計で保証される場合が多い。液晶パネルが、信頼性の高い用途に利用される場合には、**Burn-in** 試験（電圧や温度を通常使用状態よりも高くした加速試験）によって初期不良のある液晶パネルを除外することで **MTTF** を保証する。

外形、重量、画素に関する仕様検証は **AOI** や設計で保証され、電気信号特性は、電気試験によって回路が正常に動作するか、消費電力が設計通りかが検証される。



Table 2-4: 液晶パネルの要求仕様とサブシステムの例

分類	仕様項目	TFT アレイ	液晶層	CF	偏光板
外形と重量	寸法	✓	✓	✓	✓
	重量	✓	✓	✓	✓
画素	画素数	✓		✓	
	解像度	✓		✓	
	カラー配列			✓	
画質	コントラスト比	✓	✓	✓	✓
	表示色数	✓	✓		
	応答時間	✓	✓		
	視野角	✓	✓		✓
	光透過率	✓	✓	✓	✓
	残像消失時間		✓		
	色再現性	✓	✓	✓	✓
電気信号特性	信号電圧範囲	✓			
	信号タイミング	✓			
	消費電流量	✓			
	信号種類	✓			
	入出力インピーダンス	✓			
使用環境	保存温度範囲	✓	✓	✓	✓
	動作温度範囲	✓	✓	✓	✓
	湿度	✓	✓	✓	✓
	振動	✓	✓	✓	✓
	衝撃	✓	✓	✓	✓
寿命	MTTF	✓	✓	✓	✓

以上、液晶パネルの製造工程における、サブシステム、システムレベルでの仕様検証の流れを記述した。サブシステム、システムの関係及び各レベルでの検証方法を、Fig. 2-8に液晶パネルの Architecture Veeとしてまとめる。液晶層は、セルパネルや液晶パネルの状態から始めて機能を有するため、仕様検証はサブシステムレベルではなく、システムレベルで目視点灯検査やイメージセンサ・輝度計によって行われることが、Fig. 2-8に示されている。

次節では、システムレベルでの仕様検証で重要となっている目視点灯検査について、その検査内容と、目視点灯検査がもつ課題について述べる。自動化が進む液晶パネルの製造工程の中で、画質検査は依然として自動検査による置き換えが難しい工程として人の目視によって検査が行われている。目視点灯検査に費やされる人件費と、効率的に利用できない検査結果は、液晶パネルメーカーが競争力のある製品を製造する妨げとなる。

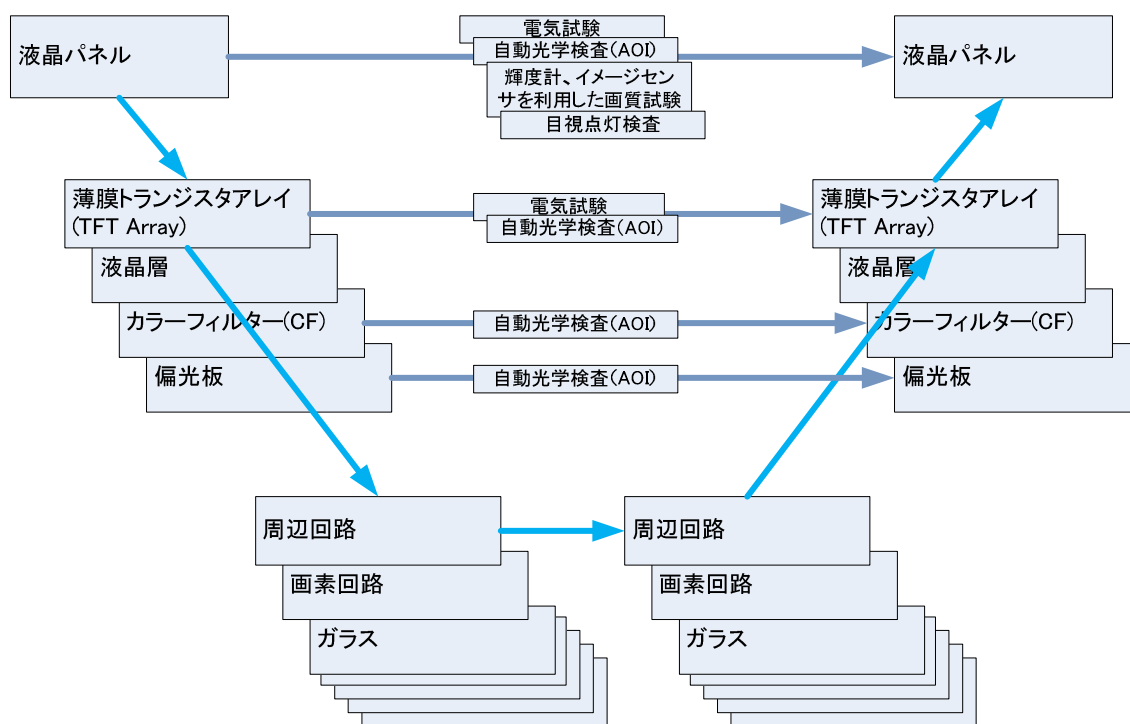


Fig. 2-8: 液晶パネルの Architecture Vee

## 2.5 目視点灯検査

### 2.5.1 目視点灯検査の検査条件と判断基準

目視点灯検査は、製造された液晶パネルの中から、画質が仕様を満たしていない不良パネルを検出することを目的とする。特に、液晶パネル全体の画質の均一性を確認することによって製造工程起因の画像欠陥を検出して、画像欠陥を含む不良液晶パネルを後工程に流出することを抑える役割を果たしている。

目視点灯試験では Fig. 2-9 に示されるパターンを代表に、10-20 程度のパターンを表示することで、複数ある欠陥モードの検出感度を上げている [33]。例えば、輝点と呼ばれる常に明るい画素を見つけるには Fig. 2-9 左上の全黒パターンが適し、Fig. 2-9 左下や下中央のようなパターンでは隣接する画素間の短絡を見つけるのに有効である。

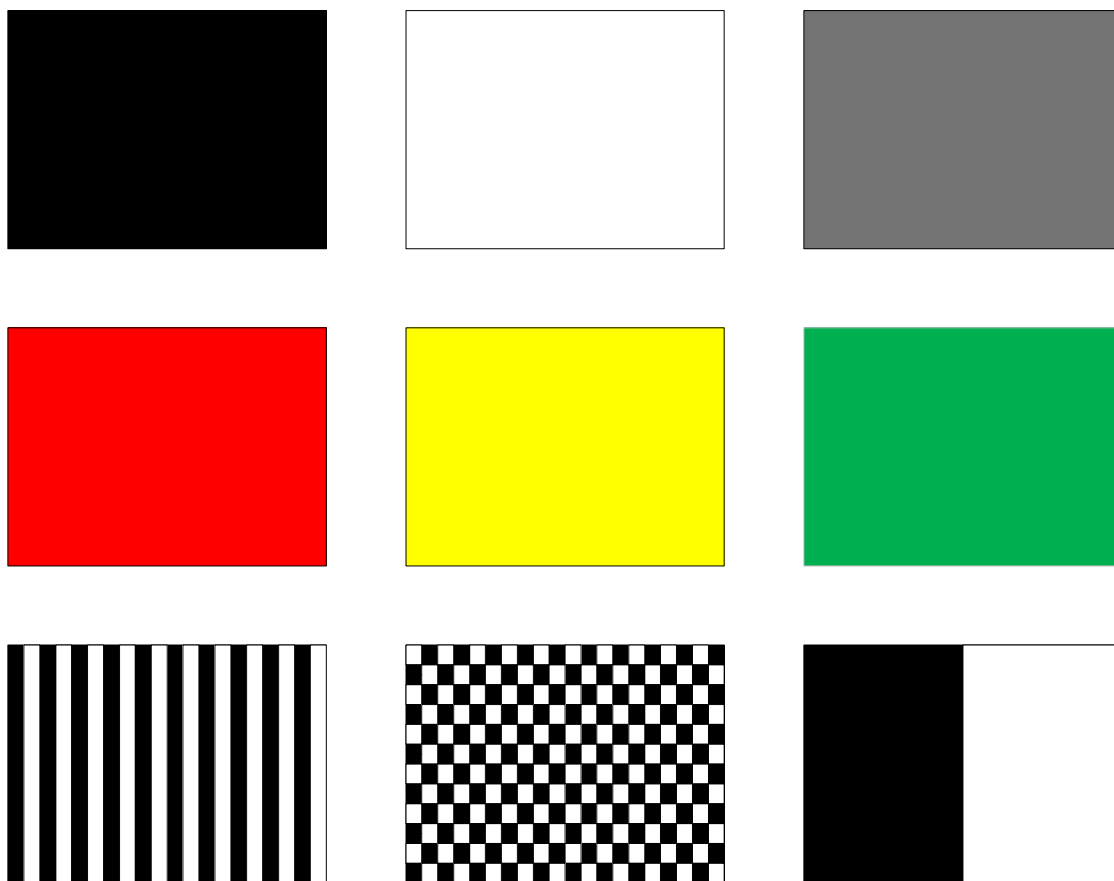


Fig. 2-9: 目視点灯試験パターン例

液晶パネルの画質に関わる欠陥の仕様は点欠陥，線欠陥，面均一性欠陥（ムラ欠陥）を使って定義されることが多い．点欠陥は1画素単位での欠陥（Fig. 2-10 左）を表し，線欠陥は線状の欠陥（Fig. 2-10 中央），ムラ欠陥は複数画素にまたがる輝度の不均一性（Fig. 2-10 右）を示す．

点欠陥は明点，半明点，暗点などに分類され，さらに欠陥の位置ごとに分類された点欠陥の許容個数も定義される．例えば明点は他の点欠陥よりも許容される欠陥個数が小さく，同じ欠陥でもパネルの縁（Fig. 2-11 エリア 2）に位置する場合は中央に位置する場合よりも許容個数が大きくなる．エリア以外にも隣接した点欠陥のように点欠陥同士の距離が近い場合は厳しく判断されるように仕様が定義される場合もある．以上のような欠陥の種類，エリア，欠陥の許容個数といった不良パネルの定義は各液晶パネル製造メーカーによって様々で，各社が顧客満足と液晶パネルの歩留まりとのバランスをとり定めている．一般的に明点や線欠陥のように誰が見ても欠陥と断定できる場合は，欠陥が見られるエリアに関わらず許容個数は零個と定義される．一方で問題となるのが半明点やムラといった欠陥で，検査員や顧客それぞれの感覚の違いによって欠陥と認識するかの判断が異なり，その扱いも曖昧になってしまう．特にムラに関しては，10年以上もその曖昧さが問題視され続けている．次節ではムラに関するいくつかの研究を紹介する．

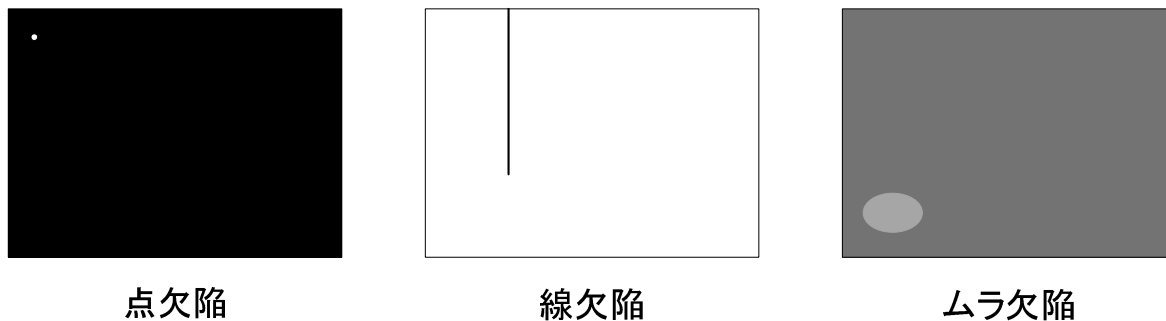


Fig. 2-10: 液晶パネル欠陥例

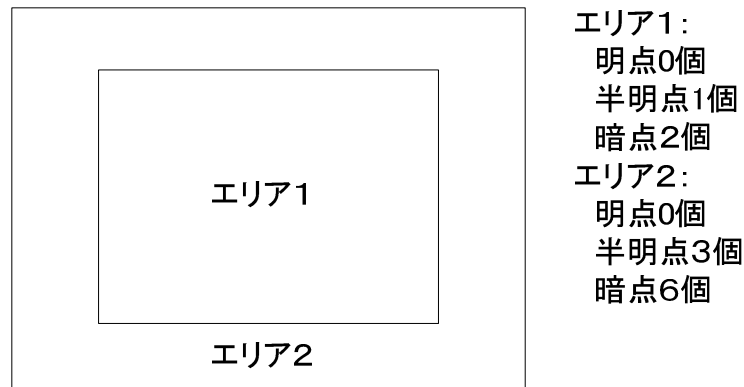


Fig. 2-11: 点欠陥のエリアと許容点欠陥数の例

## 2.5.2 曖昧な欠陥定義の難しさ

ムラ欠陥定義を標準化するための活動として SEMI(Semiconductor Equipment and Materials International)はムラに対する JND(Just Noticeable Difference: 検知限界)を提案している [34]. ムラの大きさ ( $d_{jnd}$ : major axis, ムラの長手方向の長さ [mm]) と画像を見ている人間と液晶パネルとの距離 ( $D$ : Distance, 距離[m]) との関数で式(2-1), 式(2-2)のように  $C_{jnd}$  (ムラ周囲の正常領域の輝度を 100%としたときにムラ部分を正常領域と弁別されるための輝度における最小差異 [%]) を表している.

$$C_{jnd}(D) = \frac{2.2K(D)}{(d_{jnd})^{\frac{1}{3}}} \quad (2-1)$$

$$K(D) = 0.2D^2 - 0.2D + 1 \quad (2-2)$$

ここで式(2-1)を求めるために 20 人の液晶ディスプレイ業界の専門家と 46 人の非専門家を使って実験が行われた. その実験の結果からは, ムラが小さくなると, ムラとムラ周囲との輝度差が大きくなければ人間が差を検知しないこと, 直径 2 mm の円状のムラを検知するために必要な輝度差は 1.75%であることが示された. また, 同じ実験結果で, 被験者によって  $C_{jnd}$  がバラついていることも示されている. 感度の高い人と低い人とで  $C_{jnd}$  に 2 倍から 3 倍程の差が実験結果から見られた.

大きさと輝度だけを考慮した SEMI のモデルに対して, 形状やムラの位置を考慮した  $C_{jnd}$  も研究されている [35], [36]. これらの研究では, ムラの形状や位置によって JND は大きく影響すると結論付けられている. 例えば Pei-Chia Wang et al.による, ムラの形状と  $C_{jnd}$  (論文中では VCT: Visual Contrast Threshold と表現されている) との関係を調査

した実験結果によると、 $C_{jnd}$  はムラの形状や位置に大きく依存し、SEMI が示したムラが小さくなると  $C_{jnd}$  が大きくなるという定性的な関係も、形状によっては反対になりうると述べている。

以上のように、ムラ欠陥を定義することは難しく、液晶パネル上にムラ欠陥があるかを目視で正確に判断することが非常に難しいこともわかる。

### 2.5.3 目視点灯検査を利用した現在の液晶パネル製造工程の課題

市場の拡大と要求の高度・多様化に対して、液晶パネルメーカーは設計・製造工程での様々な技術革新によってこれまで対応してきた。その中で、液晶パネルの製造検査工程では現在も人間の目視による検査が行われており、その革新に遅れをとっている。目視点灯検査には、検査員間の検査結果のばらつきや、同一検査員における体調や環境、習熟度による判定の差異、人件費による製造コストの上昇など様々な問題があげられている。液晶パネルの製造原価内訳の 10%程度を人件費が占めている。人件費において、目視による検査が占める割合は大きい。これは、ばらつきのある検査結果を補うために、目視点灯検査が複数回行われていることも原因となっている。

さらに、高・低温環境下での目視点灯検査は、常温環境下での検査に比べて大きくコストがかかる。そのため、多くの製造工程において、抜き取りまたは高・低温環境下で動作させた後、常温に戻してから検査が行われることがほとんどである。結果として、出荷されるパネルの多くは、高・低温環境下での動作を出荷前の検査で保証しきれていない。

設計工程では、液晶層の電気光学統合モデルを利用して、電気シミュレータ上で設計・解析が行われているが、製造工程では色見本に基づいて目視点灯検査による画質検査が行われている。この製造工程に設計工程との共通モデルを使った検査を導入することで、品種ごとに異なる液晶パネルの製造工程の試験・検査条件が、設計情報に応じて効率的に決定されることが可能になると期待される。また、製造工程における試験・検査結果を設計工程にフィードバックするときにも、共通のモデルに基づくパラメータ情報が使われることで、設計者が最新の製造工程の情報を効果的に利用できるようになると考えられる。

## 2.6 まとめ

以上、液晶パネルの構造、設計工程、製造工程の現状と課題をまとめた。液晶パネルは、TFT アレイ、カラーフィルタ、液晶層、偏光板という 4 つのサブシステムから構成される。液晶層の振る舞いは、電気的な要素と光学的な要素を同時にもつ。このことが、液晶パネルの光学的な機能を、外部からの電気信号による制御で実現させている。設計においては、液晶層の電気的・光学的な振る舞いを電気光学統合モデルで表現し、液晶層と TFT アレイとを統合して電気シミュレータによって解析が行われている。製造工程

において、液晶層はシステムレベルであるセルパネルや液晶パネルの状態に統合するまでその機能を確認できないため、システムレベルでの検証が非常に重要となる。

現状、システムレベルでの画質検証は主に目視点灯検査によって行われている。目視点灯検査について、これまで判定結果のバラつきと高い人件費、検査結果を前工程へのフィードバックや欠陥画素のリペア工程で効率的に利用できていないことが課題となっている。

次章では、液晶パネルの設計工程で利用されている液晶層の電気光学統合モデルの詳細を述べる。さらに、従来困難とされてきた液晶パネル上の画素容量の測定を実現することで、設計モデルである電気モデルに基づく製造工程での試験が可能となることを示す。

## 第3章 電気光学統合モデルに基づく液晶パネルの電気試験の実現

### 3.1 はじめに

液晶パネルの設計および解析では、液晶層の電気光学統合モデルに基づく電気回路シミュレーションが行われている。液晶パネルの動作は電気光学統合モデルで正しく模擬されることが知られている [14], [15], [16], [17] ため、設計された液晶パネルの動作試験をする際には、電気光学統合モデルに基づく試験を用いることが、検証方法としては妥当である。この試験を実現するには、液晶パネルの画素容量測定を行う必要がある。

本章では、液晶層の電気光学統合モデルについて述べた上で、画素容量を正確に測定するために開発した高感度画素容量測定装置 [37] とその測定原理を示し、この測定原理を用いた新たな液晶パネルの動作特性の試験方法（以下、Cell-E Test と呼ぶ）について述べる。さらに Cell-E Test を用いて実パネルの液晶層の電気光学統合モデルパラメータ抽出を行い、Cell-E Test が電気光学統合モデルに基づく液晶パネルの動作特性の評価方法として有効であることを示す。

### 3.2 液晶層の電気光学統合モデル

液晶パネルの各画素には、外部からの電気信号によって所望の電圧を与えることができ、TFT アレイが画素ごとに持つトランジスタと容量とによって、各画素の電圧は一定期間保持される。その保持されている電圧と、共通電極に印加されている電圧との電位差によって液晶に電界がかかる。異方性誘電体である液晶は、外部からかけられる電界、液晶の弾性、粘性に応じて配向を変化させ、その配向の動きによって液晶の誘電率が変化する。また、液晶は光の屈折率にも異方性をもち、電界に応じた配向の動きは光の屈折率も変化させる。液晶パネルでは、液晶層内の液晶の屈折率と、液晶層を挟む 2 枚の偏光板とによって各画素（カラーの場合はサブピクセル）の光透過率が決定する。液晶パネルの設計では、Fig. 3-1 が示すように電気的な入力である「電源回路からの入力電荷」、「駆動回路からの入力電圧」と、光学的な入出力である「バックライトからの入力光」、「液晶パネルからの出力光」とを統合して考えて、各サブシステム設計のための仕様を決定する必要がある。電気光学統合モデルは、液晶層の各画素の電気的な振る舞いを液晶容量で、光学的な振る舞いを液晶パネルの透過率で表現し、変数  $V_i(t)$  を定義して両振る舞いを統合して表し、SPICE などの電気回路シミュレータを使ってサブシステム設計のための仕様が決定されている。



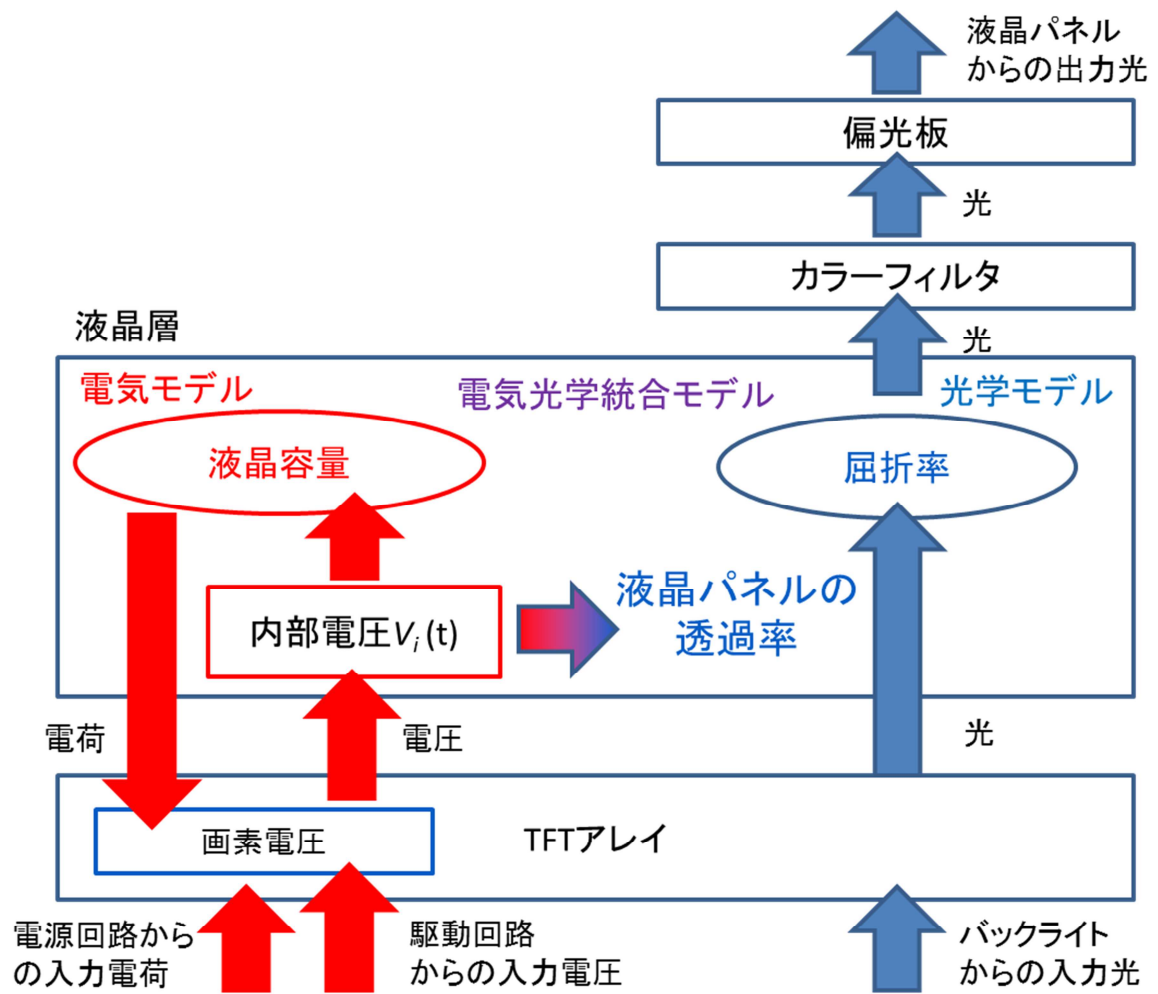


Fig. 3-1: 電気光学統合モデルに基づく液晶パネルの画素内の動作解析

以下では、電気光学統合モデルとして広く知られる Smet のモデル[13]を示す。Smet のモデルでは、各画素の液晶層内に整列する複数の液晶分子を、Fig. 3-2 に描かれているような 1 つの配向子で代表して液晶分子の振る舞いを表現する。TFT アレイから与えられる電界  $E$  に対する、液晶分子の弾性・粘性に応じた液晶分子の配向の変化を、配向子が電界と垂直な面となす配向の角度  $x$  で定義して表す。Smet のモデルでは、以下 3 つの液晶分子に作用する力を考慮して、各画素の液晶層の振る舞いが表現されている。

- 1) 液晶の弾性によって生じる力  $Kx$  ( $K$ は有効弾性定数,  $x$ は液晶分子が電界と垂直な面となす角度を表す): 液晶の弾性は液晶分子を電界に垂直な方向, つまり  $x = 0$  に引っ張る力を生む.
- 2) 液晶にかかる電界によって生じる力  $cE^2$  ( $c$ は定数,  $E$ は液晶分子にかかる電界を表す): 電界は液晶分子を電界に平行な方向にしようとする力を生む.
- 3) 液晶の粘性によって生じる力  $\gamma \frac{dx}{dt}$  ( $\gamma$ は有効粘性定数を表す): 液晶の粘性は液晶分子の動きを妨げる力を生み, 液晶分子の角速度に比例する.

ここでは, 慣性の影響は十分に小さいため液晶分子に作用する力に含まれていない. 上記の力は, 式(3-1)で表される状態で均衡する.

$$cE^2 = Kx + \gamma \frac{dx}{dt} \quad (3-1)$$

式(3-1)を解くと,  $\tau = \frac{\gamma}{K}$  を時定数とする 1次系システムで表現される式(3-2)が得られる.

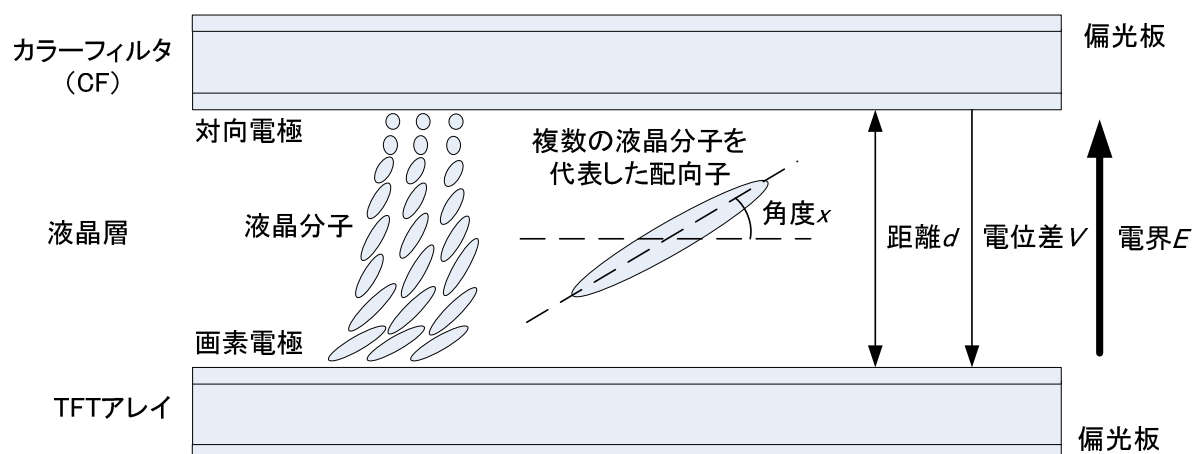


Fig. 3-2: 液晶パネルの画素内の液晶分子

$$x = \frac{\frac{cE^2}{K}}{s(s\tau + 1)} \quad (3-2)$$

式(3-2) は時定数  $\tau$  を，電気モデルである抵抗  $R_d$  と容量  $C_d$  を使って表現すると，液晶層内の液晶分子の振る舞いを電気モデルとして Fig. 3-2 のように表すことができる [17]. ここで， $V$  は外部から液晶分子に与えられた電圧を表し，電界  $E$  が液晶層の距離  $d$  使って  $V/d$  に置き換えられている， $C_{lc}$  は液晶容量の配向によって決まるため， $V_i(t)$  の関数としてあわらされる． $V_i(t)$  を求めるための時定数は， $\tau = R_d * C_d$  の低域フィルタで表されている．ここで，液晶パネルにおける液晶分子の時定数は一般的には 1 ms から 10 ms の間とされるが，1 ms 未満を実現した液晶パネルも論文では発表されている [38]. Fig.3-2 から  $V_i(t)$  は初期値を零としたとき式(3-3) のように解くことができる．

$$V_i(t) = \sqrt{V^2 \left( 1 - \exp\left(-\frac{t}{\tau}\right) \right)} \quad (3-3)$$

以上のように，画素の液晶層に電圧  $V$  が印加されると，液晶分子はその弾性と粘性とで決まる時定数から計算される内部電圧  $V_i$  に応じた配向の変化を起こす．異方性誘電体である液晶が配向を変化させると，画素からは液晶分子の誘電率が変化して見え，結果として画素内の液晶容量値も変化する．Fig. 3-3 では，液晶分子の配向が印加電圧  $V$  ではなく，内部電圧  $V_i$  によって決定され，印加された電圧に対して，液晶分子が時定数に従って徐々に変化し，最終的には印加電圧  $V$  によって決まる配向状態に収束することがあらわされている．このように，ある動特性をもって液晶層内の液晶分子はその配向を変化させて，最終的にはある静特性の状態に収束する．以下では，最初に液晶分子の静特性を表すモデルについて述べ，その次に動特性を表すモデルについて記述する．

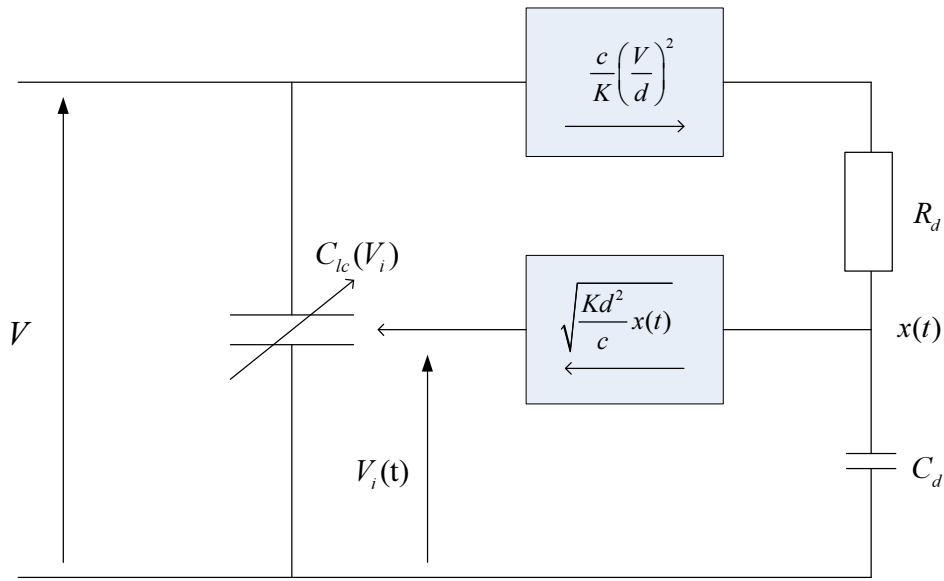


Fig. 3-3: 液晶層に対する印加電圧 $V$ と内部電圧 $V_i$ との関係

式(3-4)とFig. 3-4に、液晶分子に電圧を印加してから十分に時間のたった定常状態での電圧対液晶容量 $C_{lc}(V)$ の静特性（ $C$ - $V$ 特性）のモデルを示す。

$$C_{lc}(V) = C_{\perp} + \frac{2}{\pi} (C_{\parallel} - C_{\perp}) \arctan \left[ \frac{\alpha(V) + (\alpha(V)^2 + \delta^2)^{\frac{1}{2}}}{2} \right] \quad (3-4)$$

$$\alpha(V) = \frac{V - V_{tc}}{V_{mc}}$$

ここで、 $V_{tc}$ と $V_{mc}$ と $\delta$ はそれぞれ $C$ - $V$ 特性のカーブを決定する定数。 $C_{\perp}$ は液晶分子の配向が電界に対して垂直な状態での液晶容量、 $C_{\parallel}$ は液晶分子の配向が電界に対して平行な状態での液晶容量をそれぞれ表す。

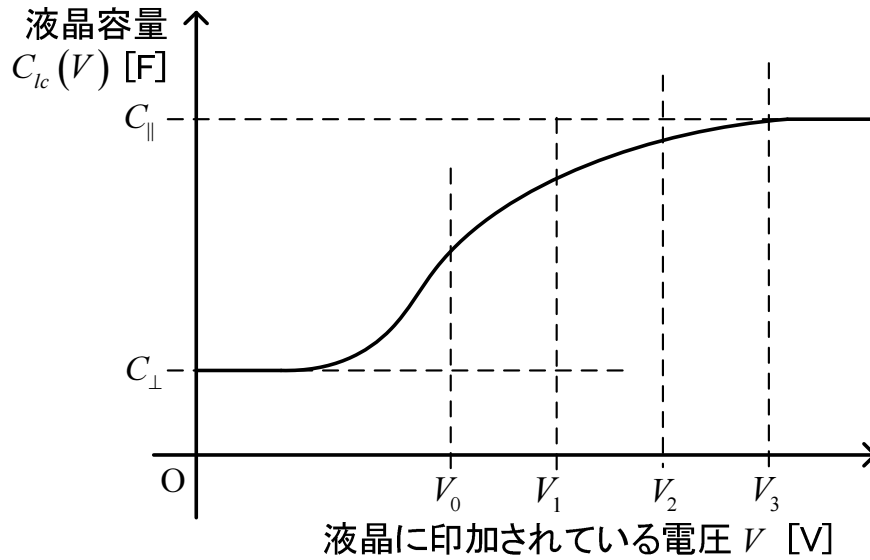


Fig. 3-4: 定常状態での電圧対容量 特性 (C-V特性)

電圧を印加してから定常状態に至るまでの過渡状態における液晶容量の特性，すなわち動特性のモデルは，式(3-4)の電圧  $V$  に内部電圧  $V_i$  の式(3-3) を代入することで以下の式(3-5) として得られる．

$$C_{lc}(V_i(t)) = C_{\perp} + \frac{2}{\pi} (C_{\parallel} - C_{\perp}) \arctan \left[ \frac{\alpha_i(t) + (\alpha_i(t)^2 + \delta^2)^{\frac{1}{2}}}{2} \right] \quad (3-5)$$

$$\alpha_i(t) = \frac{V_i(t) - V_{tc}}{V_{mc}}$$

液晶に電圧を与えてからの時間対液晶容量  $C_{lc}(t)$  の特性 (C-t 特性) をFig. 3-5に示す．各印加電圧で十分に経過した後の液晶容量は， Fig. 3-4の液晶容量と一致する．

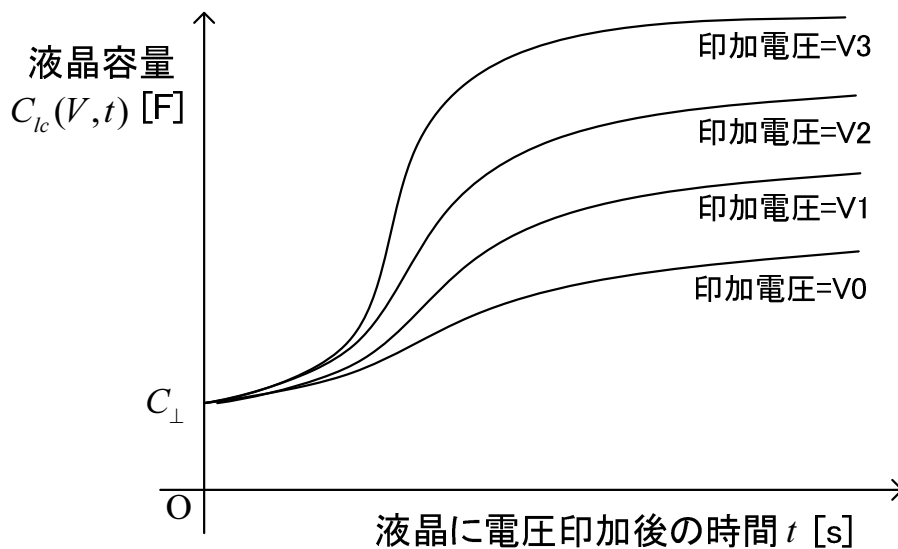


Fig. 3-5: 過渡状態での時間対容量 特性 ( $C$ - $t$  特性)

外部から与えられた電圧によって液晶の配向が変わると、液晶容量だけでなく液晶の光の屈折率も変化する。屈折率の変化によって液晶パネルを通過する光の透過率 $T$ が変化し、その特性は式(3-6)によって表される。

$$T(V_i(t)) = 1 - (1 - T_{\min}) \tanh \left[ \frac{y(t) + (y(t)^2 + \varepsilon^2)^{\frac{1}{2}}}{2} \right] \quad (3-6)$$

$$y(t) = \frac{V_i(t) - V_{t0}}{V_{m0}}$$

ここで、 $V_{t0}$ と $V_{m0}$ と $\varepsilon$ はそれぞれ  $T$ - $V$  特性のカーブを決定する定数で、 $T_{\min}$ は液晶パネルに黒を表示させたときの透過率を表す。ここで $V_i(t)$ は式(3-3)で与えられているものと等しい。つまり式(3-5)と式(3-6)で使われている $V_i(t)$ は等しく、両式から液晶容量と透過率と一意に対応させることができる。

以上のように、外部から液晶層に印加された電圧に対する、液晶層の電気的および光学的な振る舞いが、式(3-5)、式(3-6)に基づく電気光学統合モデルによってあらわされることを示した。外部印加電圧  $V$  と、液晶容量値  $C_{lc}$ 、液晶パネルの光の透過率  $T$  との関係を図 3-6 に示す。共通の時定数であらわされる内部電圧 $V_i(t)$ によって液晶容量と液晶パネルの光の透過率を求めることができ、電気シミュレーション上において、液晶層の液晶容量が求めれば、同時に液晶パネルの光透過率が求まる。

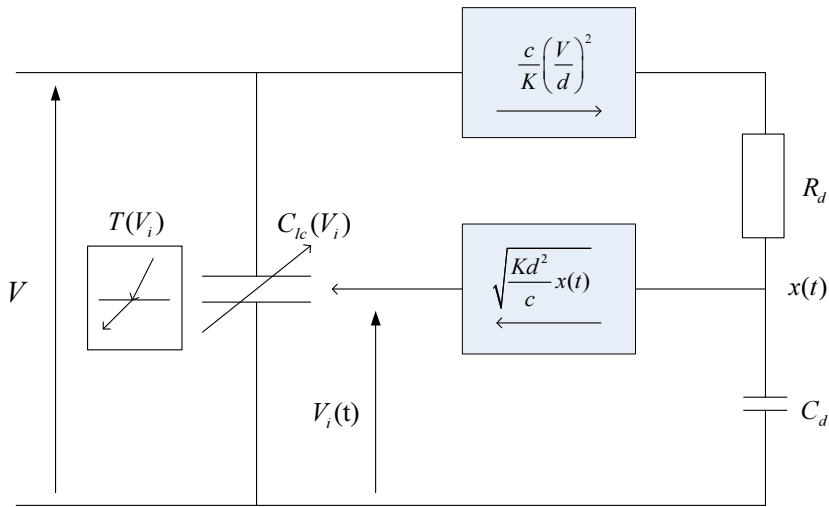


Fig. 3-6: 液晶層の電気光学統合モデルを表す電圧，容量，屈折率の関係図

以上，液晶層の電気光学統合モデルを構成する，液晶容量および光の透過率の静特性モデル，動特性モデルを Smet のモデルを例に紹介した．実際の液晶パネルの画素には Fig. 3-7 のように液晶容量以外に画素に印加された電圧を保持するための蓄積容量  $C_s$  が TFT アレイ上の画素回路内に設けられている．この蓄積容量  $C_s$  を式(3-5)に加えることによって，画素容量は式(3-7) で表される．

$$C(V_i) = (C_s + C_{\perp}) + \frac{2}{\pi} (C_{\parallel} - C_{\perp}) \arctan \left[ \frac{\alpha + (\alpha^2 + \delta^2)^{\frac{1}{2}}}{2} \right] \quad (3-7)$$

$$C(V_i) = C_{lc}(V_i) + C_s$$

画素に電圧を与えてから次に電圧を与えるまでの保持期間中に液晶分子の配向が変化しても電圧の変化を小さくすることができるように，蓄積容量  $C_s$  は液晶容量  $C_{lc}$  よりも通常大きくなるように設計される．保持期間中の画素電圧と画素容量の変化を Fig. 3-8 に示す．今画素電圧が  $0V$  の状態から画素電圧を  $V_0$  に変化させようとする．画素へ電圧を書き込む時間は短く，液晶の配向が変化する前にトランジスタがオフになり保持時間に入る．そのため，書き込み直後の状態は画素容量が初期状態  $C_0$  で，画素電圧は書き込んだ電圧の  $V_0$  となる (Fig. 3-6 中の点  $V_0, C_0$ ) ．保持期間に入ると液晶の配向が画素電圧に応じて変化し同時に液晶容量が大きくなる．保持期間中の画素内電荷つまり  $C$  と  $V$  の積は一定であるため，液晶容量が大きくなると画素電圧が低くなる．画素電圧が低くなると液晶の配向の変化は緩やかになるが，それでも液晶容量は大きくなり続け，同時に画素電圧は小さくなっていく．保持時間が液晶の時定数に対して十分に長い場合は，液晶容量と画素電圧の変化が続き最終的には液晶

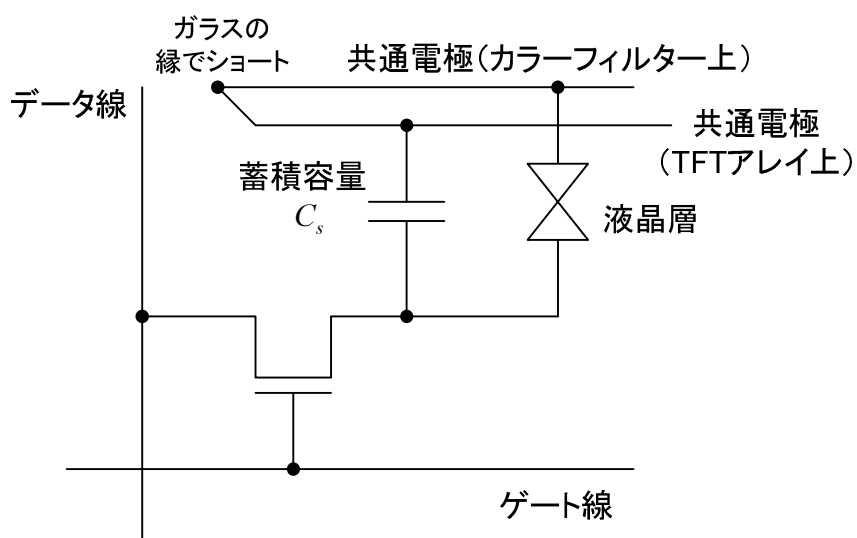


Fig. 3-7: サブピクセル内の構造

の  $C$ - $V$  特性と画素内  $C$  と  $V$  の積が一定の曲線との交点 (Fig 3-8内の  $V_{inf}, C_{inf}$ ) で配向の変化が止まる。保持時間が時定数と同程度またはそれよりも短い場合には過渡状態の  $C$ - $V$  特性と  $C$  と  $V$  の積が一定の曲線との交点で保持期間が終わる。なお, Fig. 3-8では電圧の変化がわかり易くなるように  $C_s$  と液晶容量とが同程度の大きさとなっているが, 通常は前述のように  $C_s$  が液晶容量よりも大きく保持期間中の画素電圧の変化が大きくなり過ぎないように設計されている。  $C_s$  が大きければ大きいほど保持期間中の画素電圧の変化を小さく抑えることができるが,  $C_s$  を大きくするには画素内の回路面積を大きくする必要があり, TFTアレイの光透過率が下がってしまうため,  $C_s$  をむやみに大きくすることができない。そのため, 電気シミュレーションを使って, 液晶層とTFTアレイ上の蓄積容量との最適なバランスを見つけて設計する必要がある。

以上, 液晶パネルの設計で用いられる電気光学統合モデルの紹介と, 保持期間中の画素容量と画素電圧の変化の様子を説明した。画素容量の  $C$ - $V$  特性と画素容量の時間的変化が測定できれば, その画素が設計通りかを電気光学統合モデルに基づいて評価することができる。以下では画素容量の  $C$ - $V$  特性と画素容量の時間的変化を測定する方法を提案する。その測定結果から電気光学統合モデルのパラメータ抽出を行うことで, 提案方法によって電気光学統合モデルに基づく設計の検証が可能となることを示す。



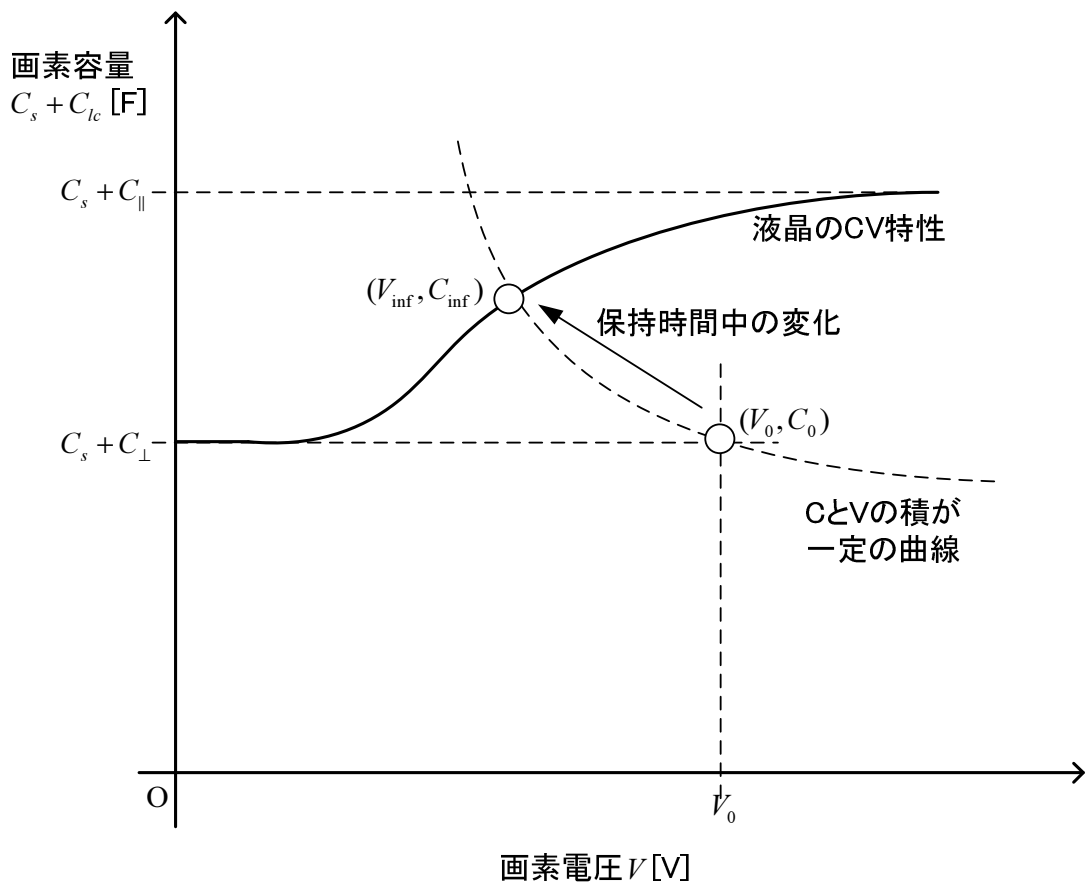


Fig. 3-8: 保持期間中の画素容量と画素電圧の変化

### 3.3 高感度画素容量測定装置と測定原理

画素容量の  $C$ - $V$  特性と画素容量の時間的変化 ( $C$ - $t$  特性) を測定する方法を考えるうえで、まず画素容量を測定する最適な方法について検討をする。容量を測定する方法には正弦波の電圧を与えて電流を測定する交流  $I$ - $V$  測定法、一定傾きのランプ波電圧を与えて直流電流を測定する疑似静的容量測定法、ステップ電圧を与えて電荷を測定する直接電荷測定法などがある。以下では各測定法の特徴を説明し比較する。被測定対象である画素容量は大きさが数百  $fF$  か大きくても数  $pF$  程度と小さく、さらに Fig. 3-9 が示すように、データ線にはデータ線につながる画素数分の寄生容量が共通電極やゲート線とで生じ、その大きさは画素容量に比べて 100 倍以上にもなる。このような液晶パネル上の画素容量のもつ特徴を考慮しながら画素容量の測定に最も向いた測定法を以下で選ぶ。測定法の候補には、容量測定として最も広く利用されている交流  $I$ - $V$  測定法、低い周波

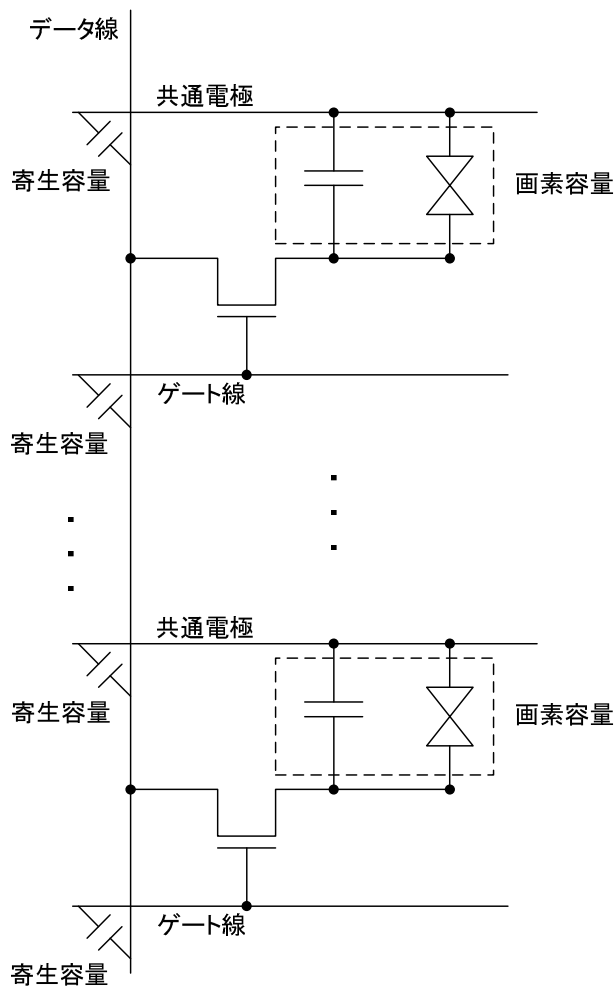


Fig. 3-9: 液晶パネルのデータ線の寄生容量

数領域での容量測定に利用される疑似静的容量測定法，容量測定感度の高い直接電荷測定法の3つをあげる．

(a) 交流 I-V 測定法

正弦波を利用した交流 I-V 測定法は LCR メーターなどにも使われているもので，固定された発振周波数のみを使って測定が行われるため余計な周波数成分によるノイズ成分が小さく信号対ノイズ比 (SN 比) が非常に高いことを特徴とする [39]．サイン波を利用した交流 I-V 測定法の実現例を Fig. 3-10 に示す．このような構造で 100 MHz 程度までの周波数範囲での測定が実現できる．

既知の印加電圧  $V_{ac}(t)$  の振幅  $\overline{V_{ac}}$  と測定電圧  $V_{me}(t)$  の振幅  $\overline{V_{me}}$  を使って被測定容量の測定値  $C_{me}$  は以下の式(3-8) で求められる。

$$C_{me} = \frac{\overline{V_{me}}}{\overline{V_{ac}} 2\pi f_{ac} R_{me}} \quad (3-8)$$

式(3-8) から、小さい容量を感度高く測定するためには印加電圧  $V_{ac}(t)$  を大きくするか、測定周波数  $f_{ac}$  を高くするか、電流測定用抵抗  $R_{me}$  を大きくする必要があることがわかる。測定系が許す範囲内では印加電圧を大きくすることで感度は上げられる。一方、測定周波数を高くすることで測定感度を上げることは難しい。周波数が高くなると測定系となる配線のインピーダンスが  $50 \Omega$  から離れると、測定精度が著しく劣化する。液晶パネルのデータ線は、前述のとおり大きな寄生容量をもち、さらに画素内の薄膜トランジスタのオン抵抗は  $50 \Omega$  よりもはるかに高いのが通常である。このように画素容量を測定するための配線が  $50 \Omega$  系で整合されていないため、測定周波数を高くしながら高精度に画素容量を測定することは困難である。特に測定周波数が高く、寄生容量のインピーダンスが電流測定用抵抗  $R_{me}$  のインピーダンスに比べて小さくなると、高感度に容量を測定することが難しくなるため、 $R_{me}$  を大きくすることにも限界がある。こうした理由から、交流 I-V 法を用いて液晶パネル上の画素容量を高精度に測定することは難しい。

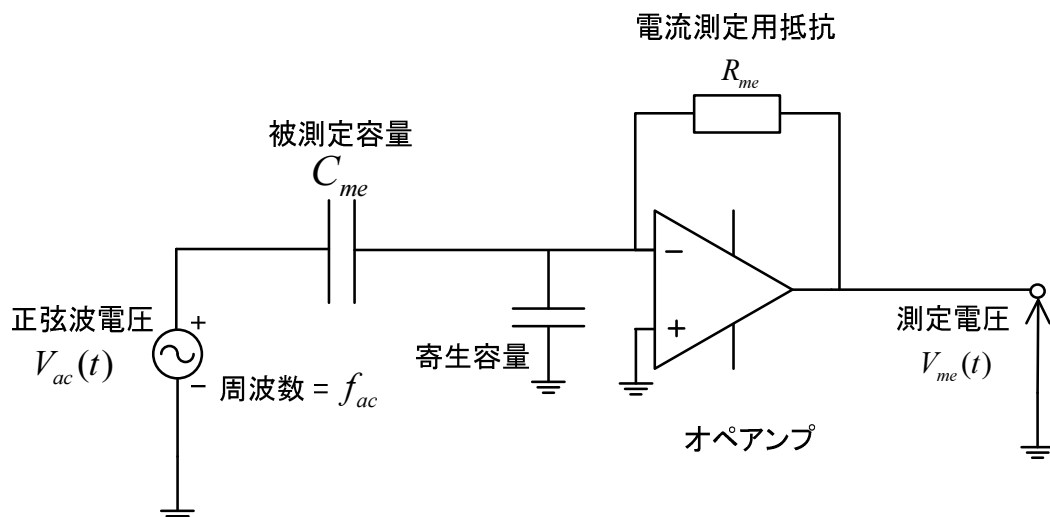


Fig. 3-10: サイン波を利用した交流 I-V 測定法

(b) 疑似静的容量測定法

ランプ波電圧を利用した疑似静的容量測定法は、傾きが一定であるランプ波電圧を被測定容量に入力しながら容量を通過した電流を測定するもので、Source Measure Unit (SMU) [40] やエレクトロメータ [41] など測定帯域が通常 100 kHz よりも低く電流の測定感度の高い測定器を用いた容量測定や液晶層で利用される。これらの装置は、液晶層のリーク電流などの測定装置としても利用されている [42], [43]。ランプ波電圧を利用した疑似静的容量測定の実現例を Fig. 3-11 に示す。

既知の印加電圧の傾き  $V_{sl}/s$  と測定電圧  $V_{me}(t)$  を使って被測定容量の測定値  $C_{me}(t)$  は以下の式(3-9) で求められる。

$$C_{me}(t) = \frac{-V_{me}(t)}{V_{sl}R_{me}} \quad (3-9)$$

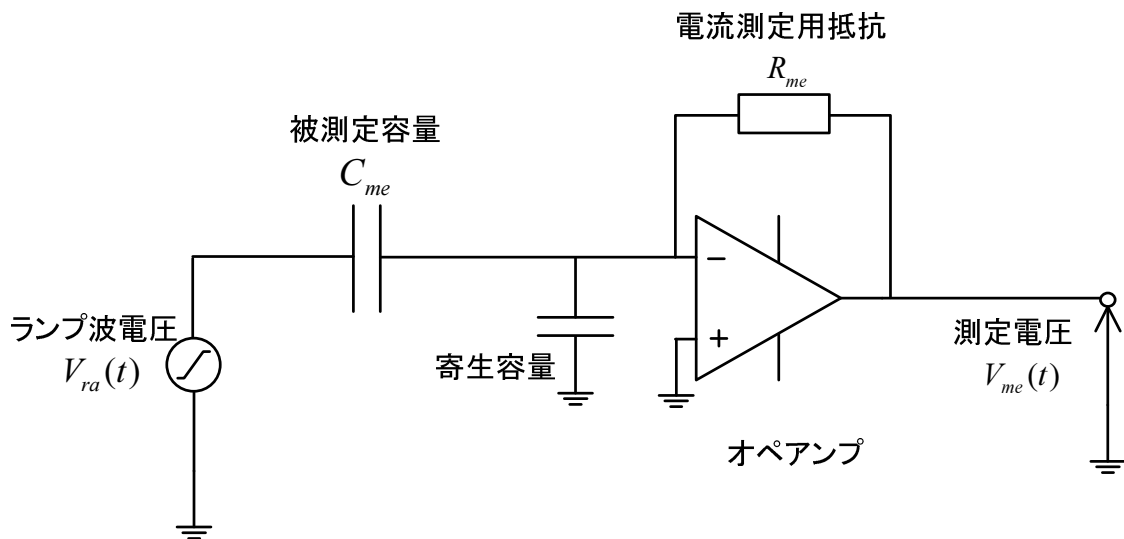


Fig. 3-11: ランプ波を利用した疑似静的容量測定法

式(3-8) から，小さい容量を感度高く測定するためには印加電圧の傾き  $V_{st}$  を大きくするか，電流測定用抵抗  $R_{me}$  を大きくする必要がある． $V_{st}$  を大きくすると，印加電圧が短時間で大きくなってしまい，測定系の帯域が狭いと印加電圧が最大電圧値に至るまでに測定を行えない．一方で測定系の帯域を広げようとする測定用抵抗  $R_{me}$  を小さくする必要があり結局感度を高めることができない．疑似静的容量測定法で液晶パネルの画素容量を測定する場合，小さな画素容量を高精度で測定するためには通常測定時間がミリ秒を超えてくる．通常，ミリ秒のオーダーになると液晶分子が印加電圧に応じて配向を変化させる．測定感度を高めるために印加電圧の幅を数 100 mV から数 V に設定すると，測定中に液晶容量の配向が変化してしまい，測定したかった配向状態での画素容量測定ができなくなってしまう．このような印加電圧による液晶分子の配向の変化は，正しく画素容量を測定するための妨げとなる．交流 I-V 測定法では測定周波数を液晶分子の応答速度（帯域数百 Hz 以下）よりも十分に早くすることによって，印加するサイン波の振幅を大きくしても液晶分子の配向を変化させず，正しく画素容量を測定することができる．

### (c) 直接電荷測定法

ステップ電圧を印加し電荷測定する直接電荷測定法の実現例を Fig. 3-12 に示す．上述の 2 つの測定法と大きく異なるのは，測定系に抵抗ではなく容量が使われていることと，そのためのリセット回路が含まれていることである．

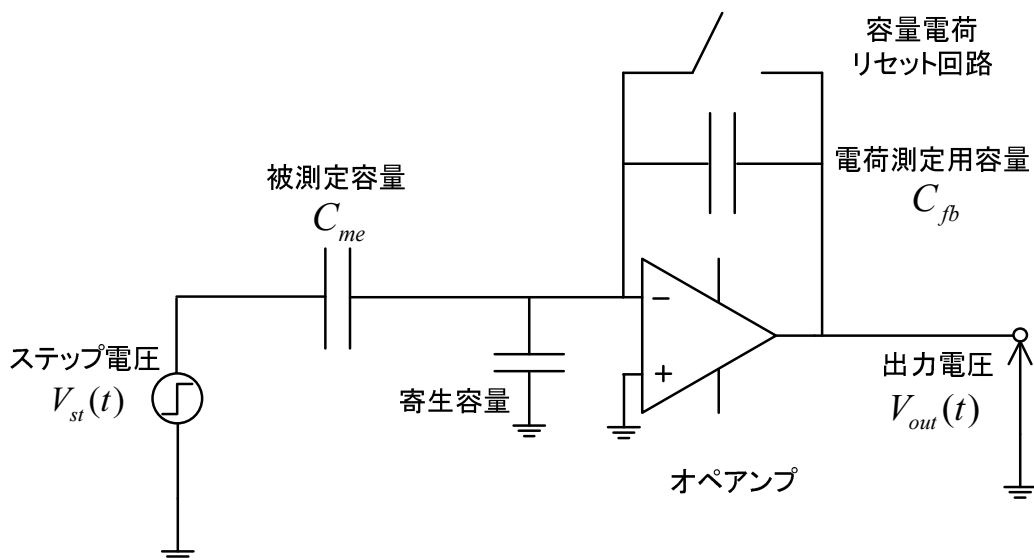


Fig. 3-12: ステップ電圧と電荷測定を用いた直接電荷測定法

容量を使った測定は抵抗を使った測定では避けることのできない熱雑音が無いという優れた点を持つ。また、抵抗を使った回路では微小な電流を測定するのに大きな抵抗が必要となり、抵抗と回路内の寄生容量とで低域透過フィルタを形成して長い測定時間が必要になるのに対し、容量を使う場合には寄生抵抗と高域透過フィルタを形成することで、短い時間での測定が可能になる。一方、容量はそのままの状態では回路内の漏れ電流などによる電荷の蓄積、飽和により測定できなくなってしまうため、測定していない期間はリセット回路によって容量に蓄積されている電荷を空にして、測定の直前でリセット回路をオフにしなければならない。直接電荷測定法における信号の動きを Fig. 3-13 に示す。Fig. 3-13 で、「リセットオン」の状態では電荷を空にし、「リセットオフ」の状態から測定を行う。「リセットオン」によって蓄積された電荷を空にする時間と、「リセットオフ」にしてから測定を開始できる状態になるまでの時間が長いと、容量測定時間への影響が大きくなるため、それぞれの時間は数  $\mu\text{s}$  以内であることが望ましい。

既知のステップ電圧幅の  $V_{as}$  と測定電圧  $V_{me}$  を使って被測定容量の測定値  $C_{me}$  は以下の式(3-10) で求められる。

$$C_{me} = \frac{-V_{me} C_{fb}}{V_{as}} \quad (3-10)$$

式(3-10) から、小さい容量を感度高く測定するためには印加電圧の  $V_{as}$  を大きくするか、電荷測定用容量  $C_{fb}$  を小さくする必要がある。印加電圧については、step 電圧を与えてから測定するまでが液晶分子の配向の変化よりも十分に早ければ、交流 I-V 測定法と同様に測定系が許す範囲内では印加電圧を大きくすることで感度は上げられる。 $C_{me}$  を小さくすると回路内の寄生抵抗とによって広域通過フィルタを形成し、 $V_{st}(t)$  印加後すぐに測定をしなければいけなくなる。つまり、高速に測定することができれば step 電圧幅を大きくして  $C_{me}$  を小さくすることで、画素容量のように小さな容量を測定することが可能になる。また、直接電荷法では、測定に電荷測定用容量  $C_{fb}$  を利用しているため、周波数が高くなっても寄生容量とのインピーダンスの比が変わらない。この直接電荷測定法の特徴は、測定周波数が高くなると、寄生容量のインピーダンスが電流測定用抵抗のインピーダンスよりも小さくなり高感度な容量測定が難しくなる交流 I-V 測定法よりも、直接電荷測定法を寄生容量の大きな測定系で高感度な測定を可能とする測定法にしている。

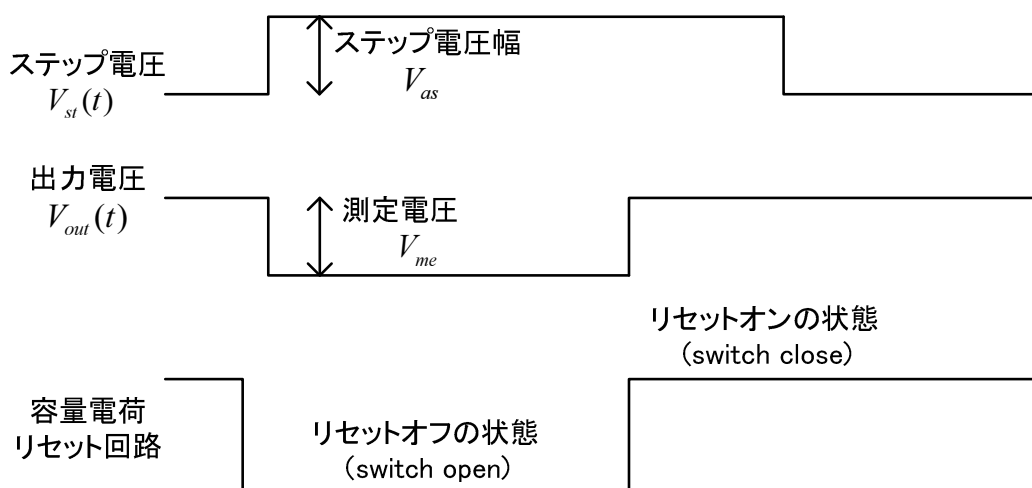


Fig. 3-13: 直接電荷測定法における信号の動き

以上の 3 方式を使った液晶容量測定のパフォーマンス比較を Table 3-1 にまとめる。画素容量を測定する用途を考えたとき、微小容量測定感度と測定帯域が重要となる。交流 I-V 測定法と疑似静的容量測定法はそれぞれ微小容量測定感度と測定帯域に問題をもっていることから、直接電荷測定法を新たな試験方法の測定法として選択をした。

Table 3-1 からわかるように、直接電荷測定法は測定性能に優れた点を持つが、一方で他の 2 つの測定法よりも実際に利用されることが少ない。それは測定回路の実装が困難であることが大きな理由となっている [44]。従来あった直接電荷測定装置では微小な液晶容量を測定するには性能が不十分であったため、従来よりも高精度、低ノイズを実現した測定装置を開発した [37]。本論文で示す測定結果は全て新たに開発した測定装置を使用したものである。直接電荷測定法が使われにくいもう一つの理由に他の測定方式、特に交流 I-V 測定法による測定結果との関係が不明瞭なことがあげられる。交流 I-V 測

Table 3-1: 各方式による液晶パネルの容量測定における性能比較

測定方式	微小容量測定感度	測定精度	ノイズ性能	測定帯域
交流 I-V 測定法	×	△	△	○
疑似静的容量測定法	○	○	○	×
直接電荷測定法	○	○	○	○

定法は液晶パネルのように寄生容量が大きいなど測定条件として理想から離れている場合には不向きだが，測定系が  $50 \Omega$  で整合が取れている理想的な条件では測定感度，測定精度，ノイズ性能，測定帯域すべてにおいて優れた性能をもつ．事実，液晶材料の評価，モデルパラメータの抽出は液晶パネルの画素回路よりも面積が広く容量の大きな試料を用いて，理想的な測定系のもとで交流 I-V 測定法によって行われる [45], [46], [47]. 電気光学統合モデルに基づくシミュレーションでも，このように交流 I-V 測定法を利用して抽出されたパラメータが利用される．そのため交流 I-V 測定法と異なる測定法を利用する場合には，交流 I-V 測定法と一致または相関のある測定結果が得られるかが重要となってくる．Table 3-2 に Si ウェフアー上に作成した 8 つの容量を交流 I-V 測定法と直接電荷法とで測定した結果を示す [48]. Table 3-2 の両測定法の差分は，数 fF または 0.1%程度であり，交流 I-V 測定法と直接電荷測定法との結果が良く一致していることがわかる．また， $C-V$  特性に非線形性をもつ容量を交流 I-V 測定法と直接電荷測定法を使って測定する場合には，印加電圧によって容量値が変化するために印加する電圧の形や大きさによって測定結果に影響が出てしまう． $C-V$  特性に非線形性をもつ場合の容量測定の様子を，Fig. 3-14 に示す．このように非線形性をもつ被測定容量に対しても，サイン波とステップ波をテーラー展開することで 2 次の項までを以下の式(3-11) を満たすことによって両者の測定法による結果を一致させられる [49].

Table 3-2: 交流 I-V 測定法と直接電荷測定法との測定結果の比較 [48]

	交流 I-V 測定法[fF]	直接電荷測定法[fF]	差分[fF]	差分[%]
容量 1	371.4	374.1	-2.7	-0.72
容量 2	340.5	341.0	-0.5	-0.15
容量 3	315.6	315.0	0.6	0.19
容量 4	4257.0	4251.0	6.0	0.14
容量 5	3704.0	3707.8	-3.8	-0.10
容量 6	3690.5	3689.6	0.9	0.02
容量 7	4249.1	4244.1	5.0	0.12
容量 8	4098.1	4102.6	-4.5	-0.11



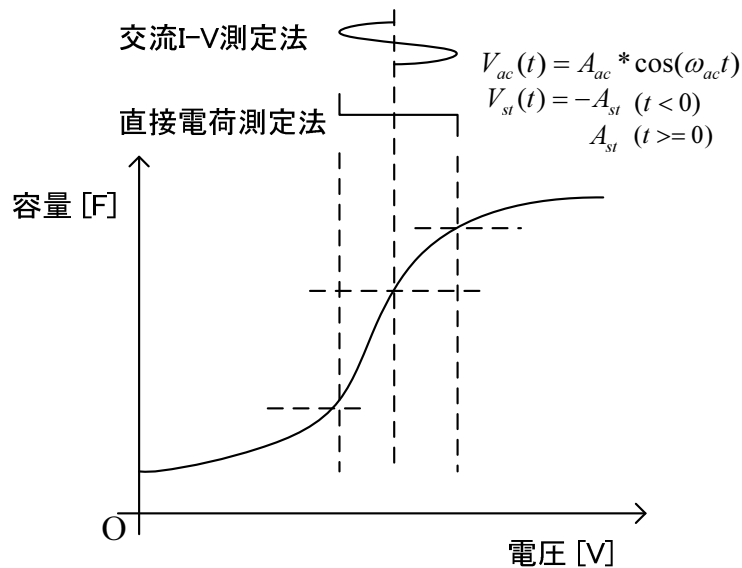


Fig. 3-14: C-V特性に非線形性をもつ容量の測定

$$A_{st} = 0.86 * A_{ac} \quad (3-11)$$

液晶容量の測定では、液晶の動特性よりも十分に早い周波数帯域で測定を行えば液晶の非線形性が測定に影響することはないが、解析的に両測定法の関係を示すことは測定法を理解して使うために重要なことである。

以上、直接電荷測定法を新たな試験方法の測定法として選択した理由と液晶容量のモデルパラメータ抽出に広く使われている交流 I-V 測定法との相関を示した。次の節では、直接電荷測定法を利用した液晶パネルの試験方法を提案する。

### 3.4 電荷測定を利用した新しい液晶パネルの試験方法 (Cell-E Test)

この節では、電荷測定を利用した新しい液晶パネルの試験方法を提案する。セルパネルと液晶パネルを電氣的に試験することができるため、この新しい試験方法を Cell-E Test (Cell panel Electrical Test) と呼ぶ [50]。Cell-E Test の基本は、各画素の画素容量値を測定することである。液晶パネルの駆動には 2 章で述べたように、電源、クロック信号等の Digital 信号、ゲート電圧、データ信号を必要とする。Cell-E Test でも同様の電源、信号を必要とし、それらは Fig. 3-15, Fig. 3-16, Fig. 3-17 で表すように、スプリン

グ式の金属針や反発のあるカンチレバー型の金属針で液晶パネル上に配列されたパッド部にコンタクトし、通電を行う。



Fig. 3-15: Cell-E Test 用の測定治具に載った液晶パネル

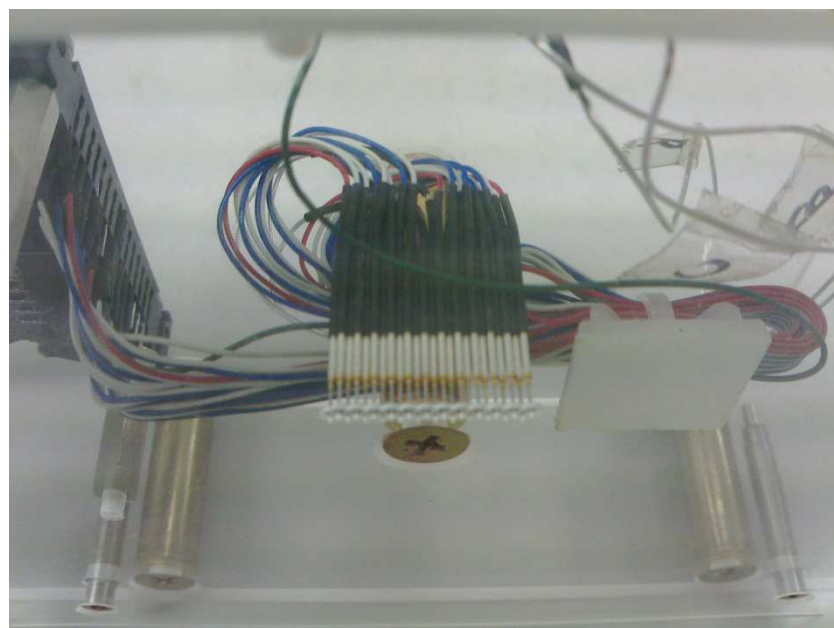


Fig. 3-16: 配列された 24 本のスプリング式金属針

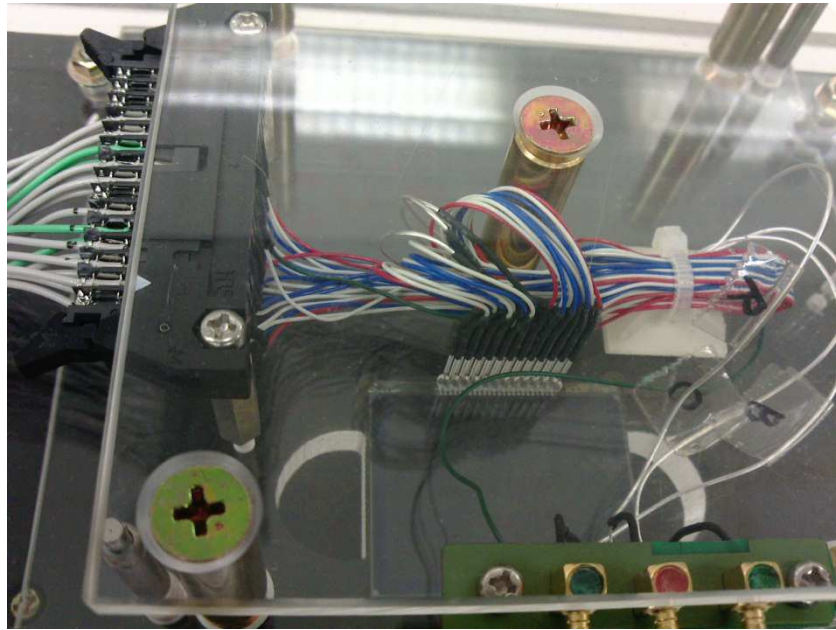


Fig. 3-17: 通电のために金属針が液晶パネル上のパッドにコンタクトした状態

信号線には、信号によって単線や同軸線が信号によって選ばれて使用される。例えば高速なクロック信号や測定に利用されるアナログ信号には同軸線が適し、ほとんど変化のない制御信号は単線による配線でも問題がない。また、液晶パネルの外部に電源容量を必要とする場合もあるので、そのような外付け部品も液晶パネルの使用法に従って対応する。以上一式は目視点灯試験でも同様に必要なもので、液晶パネルの裏面に点灯試験用の光源を用意すれば Cell-E Test と目視点灯試験とを併用することが可能である。Cell-E Test を新たな種類の液晶パネルに対して開発する際に、Cell-E Test と目視点灯試験の結果を比較しながらその相関確認や判別閾値を調節することがある。その際には光源を用意して同じ装置上で比較を行うこともある。

Cell-E Test では Fig. 3-18 のような液晶パネルの各画素容量の測定値を実際のパネルの配列と同じように並べた Charge-map と呼ばれる 2 次元のデータが得られる。測定された電荷量の大小を明暗で表すことで、Fig. 3-19 の欠陥画素のような特異値をもった部分が他の部分よりも明るく又は暗く表示され、あたかも液晶パネルを点灯した結果のように見える。

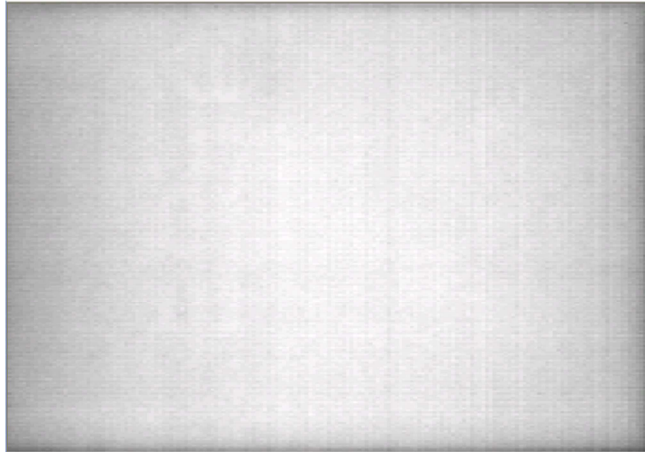


Fig. 3-18: Cell-E Test によって得られる Charge-map の例

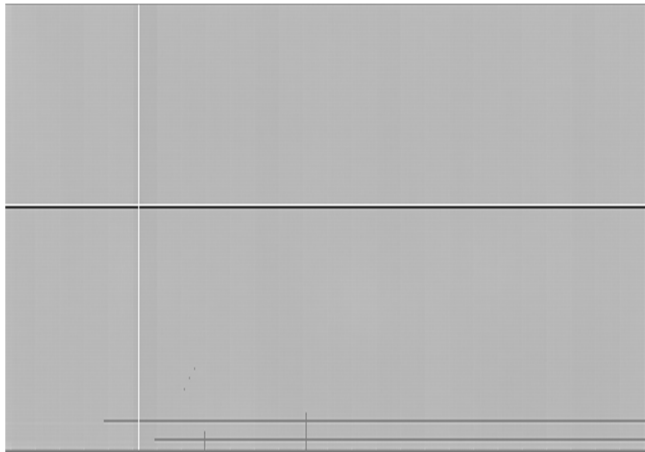


Fig. 3-19: 欠陥のある Charge-map の例

Charge-map はそのまま又はフィルタなどの画像処理を施した後、欠陥の有無の判別や欠陥位置、測定値の面内平均、標準偏差などのパラメータ抽出、さらには個々の Charge-map を mother glass（各液晶パネルを切り出す前の大きな基板ガラス）の元々の位置に Fig. 3-20 のように配列し、欠陥やプロセスの変化がどの工程でどのように生じたかを解析するのにも利用することができる。以下では具体的な Cell-E Test の測定方法を説明する。

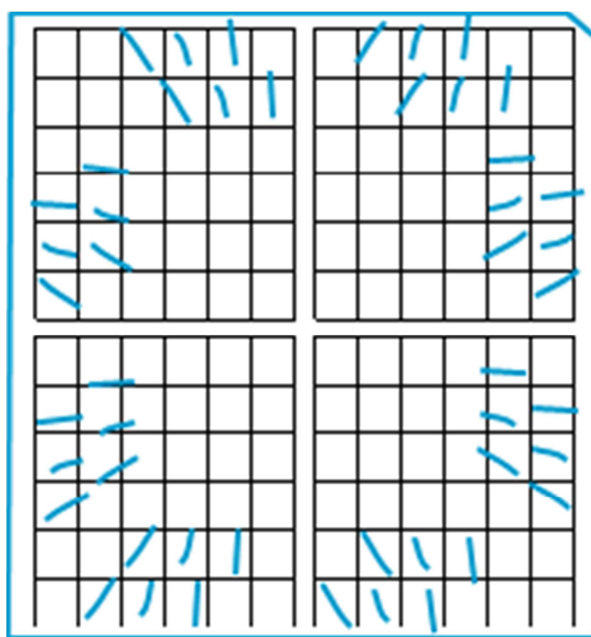


Fig. 3-20: Charge-map の結果を元々の mother glass の並びに配列した例

Cell-E Test では前節で選んだ直接電荷測定法を利用する。データ線上の寄生容量の影響を受けにくくするために、各画素の薄膜トランジスタを利用する。

まず Fig. 3-21 に示すように被測定画素のデータ線に電圧  $V_0$  を与えた状態で被測定画素につながるゲート線に薄膜トランジスタがオンになるような電圧パルスを与える。薄膜トランジスタがオンの状態の間にデータ線から画素に電荷が与えられて画素電圧もデータ線と等しい  $V_0$  となる。この動作を書き込み動作と呼ぶ。

次に、画素内に書き込んだ電圧とは異なる電圧  $V_1$  をデータ線に印加した状態で、書き込み時と同様にゲート線にパルス電圧を与える。ゲート線が薄膜トランジスタをオンにしている間に画素とデータ線との電位差に応じた以下の式(3-12)で計算される蓄積電荷量が画素からデータ線に移動しその電荷量を測定する。

$$\text{蓄積電荷量} = (V_0 - V_1) \times \text{画素容量} \quad (3-12)$$

この書き込み動作後の蓄積電荷量を測定する動作を読み出し動作と呼び Fig. 3-22 にその様子を示す。

Cell-E Test の測定系の構造を Fig. 3-23 に、書き込みから読み出しまでにおける各信号の動きを Fig. 3-24 にまとめる。

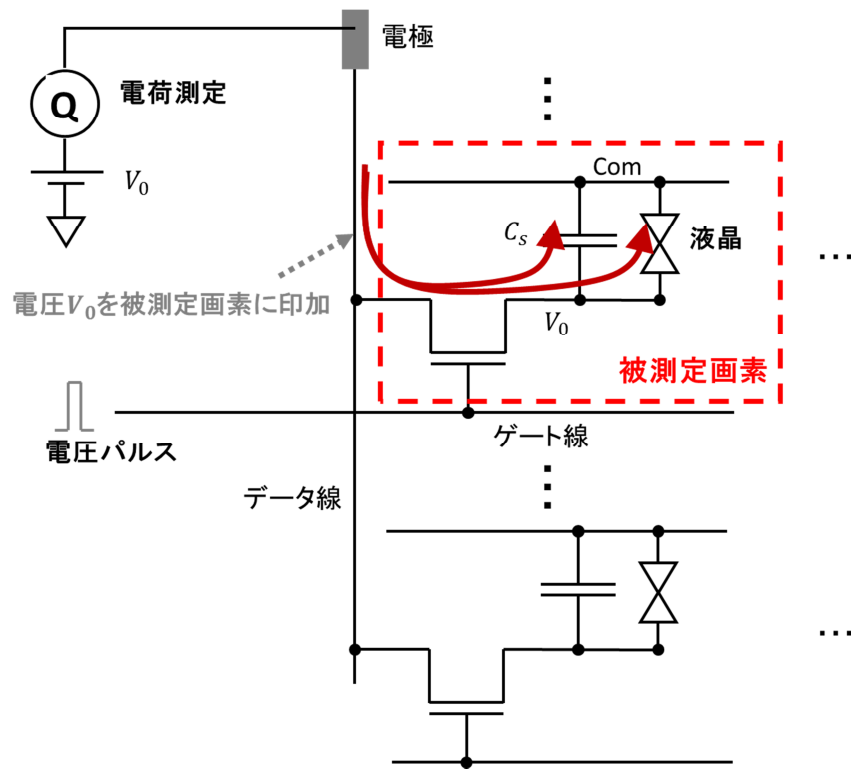


Fig. 3-21: Cell-E Test の書き込み動作

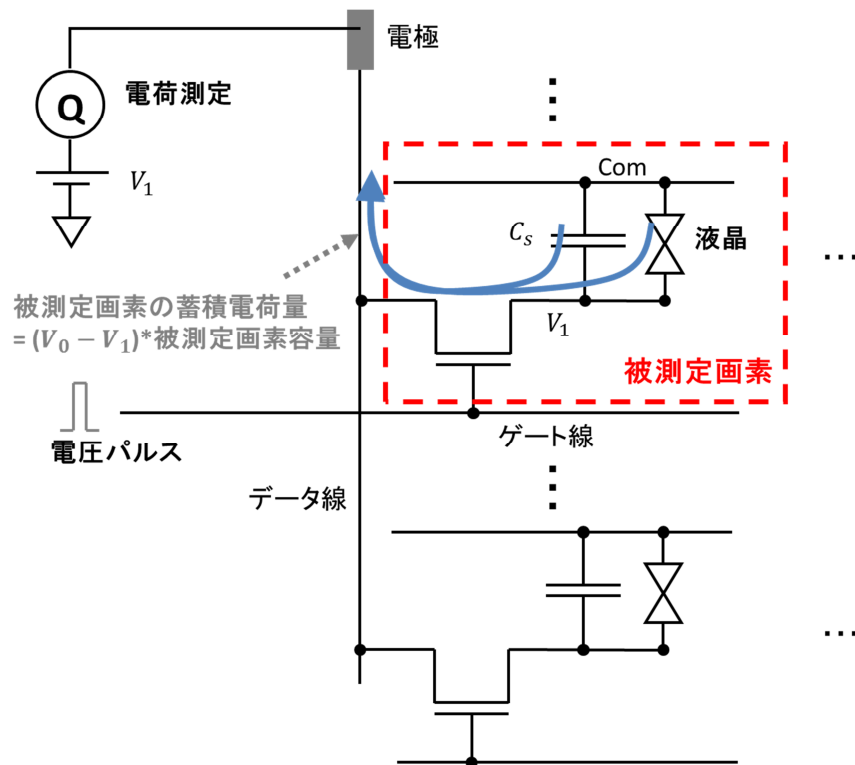


Fig. 3-22: Cell-E Test の読み出し動作

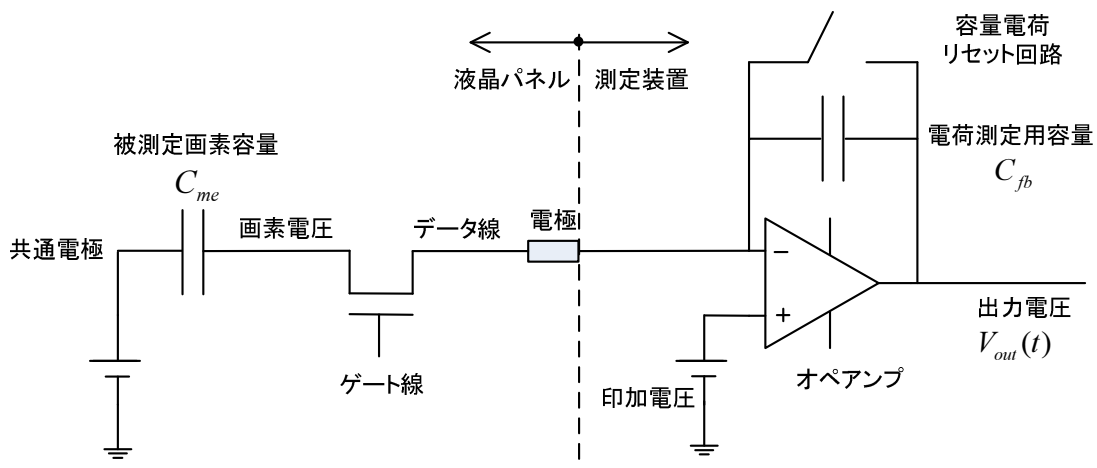


Fig. 3-23: Cell-E Test の測定系の構造

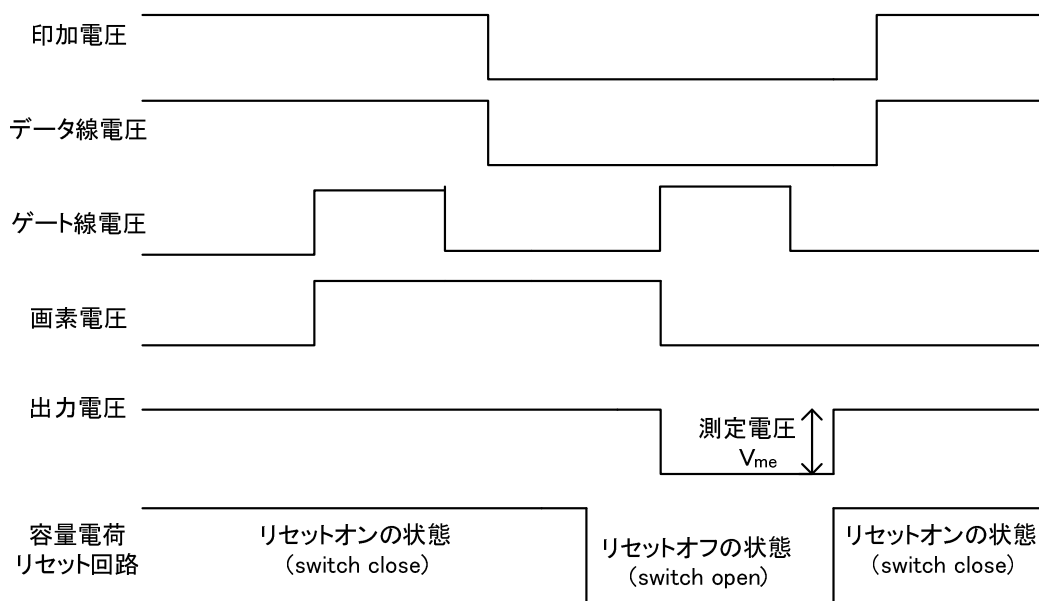


Fig. 3-24: Cell-E Test における書き込みから読み出しまでの信号の動き

以上が1画素に対する Cell-E Test の測定手順である。同様の手順でパネル前面の画素容量を測定することで charge-map が得られる。Cell-E Test の条件を適切に設定することで、Charge-map 上には特定の電気光学統合モデルパラメータの違いを見ることができるようになる。次節では Cell-E Test を使って電気光学統合モデルに基づく液晶パネルの特性検証が可能となることを示す。

### 3.5 Cell-E Test による電気光学統合モデルに基づく特性の検証

ここまで電気光学統合モデルと Cell-E Test の説明をしてきた。この節では Cell-E Test の条件の違いが電気光学統合モデルではどのような差として見えるかを示し、Cell-E Test によって電気光学統合モデルに基づく液晶パネルの特性検証が行えることを示す。

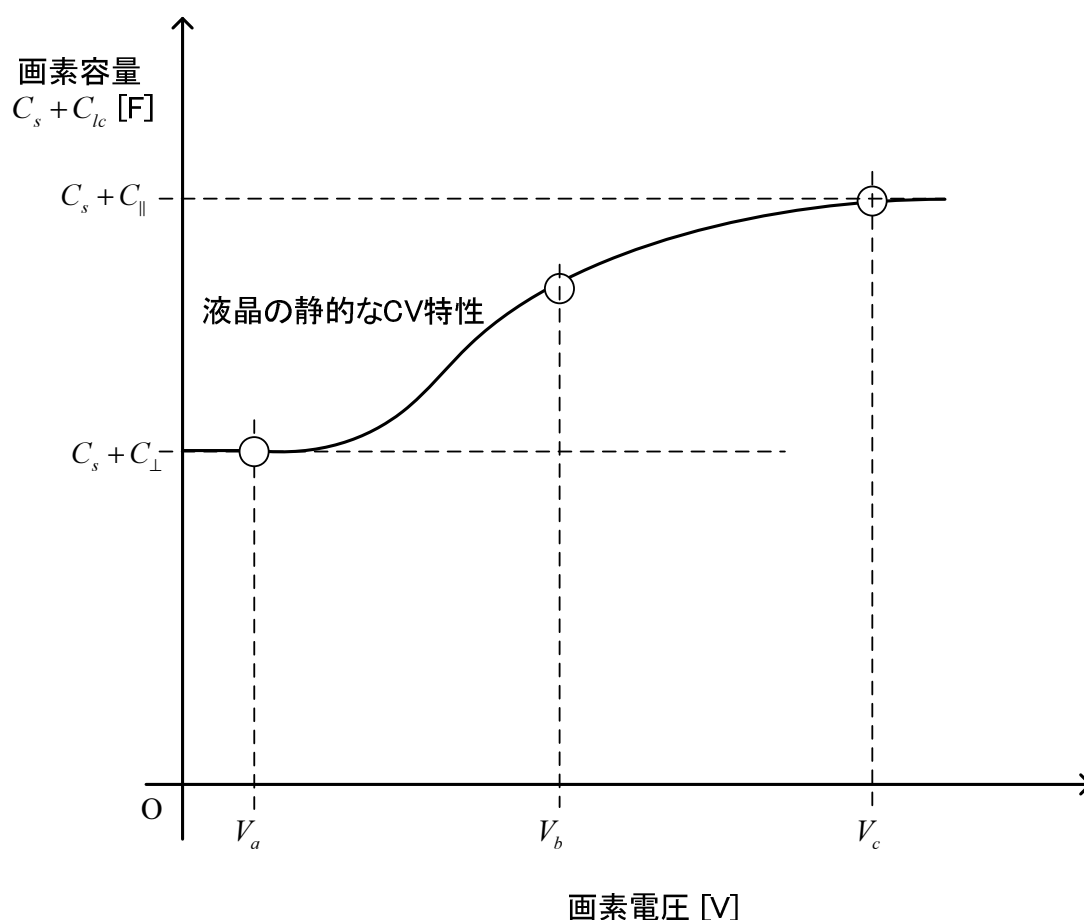


Fig. 3-25: 画素に書き込まれた電圧と画素容量との関係



Cell-E Test における画素容量測定は、各画素への書き込み動作、読み出し動作までの保持期間、読み出し動作から構成されることを前節で説明した。書き込み動作においては画素に書き込む電圧  $V_0$  と薄膜トランジスタがオンの期間の書き込み時間  $T_0$  によって測定したい液晶の状態を実現する。画素に書き込まれた電圧  $V_0$  とそのときの定常状態での画素容量の関係を Fig. 3-25 に示す。

各画素の  $C_s + C_{\perp}$  を測定したい場合には  $V_a$  のように低い電位差を画素に与え、 $C_s + C_{\parallel}$  の測定には  $V_c$  のように十分高い電位差を画素に与える。また、液晶容量の  $C-V$  特性の変化が大きくな点での画素容量を測定する場合には  $V_b$  のような電圧を書き込み電圧として選べばよい。

次に薄膜トランジスタがオンの時間、すなわち画素に電圧  $V_0$  が書き込まれる時間と画素容量との関係を Fig. 3-26 に示す。液晶分子が画素電圧の変化に反応する前の状態で

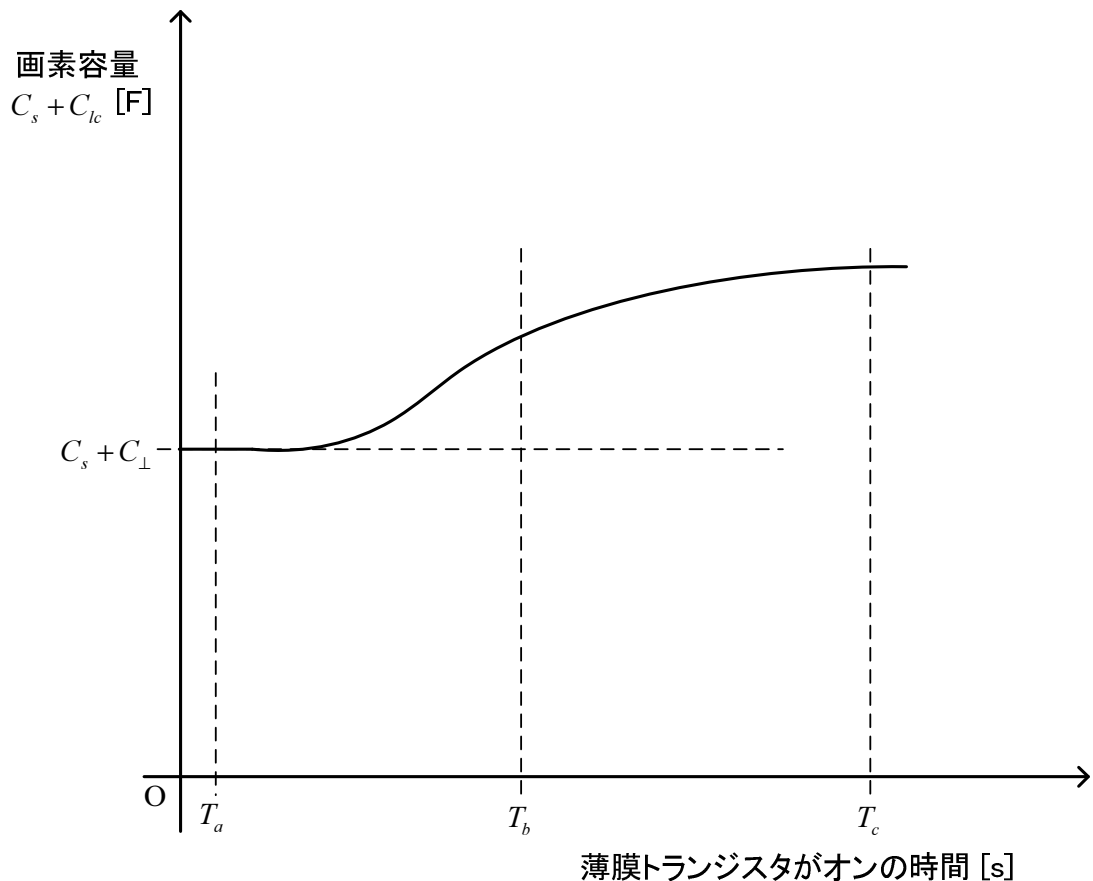


Fig. 3-26: 薄膜トランジスタが ON の時間と画素容量との関係

の画素容量を測定したければ  $T_a$  のように短い期間薄膜トランジスタをオンにし，液晶容量が定常状態での画素容量を測定したければ  $T_c$  のように十分に長い期間薄膜トランジスタをオンにする．また，液晶容量の  $C$ - $t$  特性の変化が大きくな点での測定が行いたければ  $T_b$  のような長さを薄膜トランジスタがオンである期間に選ぶとよい．

続いて，読み出し動作までの保持期間  $T_1$  の間に起きる画素容量の変化について考える．書き込み動作で液晶分子を定常状態になるまで薄膜トランジスタをオンにした場合は保持期間中も液晶分子の配向に変化は生じないが，書き込み動作で書き込み時間  $T_0$  に Fig. 3-26 の  $T_a$  や  $T_b$  を選んだ場合には，保持期間中に  $C \cdot V$  の積が一定の曲線に沿って液晶容量が変化する．この液晶容量の変化を Fig.3-27 に示す．

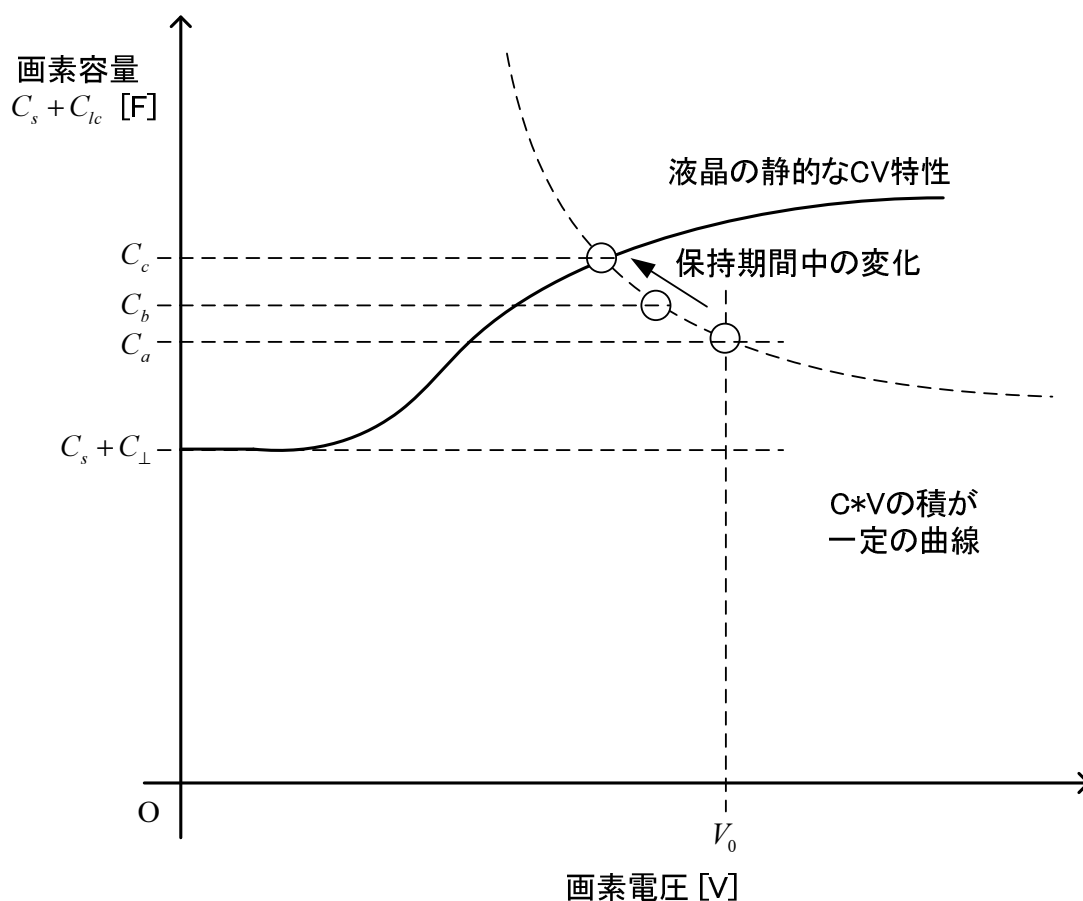


Fig. 3-27: 保持期間中の画素容量の変化

電圧  $V_0$  を画素に書き込んだ直後の状態は画素電圧  $V_0$  で画素容量は  $C_a$  の状態である。読み出し動作が書き込み動作直後で液晶分子に変化が起ころる前であれば画素容量は  $C_a$  の状態のままで保持期間を終える。一方保持期間が液晶分子の配向を定常状態にする以上の長さであれば、画素容量は  $C_c$  の状態まで変化し、定常状態になるより短い期間で保持時間が終われば画素容量が  $C_b$  の状態で読み出し動作が行われる。では、保持期間中の画素容量の変化が測定結果にどのように影響するだろうか。画素内に蓄積される電荷量は  $C \cdot V$  の積が一定の曲線上を変化するため画素容量の変化には依存せず一定であり、読み出し時の測定値には影響を与えない。ただしこれは理想状態の場合で、実際には画素から画素外への漏れ電流や液晶層内のイオンの影響によって保持期間が測定結果に影響を与える。そのため、液晶分子の動作を評価したい場合には保持期間  $T_1$  は短く設定し、漏れ電流量や液晶層内のイオン濃度など画素の電圧保持に影響を与える特性の評価にはそれらの影響が見えやすい保持期間を設定する。

最後に読み出し動作の条件について考える。読み出し電圧  $V_1$  は書き込み電圧  $V_0$  との差がある程度生じるように設定する必要がある。それは、測定される電荷量が式(3-10)の  $V_{as}$  で表されるステップ電圧幅  $V_1 - V_0$  に比例するためである。読み出し動作の測定時間は長くし過ぎると電荷測定容量と寄生抵抗とで生成される高域通過フィルタの影響により誤差が生じる。そのため、測定は十分に測定ノイズが小さくなるレベルで、できるだけ短時間で行うべきである。以上のように試験条件を工夫することによって電気光学統合モデルの  $C$ - $V$ ,  $C$ - $t$  特性における任意の点での設計検証が可能となる。次節では実パネルの電気光学統合モデルパラメータを Cell-E Test を用いて抽出しその有効性を示す。

### 3.6 実パネルに対する Cell-E Test の測定結果

実パネルとして 2.4 インチの Twisted Nematic(TN)液晶アクティブマトリクス型ディスプレイを使った。このパネルの 1 画素を選び様々な書き込み電圧  $V_w$  と書き込み時間  $T_w$  の条件で測定した Cell-E Test による画素容量の実測定の結果を Fig. 3-28 に示す。

次に、Fig. 3-28 の結果から電気光学統合モデルのパラメータ抽出を行う。まず式(3-6)にあらわされる定常状態の式の  $V$  に書き込み電圧  $V_0$  を代入したものを式(3-13)に示す。

$$C_{lc}(V_0) = (C_s + C_{\perp}) + \frac{2}{\pi} (C_{\parallel} - C_{\perp}) \arctan \left[ \frac{\alpha + (\alpha^2 + \delta^2)^{\frac{1}{2}}}{2} \right]$$

$$C(V_0) = C_{lc}(V_0) + C_s \tag{3-13}$$

$$\alpha = \frac{V_0 - V_{lc}}{V_{mc}}$$

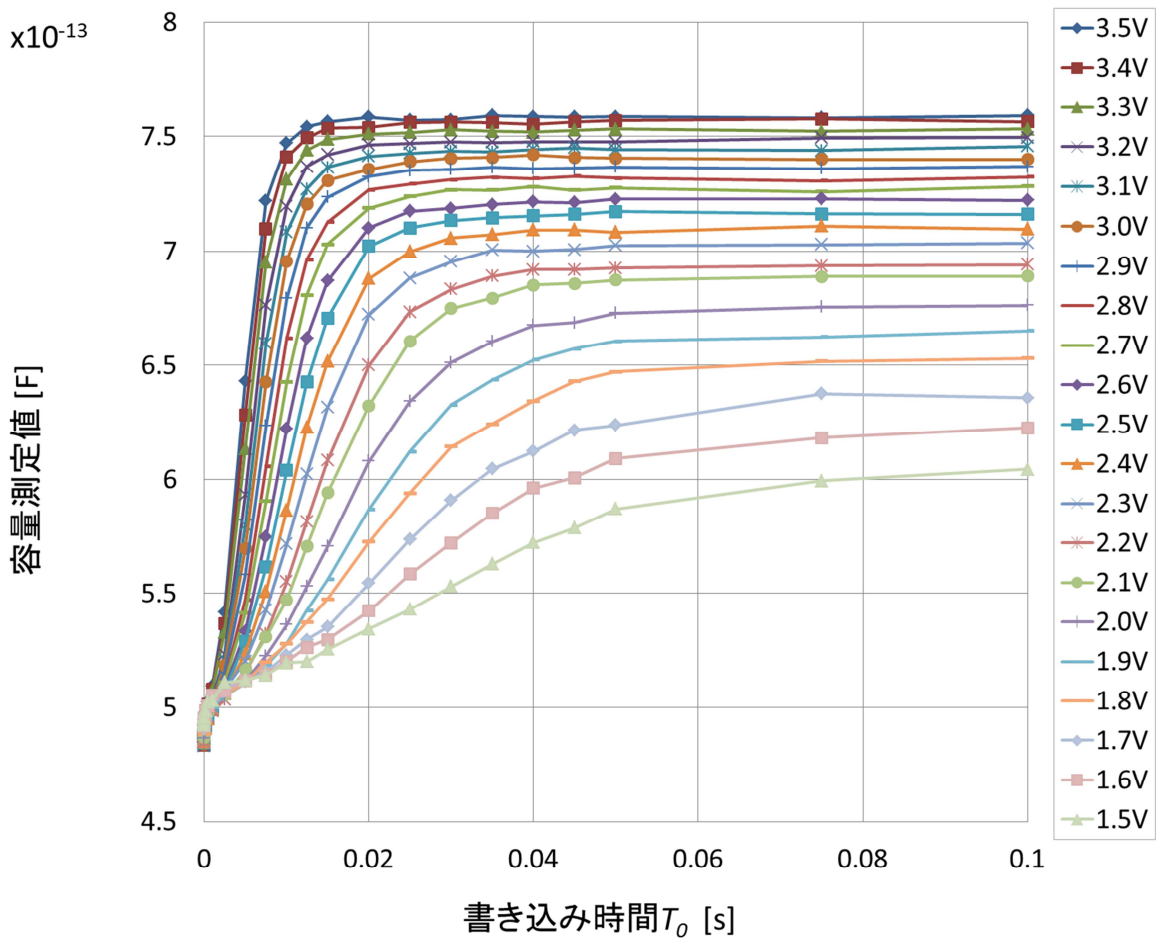


Fig. 3-28: Cell-E Test の実測定の結果 [51]

$V_0$  に書き込み電圧を,  $C(V_0)$  には Fig. 3-28 の  $T_0 = 150 \text{ ms}$  の条件下での測定画素容量を代入して得られる式(3-12) で使われている 5 つのパラメータ  $C_s + C_{\perp}$ ,  $C_{\parallel} - C_{\perp}$ ,  $\delta$ ,  $V_{tc}$ ,  $V_{mc}$  の推定値を Table 3-3 に示す. パラメータ推定では Table 3-3 で示されるパラメータの範囲内で  $C(V_0)$  の二乗誤差の和が最小となる値を解とした. 測定結果の定常状態での  $C-V$  特性と推定したパラメータ値を代入したモデルの  $C-V$  特性とを Fig. 3-29 に示す. 測定結果とモデルとの残差の二乗和を用いた決定係数は 0.99 となり両者は良く一致していると言える.

次に液晶容量の動特性モデルのパラメータ推定を行う. 液晶容量の動特性モデルには式(3-3) を用いる. ただし,  $S_{met}$  のモデルでは時定数  $\tau$  が一定であったが, ここでは SONY の Watanabe et al.によって改良された下の式(3-14) であらわされるように書き込み電圧  $V_0$  によって変化する時定数を使う [14].

Table 3-3: 液晶が定常状態における画素容量の  $C$ - $V$ 特性を決めるパラメータの推定値

	$C_s + C_{\perp}$	$C_{\parallel} - C_{\perp}$	$\delta$	$V_{tc}$	$V_{mc}$
Extracted values	509fF	320fF	0.16	1.05V	0.89V
Range of estimate	450fF-600fF	150fF-600fF	0-0.5	0.5-1.2V	0.5-1.2V

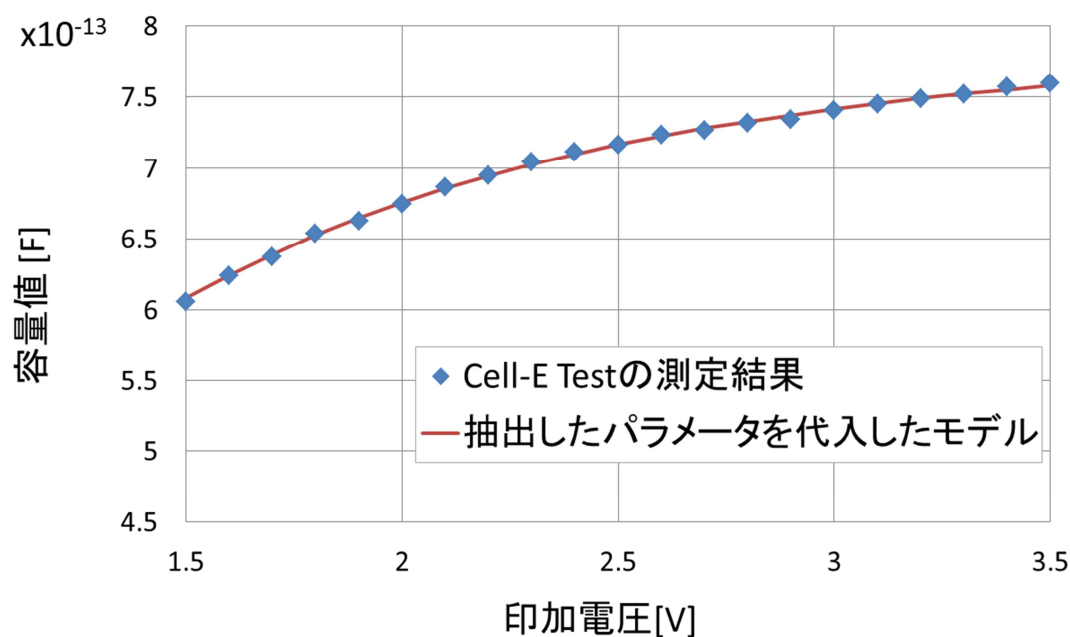


Fig. 3-29: 測定結果と推定されたパラメータを代入したモデルの  $C$ - $V$ 特性 [51]

$$V_i(t) = \sqrt{V_0^2 \left( 1 - \exp\left(-\frac{t}{\tau}\right) \right)}$$

$$\tau = \frac{1}{a_1 + a_2 V_0^m}$$
(3-14)

式(3-14)の  $V_0$  に  $V_i(t)$  を代入し、測定結果の Fig. 3-28 のうち  $V_0 = 1.5\text{V}, 2\text{V}, 2.5\text{V}, 3\text{V}, 3.5\text{V}$  の  $t$ - $V$  特性を用いて得られた、式(3-13) で使われる 3 つのパラメータ  $a_1, a_2, m$  の推定結果を Table 3-4 に示す。パラメータ推定では Table 3-4 で示されるパラメータの範囲内で  $C(V_0)$  の二乗誤差の和が最小となる値を解とした。測定結果の  $C$ - $t$  特性と推定したパラメ

一タ値を代入したモデルの C-t 特性とを Fig. 3-30 に示す。  $V_0$  が大きくなるにつれて定常状態に落ち着くまでの時間が短くなるなど、実測結果の C-t 特性とモデルの C-t 特性には同じ特徴が見られる。一方、  $V_0$  が大きい条件下で画素容量が定常状態になる直前では、推定されたパラメータを代入したモデルの曲線は実測定された C-t 特性と比較し緩やかになっている。この曲線の差が見られる原因として、測定結果は被測定画素以外の周囲の画素の液晶に電位差が与えられず被測定画素のみに  $V_0$  の電位差が与えられているのに対し、モデルでは周囲の液晶も被測定画素と同じ状態であることを仮定していることが考えられる。また、  $V_0$  が小さい条件では被測定画素の周囲の画素との差分は小さく測定結果とモデルとが一致している

Table 3-4: 過渡状態の液晶における画素容量の C-t 特性を決めるパラメータの推定値

	$a_1$	$a_2$	$m$
Extracted values	4.9	1.4	1.9
Range of estimate	0-100	0-100	0-4

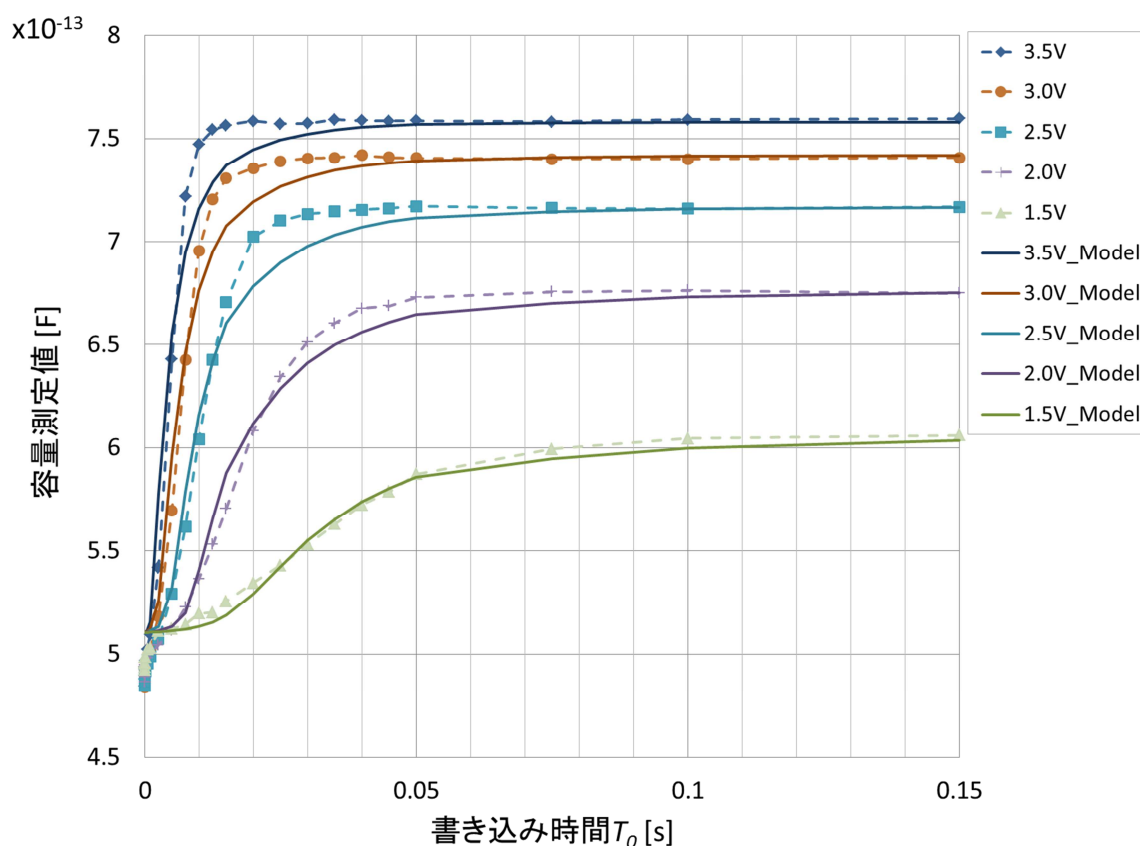


Fig. 3-30: 測定結果と推定されたパラメータを代入したモデルの C-t 特性 [51]

るが、 $V_0$  が大きくなると被測定画素と周囲の画素との状態の差が大きくなり測定結果とモデルとの不一致が大きくなっている。

以上 Cell-E Test を使って電気光学統合モデルのパラメータ抽出を行い、Cell-E Test によって電気光学統合モデルに基づく液晶パネルの動作特性の評価が実現できることを示した。Cell-E Test を製造工程の画像検査に利用するためには、製造工程起因の画像欠陥の検出を可能とする試験結果の評価方法を決定することが必要となる。次章では、様々な製造工程起因の画像欠陥を電気光学統合モデルに基づいて分析し、Cell-E Test で各画像欠陥をもつ画素と正常画素の測定結果との差分が顕著に表れる測定条件を導き、導かれた測定条件での欠陥判別閾値の決定方法を示す。

## 第4章 Cell-E Test を用いた新しい画質検査の提案

### 4.1 はじめに

製造工程の画質検査は、製造工程起因の画像欠陥の検出を目的としている。Cell-E test を用いた画質検査で製造工程起因の画像欠陥を検出するためには、Cell-E Test が出力する画素容量測定値から画像欠陥の有無を判断するための基準を決定する必要がある。本章では、異物、配線の短絡・断線、配向膜不良といった、製造工程で生じる様々な画像欠陥が液晶パネルの動作特性に及ぼす影響を電気光学統合モデルを用いて分析し、各画像欠陥を持つ画素と正常な画素との間の画素容量測定値差が、顕著になるような Cell-E Test の試験条件を導く。このようにして導かれた試験条件での Cell-E Test の画素容量測定結果に、欠陥判別閾値を用いて画像欠陥を検出する検査を、電気光学統合モデルに基づく画質検査と定義し、目視点灯検査の結果と一致率が最大となるように欠陥判別閾値を決定する。実際の液晶パネルを使って、電気光学統合モデルに基づく画質検査と目視点灯検査を行い、両検査方法の検査結果に高い一致率が実現できることを示す。

### 4.2 液晶パネルの画質仕様の電気光学統合モデルに基づく分析

この節では、画像欠陥の議論を始める前に、画質の仕様が電気光学統合モデルでどのようにあらわされるか分析し、どの画質仕様が電気光学統合モデルに基づく画質検査によって検証できるかを示す。画質仕様と電気光学統合モデルとの関係を知ることは、次節で論じる画像欠陥を電気光学統合モデルに基づいて分析するとき、欠陥が画質に与える影響を検討するために重量となる。液晶パネルの画質の仕様は Table 4-1 のようにまとめられる。どの項目も全て数値化できる。以下ではそれぞれの仕様項目と電気光学統合モデルとの関係を示す。

コントラスト比は、液晶パネルを最も明るく表示した状態の輝度と最も暗く表示した状態の輝度との比を表す。比という性質上、同じ大きさのオフセットがおよぼす影響は、暗い表示の輝度による場合に大きくあらわれる。例えば、最も明るい輝度を 100 とし、最も暗い状態の輝度を 1 としたときに、両者の輝度に 1 だけオフセットが生じたように見えたとすると、明るい輝度が 99 になってもコントラスト比の変化は 1% だが、暗い輝度が 2 になるとコントラスト比は 50 と半分になってしまう。液晶パネルそのため、高コントラスト比を仕様とする液晶パネルでは、暗くする側に設計の重点をおいて液晶に大きな電位差がかかった状態で暗くなる（ノーマリーホワイトと呼ぶ）ように液晶と偏光板を選ぶことが多い。それは、電位差がかからない状態が黒（ノーマリーブラックと呼ぶ）となるように設計すると、液晶にかかる電位差が小さくなり液晶分子の配列にばら



Table 4-1: 画質の仕様項目と仕様値例

画質の仕様項目	仕様値例
コントラスト比	250:1
表示色数	262144 色 (RGB 各 64 色分解能)
応答時間	10ms (10% to 90%)
視野角	水平方向 50 deg, 垂直方向 35 deg (コントラスト比 10:1)
光透過率	5%
残像消失時間	5 s
色再現性	NTSC 比 50%

つきが生じやすくなるためである。その結果、透過率を零にしたいともいくらかの光が透過してしまいコントラスト比が低くなってしまう。光の透過率は液晶と 2 枚の偏光板の屈折率の合成で決まり、液晶の屈折率は電気光学統合モデルでは液晶分子の配向すなわち液晶容量によって決定するので、電気光学統合モデルに基づく黒表示時と白表示時の画素容量からコントラスト比を推定することができる。例えばノーマリーホワイトの液晶パネルでは、Fig. 4-1 のように白表示のための画素電圧書き込み時に画素容量が  $C_s + C_{\perp}$ 、黒表示のための画素電圧書き込み時に画素容量が  $C_s + C_{\parallel}$  にそれぞれが近くなるように設計される。

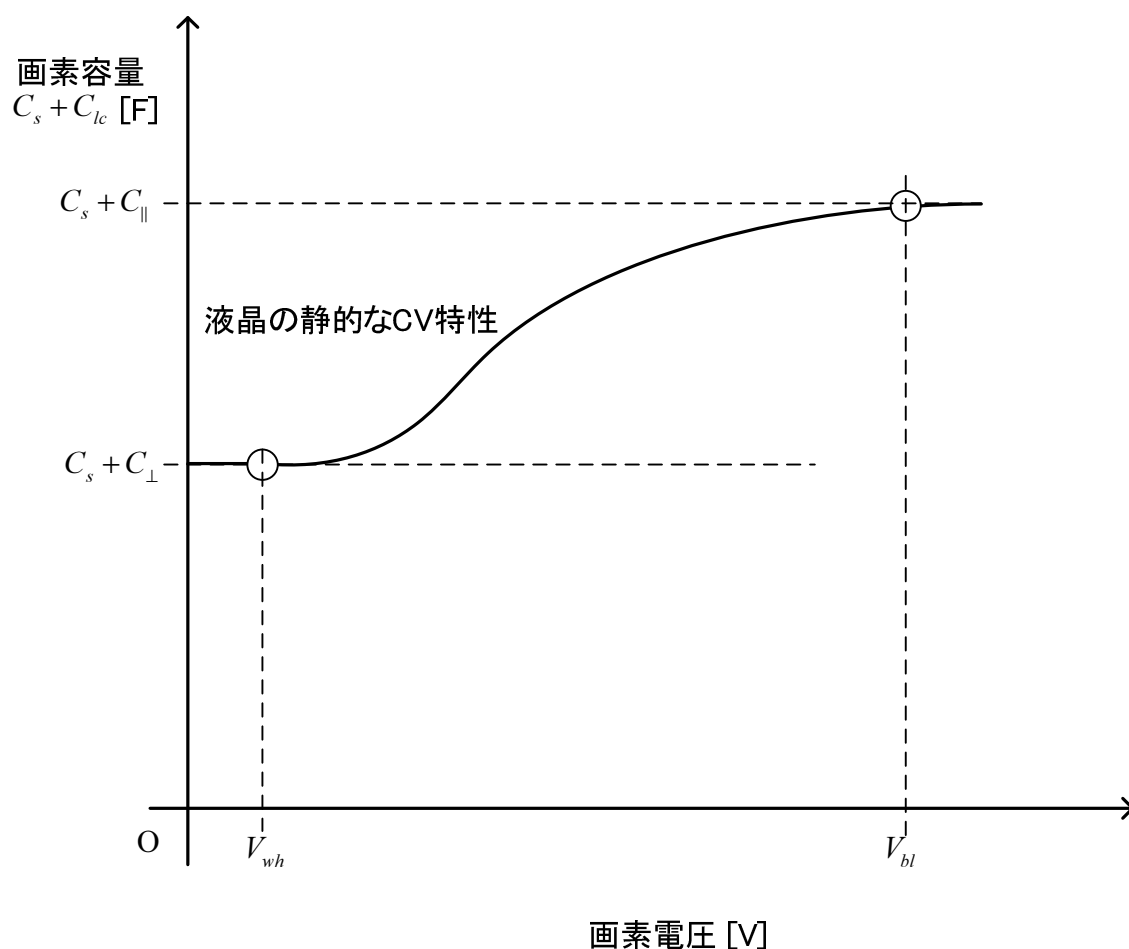


Fig. 4-1: ノーマリーホワイトの液晶パネルにおける  $C$ - $V$ 特性

コントラスト比を決定する重要なパラメータに画素の電圧保持率があげられる。これは画素に電圧を書き込んでから次に書き込まれるまでの保持期間にどれだけ画素電圧が変化するかを表すパラメータで、電圧保持率が 1 よりも小さいと保持期間中に表示される色に変化することを意味する。例えば黒になるような電圧  $V_{bl}$  を画素に書き込んでも、Fig. 4-2 のように保持期間中に画素の電圧が  $V_{bl}$  と電圧保持率との積の値まで下がり、本来表示したかった黒よりも明るく表示され、結果コントラスト比を落としてしまう。電圧保持率を下げる要因には液晶の動特性や液晶層内の過剰なイオン [52]、薄膜トランジスタの漏れ電流などがあげられ、設計においては薄膜トランジスタの漏れ電流や液晶層の抵抗をシミュレーションモデルに組み込むことで電圧保持率を含んだ検討が可能となる。電圧保持率を低下させる過剰なイオンや漏れ電流は製造工程に起因する 경우가多く、設計値よりもコントラスト比の低い欠陥画素として検査によって検出される必要がある。欠陥画素の検出については次節で言及する。

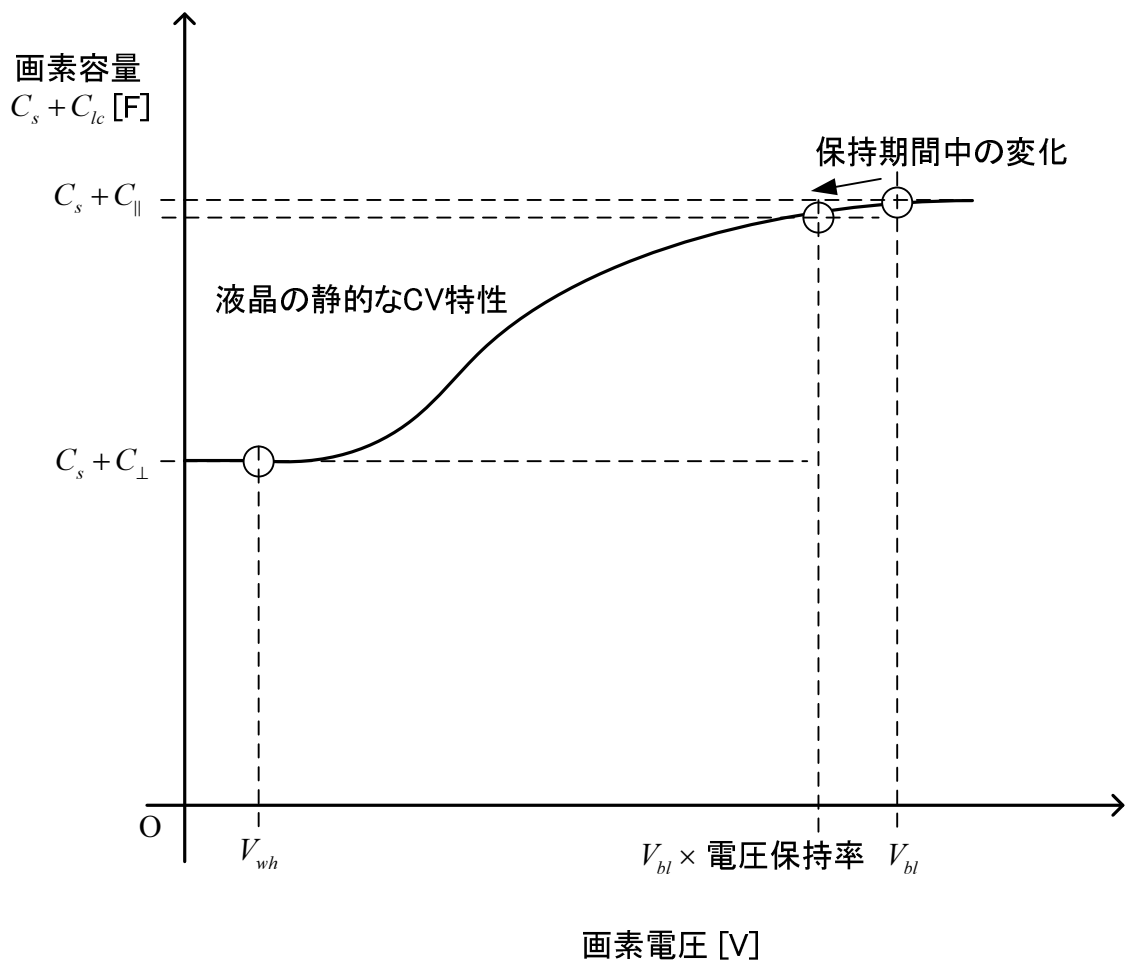


Fig. 4-2: 電圧保持率と保持期間中の画素電圧・画素容量の変化

次に表示色数について述べる。表示色数は RGB カラーディスプレイの場合では各色の階調数の掛け算であらわされる。各色の階調は各色の最大輝度と最小輝度間の中間調の階数を意味する。例えば Table 4-1 では RGB 各色が 64 階調をもち、結果液晶パネルとしては  $64 \times 64 \times 64 = 262,144$  階調の表示色数をもつ。各色の階調は Fig. 4-1 で示す  $V_{wh}$  と  $V_{bl}$  との間を階調分で割れば表現できるのだが、その電圧の割り方は線形に等分されるのではなく一般的には非線形な配分となる。その理由は液晶パネルとブラウン管テレビとの間で、Fig. 4-3 に示すような電圧-光透過率の関係に差があったことによる [53]。液晶パネルを使ったディスプレイでブラウン管テレビと同じ画像を表示するために、液晶パネルの画素に書き込む電圧を非線形に分割して、ブラウン管で表示される色に合うように調整している。

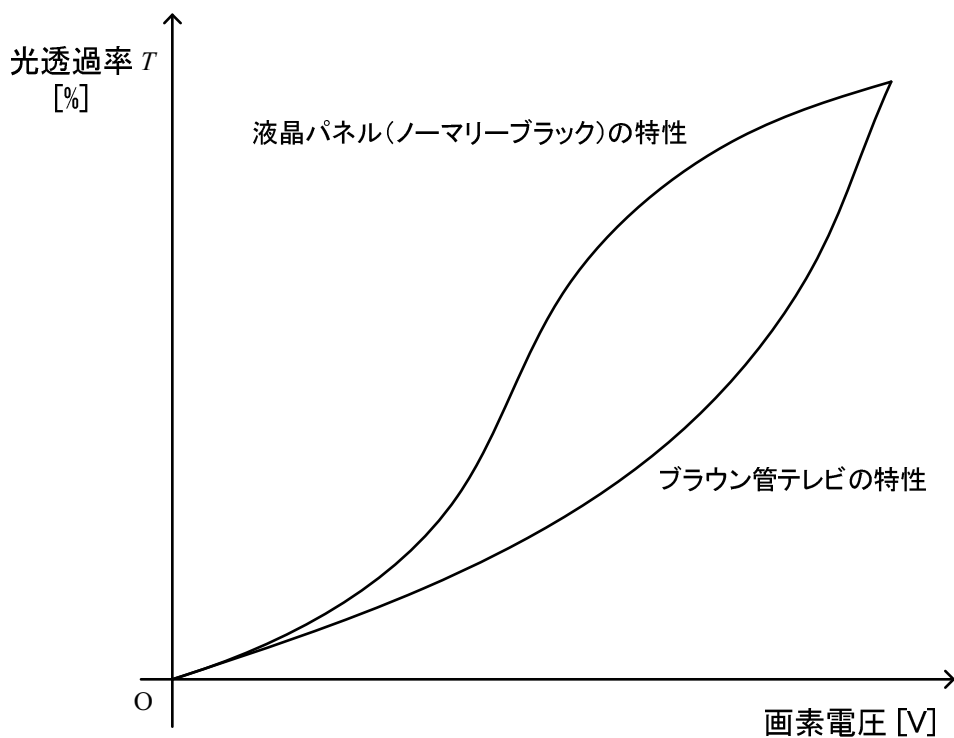


Fig. 4-3: 液晶パネルとブラウン管テレビの電圧-光透過率曲線の違い

電気光学統合モデルを用いると、Fig. 4-4 に示すように、 $V_{wh}$  と  $V_{bl}$  の間を非線形に分割して決定される中間調の電圧  $V_{g1}$ ,  $V_{g2}$ , ... における画素容量  $C_{g1}$ ,  $C_{g2}$ , ... の大きさによって各画素が仕様通りの諧調数をもっているかを確認できる。

応答時間は液晶にかかる電位差が変化してから定常状態に落ち着くまでの時間を示すもので、例えば黒表示から白表示に設定を変えたときに輝度が 10% から 90% まで変化するのに要する時間で定義される。応答時間は液晶に印加される電圧によって変わる。電気光学統合モデルにおいても Fig. 4-5 のように印加電圧によって液晶容量の応答時間が変化して見える。

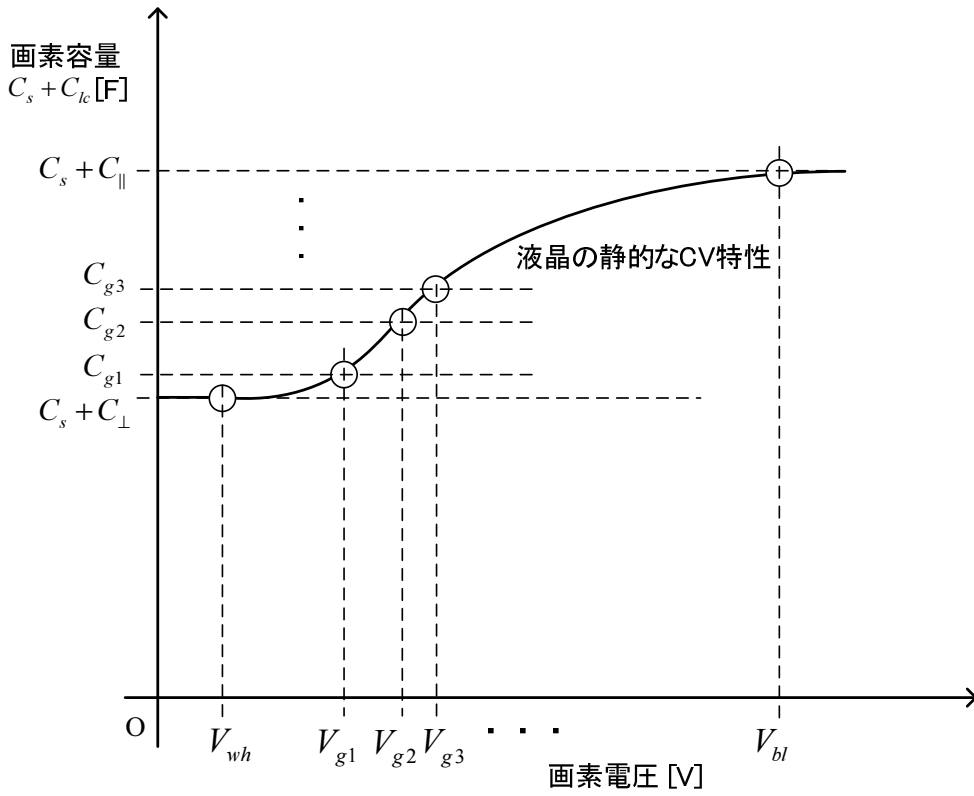


Fig. 4-4: 液晶パネルの中間調の画素電圧と画素容量

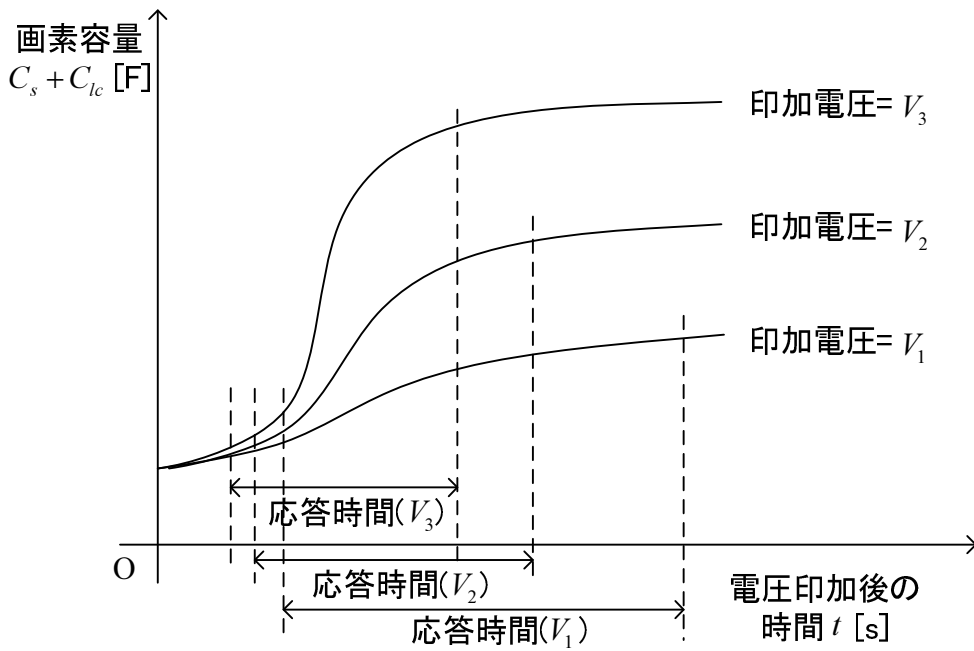


Fig. 4-5: 液晶パネルの印加電圧ごとの応答時間

視野角は液晶パネルに対して正面からどれくらいずれた角度からでも正しく表示された画像を見ることができるかを表し、例えば、コントラスト比が  $x:y$  以上に画質が保たれる視野角度の範囲で定義される [54]。視野角は液晶の駆動方式・偏光板と偏光板と共に用いる各種光学フィルムによって決まるため、電気光学統合モデルによって視野角を解析することは困難である。

光透過率は液晶パネルを最も明るく表示したときの、表示光と光源との輝度比を表す。光透過率は液晶層と偏光板の屈折率から決まる光透過率、TFT アレイの開口率、カラーフィルタ等の要素によって決まる。白表示のための電圧を画素に書き込んだ状態で、液晶の配向を表す液晶容量を測定すると、電気光学統合モデルを用いて液晶パネルの光透過率を求められる。ノーマリーブラックの液晶パネルでは、Fig.4-6 に示すように電圧保持率が低いと保持期間中に画素電圧が変化して輝度低下の原因となる。電圧保持率はコントラストの説明でも述べたように製造プロセスに依存する部分が多い。

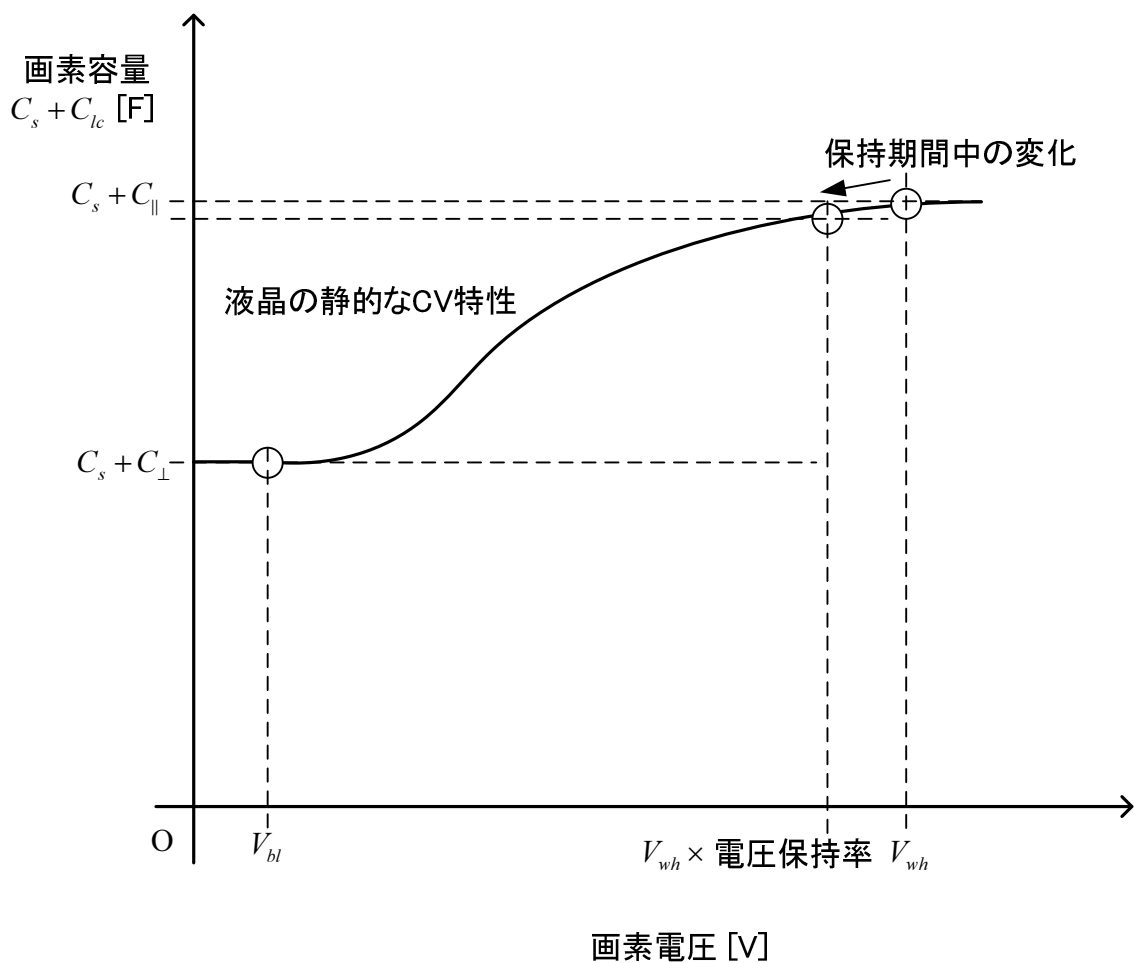


Fig. 4-6: 電圧保持率と保持期間中の画素電圧・画素容量の変化

残像消失時間は、同じ画像を一定時間以上映した後に画像を変えても前の画像が残像として残る時間を表す。例えば 1 分間試験パターンを映して、その後全面グレースケールに切り替えたときに確認される残像と背景のグレースケールとの明度の差が、定められた基準レベル以下になるまでの時間で定義される。残像の原因は液晶層内のイオンが一定時間同じ電界を受けることで、液晶層内で分極が生じ、画素電圧を変えてもイオンが新たな電圧に応じた分極状態に落ち着くまで、液晶分子の配向の変化が遅くなるためである。残像消失時間の長い画素は、電気光学統合モデルでは Fig. 4-7 のように液晶容量の  $C-t$  特性の傾きが他の画素よりも緩やかになる。

色再現性は、米国や日本のアナログテレビ放送用のカラーテレビ方式である NTSC (National Television System Committee) の決める色空間をどれだけ再現できるかを表す [55]。色再現性はバックライト、カラーフィルタによって決まる部分が大きく、外部電圧と外部電圧に応じた液晶容量の変化から色再現性を解析することは非常に難しい。

以上、画質の仕様を電気光学統合モデルに基づき分析した。表示色数、応答時間、残像消失時間のよう外部電圧、液晶容量の変化によって検証できる仕様、コントラスト比、光透過率のように外部電圧、液晶容量の変化によって部分的に検証できる仕様、視野角、色再現性のよう外部電圧、液晶容量に関わらないカラーフィルタ、偏光板の特性によって性能が決定する仕様に分類することができる。電気光学統合モデルに基づく画質検査では、外部電圧と外部電圧の変化に応じた液晶容量の変化を試験することで画像欠陥を検出する。次節では液晶パネルの製造工程起因の画像欠陥を、電気光学統合モデルを用いて分析する。

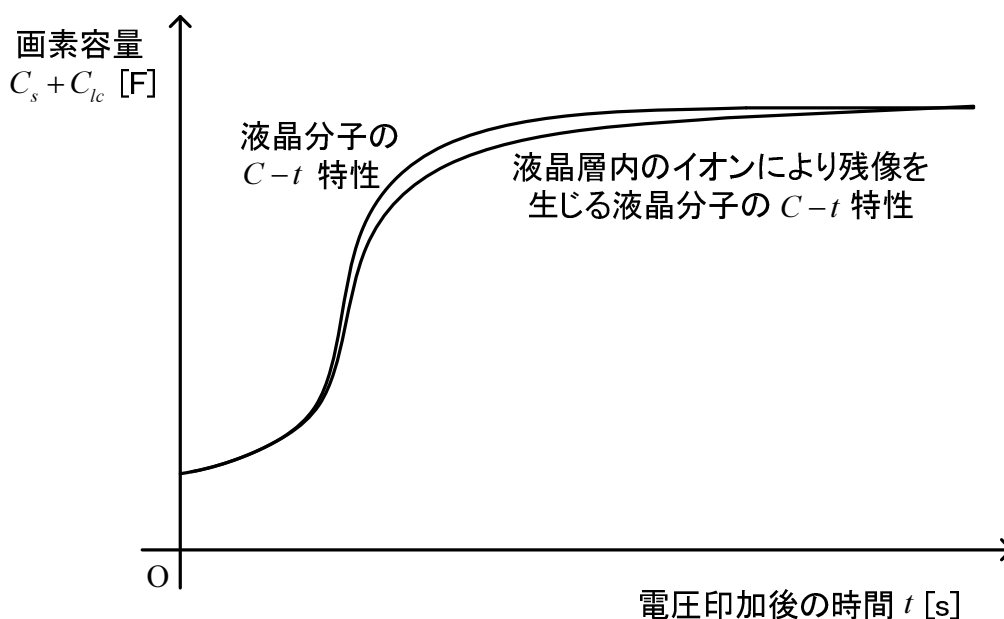


Fig. 4-7: 液晶層内のイオンによる液晶分子の  $C-t$  特性への影響

### 4.3 電気光学統合モデルに基づく画像欠陥の分析

液晶パネルの画素数はモバイル機器でも数百万画素、テレビでは数千万画素にも及ぶ。このような画素数の液晶パネルを無欠陥で製造することは非常に難しく、決められた範囲内の暗点や半明点、かすかなムラが存在しても良品パネルとされていることを2章で述べた。欠陥画素を持つ不良パネルを定義するために、本来画質に要求されるコントラスト比や輝度等の画質の仕様に加えて、画像欠陥の程度や数に対する仕様も決められている。Table 4-2 に液晶パネルのユースケースと画像欠陥に対する仕様例を示す。

Table 4-2: 液晶パネルのユースケースと欠陥に対する仕様例

ユースケース	使用者は液晶パネルに映し出される画像を屋内で見る
要求 1	画質は液晶パネル面内において使用者が認識できないか気にならない程度に十分均一であること（常温，正面視角）
仕様 1-1: 明点欠陥	パネル内平均と 20%以上の輝度差を生じる明点がないこと
仕様 1-2: 半明点欠陥 1	パネル内平均と 10%以上 20%未満の輝度差を生じる半明点がエリア 1 に 1 個以下であること
仕様 1-3: 半明点欠陥 2	パネル内平均と 10%以上 20%未満の輝度差を生じる半明点がエリア 2 に 3 個以下であること
仕様 1-3: 線欠陥	パネル内平均と 5%以上の輝度差の画素が 3 つ以上連続していないこと
仕様 1-4: ムラ欠陥 1	パネル内の輝度バラつき（標準偏差）がパネル内平均の 2%を超えないこと
仕様 1-5: ムラ欠陥 2	50mm × 50mm のエリアでエリア内平均と 1%以上の輝度差の画素が 25%以上ないこと
...	...
要求 2	画素分解能は映し出す画像の形状に対して十分に細かいこと
...	...
要求 3	視野角は使用者が見る視点に対して十分に広いこと
要求 4	色再現性は映し出す画像の色彩を十分に包含していること
...	...
...	...



このような欠陥画素の仕様は、製造工程の画質検査によって検証される。欠陥画素は製造プロセスの装置状態のバラつきに大きく依存し、製造工程起因で生じた不良パネルを市場に出さないようにするためには全数検査によって不良パネルの検出を行う必要がある。以下では様々な画像欠陥を電気光学統合モデルに基づき分析し、各画像欠陥が液晶パネルの動作特性にどのように影響しているかを示し、その影響を Cell-E Test を用いてどのように検出できるか述べる。本節で分析する画像欠陥の種類と、その欠陥を作り込む原因となるサブシステムを Table 4-3 にまとめる。

短絡欠陥は TFT アレイ上でパターン異常や金属の飛沫などによって高インピーダンスであるべきパターン間が低インピーダンスになってしまう欠陥である。例えば画素内の薄膜トランジスタのソースとドレイン端子間が短絡すると、画素に黒を書いても白を書いても中間色になってしまうような点欠陥になり、データ線間、ゲート線間、データ線とゲート線間等が短絡すれば線欠陥となる。同様に TFT アレイ上のパターン異常によって生じる欠陥に断線欠陥がある。これはパターンでつながり低インピーダンスであるべ

Table 4-3: 欠陥種類と原因となるサブシステム

欠陥分類	欠陥種類	TFT アレイ	液晶層	CF	偏光板
点・線欠陥	短絡	✓			
	断線	✓			
	低電圧保持率	✓	✓		
	TFT on 抵抗	✓			
	TFT $V_{th}$	✓			
	異物		✓		
	配向膜		✓		
	カラーフィルタ(欠け)			✓	
	カラーフィルタ(色素)			✓	
	偏光板				✓
ムラ欠陥	ラビング		✓		
	イオン不純物		✓		
	クロストーク	✓	✓		
	セルギャップ		✓		
	配向膜		✓		
	異物		✓		
	TFT $V_{th}$ の面内不均一性	✓			
	偏光板				✓

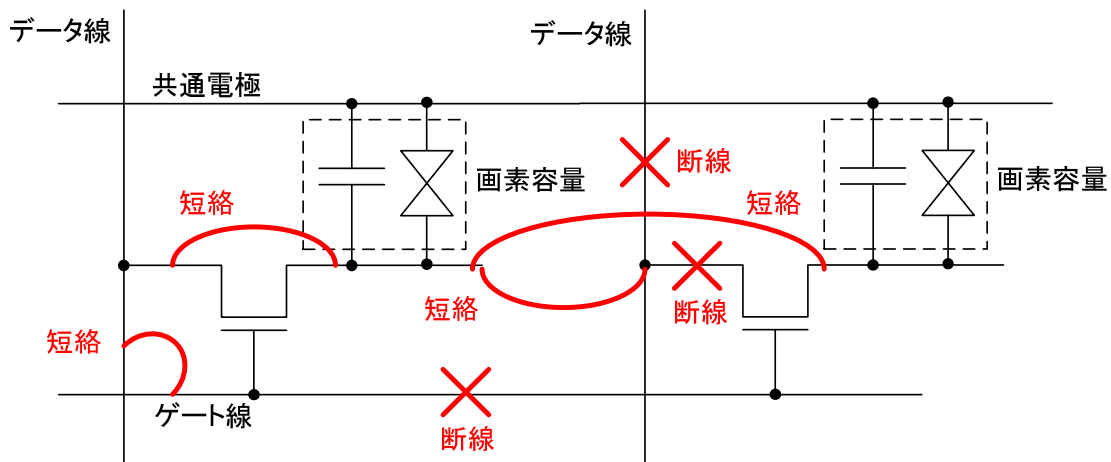


Fig. 4-8: 短絡と断線欠陥の例

き場所が断線によって高インピーダンスになってしまう欠陥で、画素内のパターンに断線が起きると明点欠陥（ノーマリーブランクの場合）、データ線やゲート線に断線が起きると線欠陥となる。短絡欠陥と断線欠陥の例を Fig. 4-8 に示す。

短絡欠陥によって Cell-E Test の測定結果に生じる影響は短絡する箇所によって様々である。例えば隣接する二つの画素が短絡を起こすと測定電荷量は通常の倍となる。このような短絡欠陥の場合は、Fig. 4-9 の上段に示すように画素容量の  $C-V$  特性は書き込み電圧に依存せず正常画素と欠陥画素との差が見られるため、Cell-E Test の書き込み電圧  $V_0$  は、測定感度が十分に大きくなるように大きな電圧を選ぶとよい。隣接画素間短絡以外でも短絡欠陥は大きな測定差を生じ検出しやすい欠陥モードである。Fig. 4-9 の下段に、Cell-E Test によって測定される電荷量を示す。Cell-E Test が出力する試験結果は容量値であるが、そのための容量測定は電荷測定によって実現されていることを 3.3 節で述べた。容量測定の感度は電荷測定の感度によって決まる。この節では、測定感度を表すのに Cell-E Test の試験結果である容量値ではなく測定される電荷量を使って示し、各欠陥をより感度高く検出するための Cell-E Test の試験条件を示す。

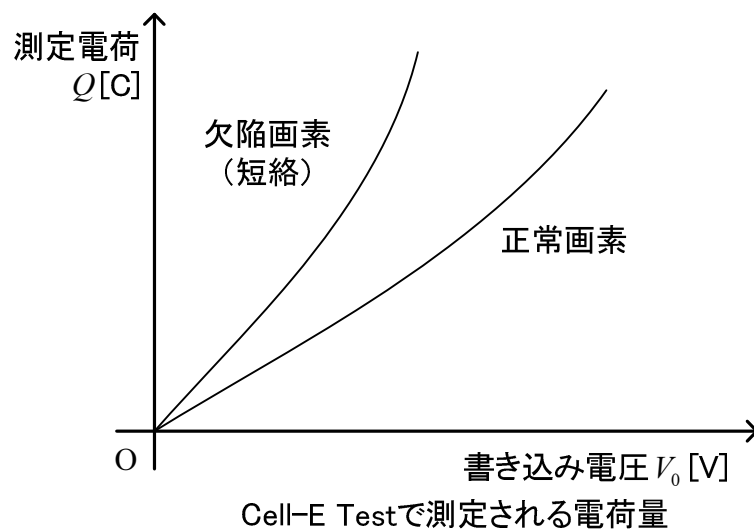
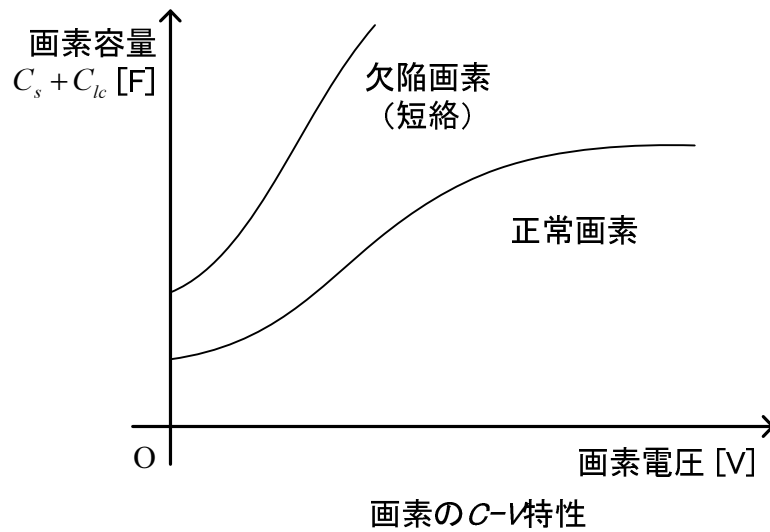


Fig. 4-9: 欠陥画素（短絡）と正常画素との差

断線欠陥も短絡欠陥同様に断線する箇所によって Cell-E Test の測定結果への影響は異なる。例えばデータ線と画素間が断線すると Fig. 4-10 の上段のような C-V 特性となり、Cell-E Test では、Fig. 4-10 の下段に示すように書き込み電圧  $V_0$  に依存せず測定電荷量が正常画素よりも小さくなる。Cell-E Test で書き込み電圧  $V_0$  は測定感度が十分に高くなるように大きな電圧を選ぶとよい。

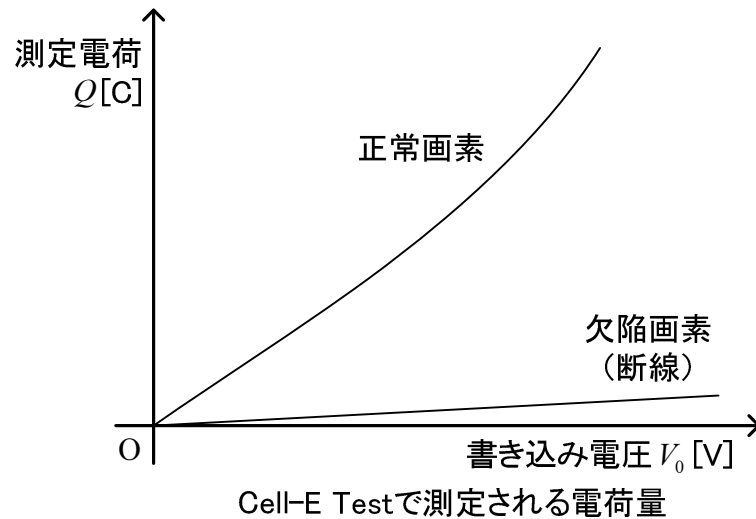
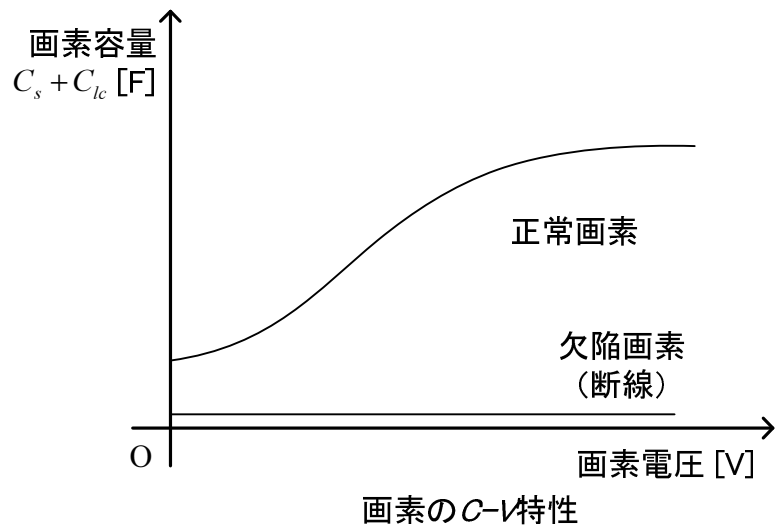


Fig. 4-10: 欠陥画素（断線）と正常画素との差

次に電圧保持率が低い欠陥について述べる。電圧保持率を下げる要因として液晶の動特性、液晶層内の過剰なイオン、薄膜トランジスタの漏れ電流を前節であげた。電圧保持率が下がるとコントラストやノーマリーブラック時の光透過率を低下させる。画素電圧への電圧書き込み後の保持時間が長いと、電気光学統合モデルの  $C-V$  特性では Fig. 4-11 の上段に示すように正常画素よりも小さな画素容量値として表され、Cell-E Test では Fig. 4-11 の下段に示されるように正常画素との測定結果に差が生じる。電圧保持率の低い画素を charge-map 上で目立たせるには保持時間  $T_1$  を長くすればよいが、長すぎる場

合には過剰な欠陥検出 (over kill) をまねくことにもなり得る. 設計値に沿った測定条件と欠陥判定閾値を用いることが理想的である.

TFT アレイ上の薄膜トランジスタ (TFT) の特性が製造工程によってバラつくことが知られている [56]. TFT の特性欠陥には, トランジスタのオン状態に影響する欠陥, オフ状態の性能に影響する欠陥とがある. TFT on 抵抗の欠陥は, TFT の I-V 特性の異常によって TFT の on 抵抗が大きくなりすぎる欠陥である. TFT on 抵抗の欠陥は, 画素電圧

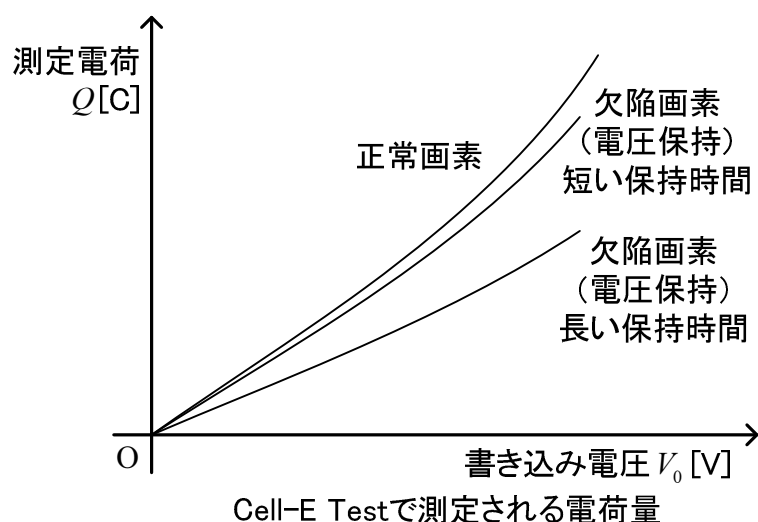
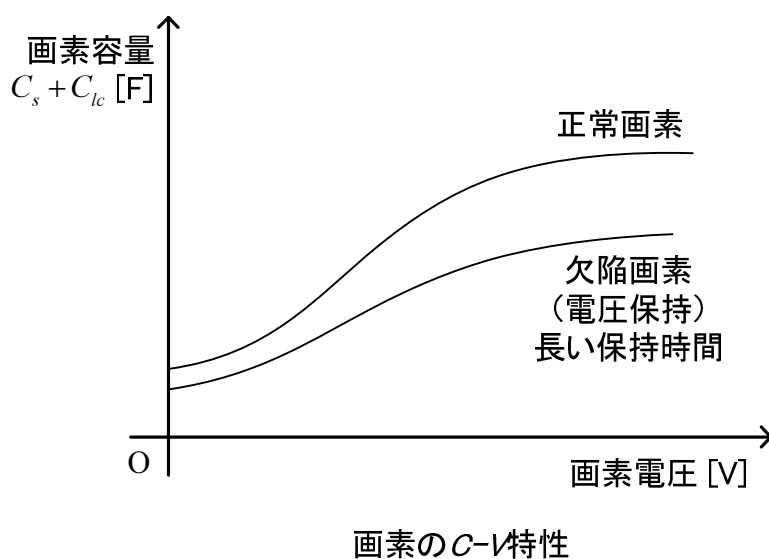


Fig. 4-11: 欠陥画素 (電圧保持) と正常画素との差

の書き込み時間中に所望の電圧を画素に書き込むことができず、黒を書いても白を書いても中間のグレーとなってコントラスト比の低い点欠陥を生じさせる。

TFT のオフ状態の欠陥には、低電圧保持率の原因となる大きな薄膜トランジスタの漏れ電流や TFT の  $V_{th}$  の違いがあげられる。Fig. 4-12 に画像欠陥の原因となる TFT の I-V 特性にあらわれる様々な異常の例を示す。Fig. 4-12 の電流量を表す縦軸はログスケールで表されている。TFT の on 抵抗が大きい欠陥の Cell-E Test の測定結果への影響は、Fig. 4-13 に示すように書き込み時間  $T_0$  を短くする条件で画素に書き込まれる電荷量が小さくなる。

TFT の  $V_{th}$  に異常が生じると、同じゲート電圧をトランジスタに与えても on 抵抗が十分に小さくならない、漏れ電流が十分に小さくならない、ゲートから画素への突入電流の影響が異なる等、様々な影響として液晶パネルの動作特性にあらわれ、黒を書いても白を書いても

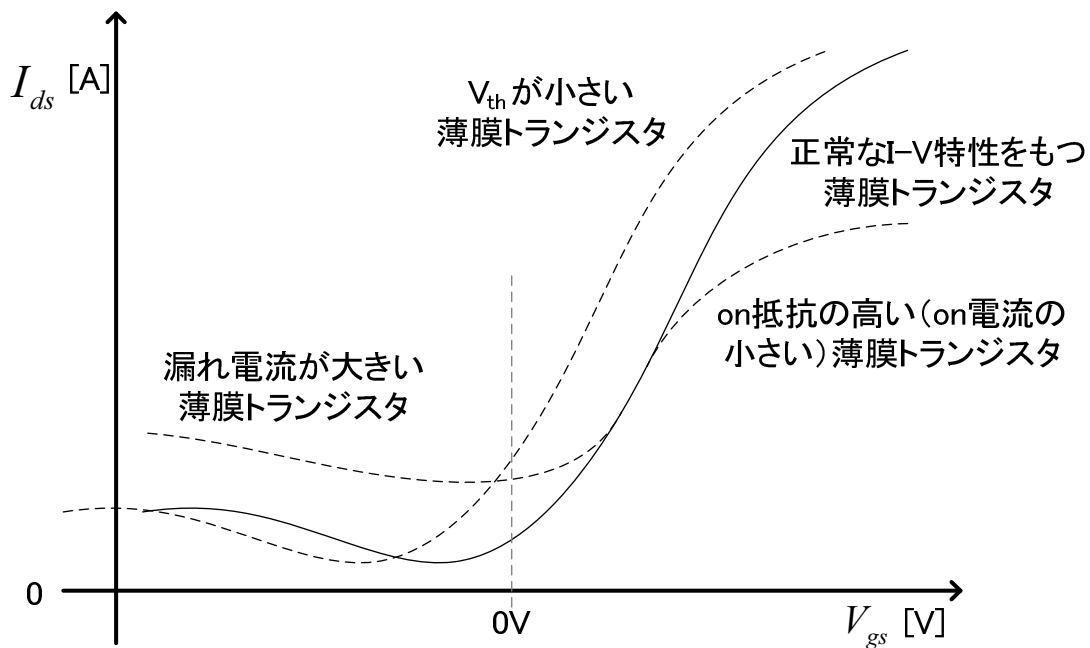


Fig. 4-12: TFT (薄膜トランジスタ) の I-V 特性にあらわれる異常の例

もグレーになるような低コントラスト比をもつ欠陥画素を生じる原因となる。Cell-E Test の測定結果の影響は、TFT の $V_{th}$ の異常の状態によって様々で、 $V_{th}$ が正常よりも大きい場合には書き込み時間  $T_0$  を短くすることで差が見えたり、 $V_{th}$ が正常よりも小さい場合には、Fig. 4-14 のように保持期間  $T_1$  を長くすることで差が見える。I-V 特性に異常をもつ画素を charge-map 上で目立たせるには、例えば Fig.4-15 のように TFT をオフにする Gate 線の電圧を変化させると良いが、変化が大きすぎると over kill を生じる。低電圧保持率の欠陥検出の条件と同様、設計値に沿った測定条件と欠陥判定閾値を用いることが理想的である。

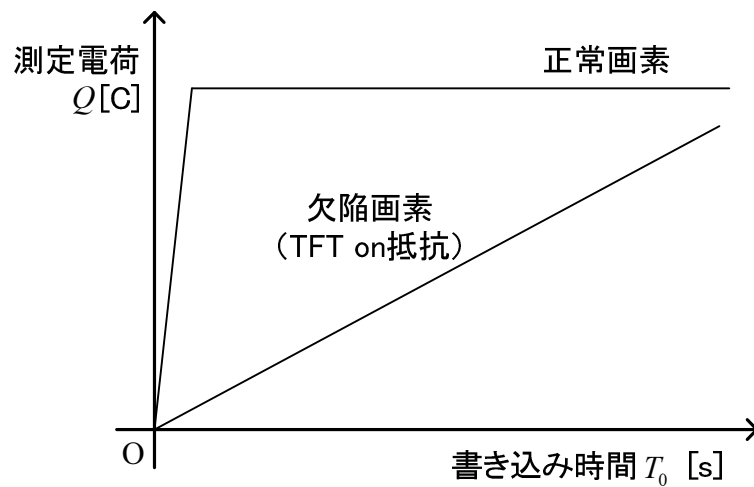


Fig. 4-13: 欠陥画素 (TFT on 抵抗) と正常画素との差

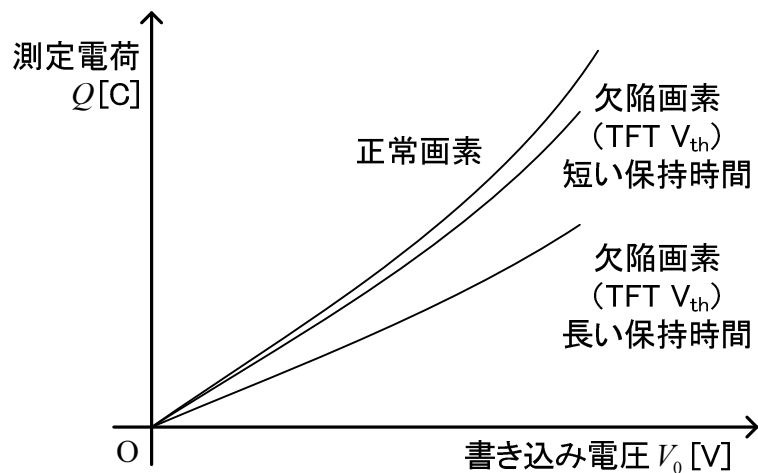
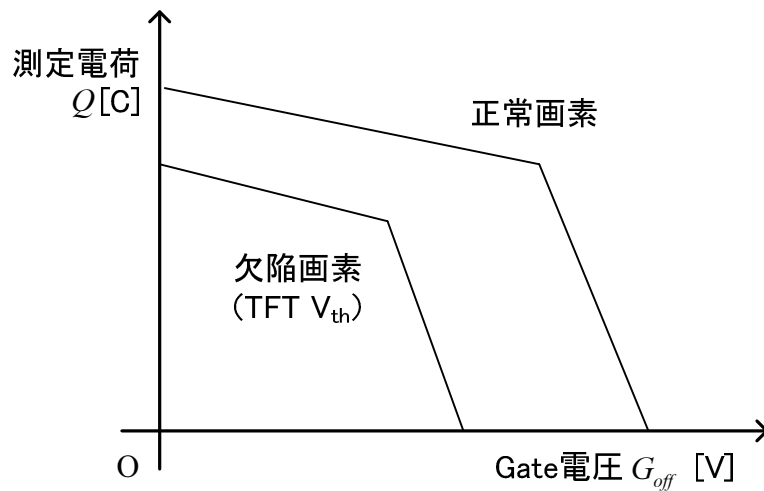
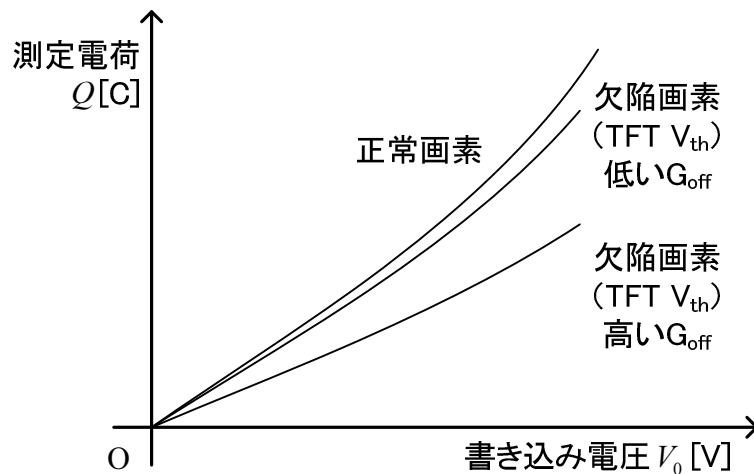


Fig. 4-14: 欠陥画素 (TFT  $V_{th}$ ) と正常画素との差



Gate電圧と測定電荷量の関係



Cell-E Testで測定される電荷量

Fig. 4-15: 欠陥画素 (TFT  $V_{th}$ ) と Gate 電圧を変化させたときの影響

次に異物欠陥を検出するための分析を行う。異物欠陥は液晶層内に異物が混入して光の屈折率が制御できなくなる現象で、異物欠陥をもつ画素は常に同じ明るさを表示して低コントラスト、低表示色数、低光透過率な画素となる。異物の種類は様々だが、ガラス破片が比誘電率=5-8、シール材の比誘電率が5程度、レーヨンが2.5程度。液晶に電圧をかけず液晶容量が  $C_{\perp}$  の状態では比誘電率は異物と同程度、電圧をかけて液晶容量が  $C_{\parallel}$  の状態では比誘電率は10を超えて異物の比誘電率よりも大きく、画素の  $C-V$  特性は Fig. 4-16 の上段のように表される。Cell-E Test で書き込み電圧  $V_0$  を大きくしていくと、正



常な画素は液晶容量が  $C_{||}$  に近づき画素容量が大きくなるが、異物が入った欠陥画素では書き込み電圧  $V_0$  を大きくしても画素容量に変化が生じず正常画素に比べて測定値が小さくなる。Fig. 4-16 の下段にその様子を示す。

液晶層を挟む二枚のガラス（TFT アレイとカラーフィルタ）には、液晶層内の液晶分子の配向を整えるために配向膜が塗布され、液晶分子は Fig. 4-17 のようにガラスに対して所望のプレチルト角を形成して並んでいる。プレチルト角は液晶の配向の安定性、コントラスト比、液晶の応答時間などを決める重要なパラメータである。

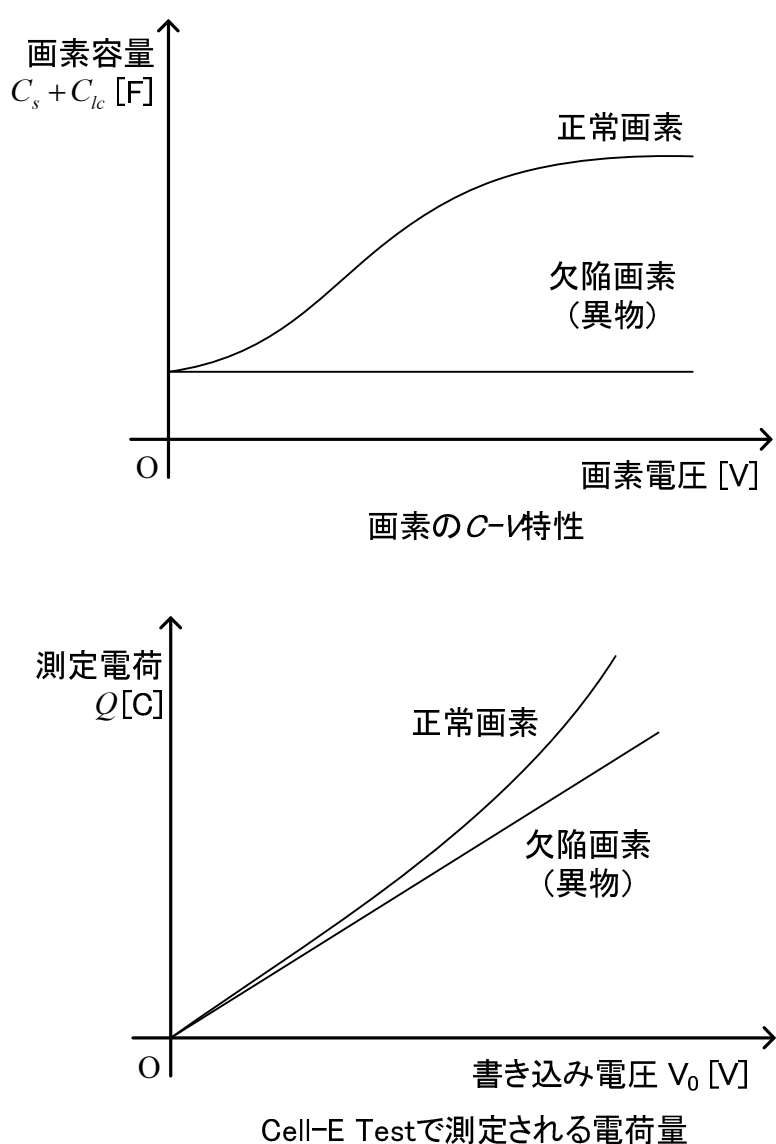


Fig. 4-16: 欠陥画素（異物）と正常画素との差

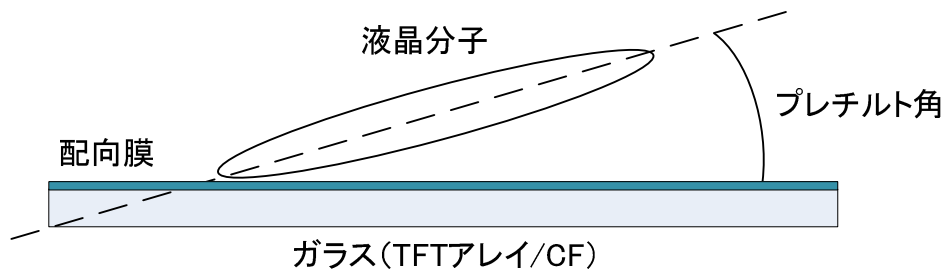
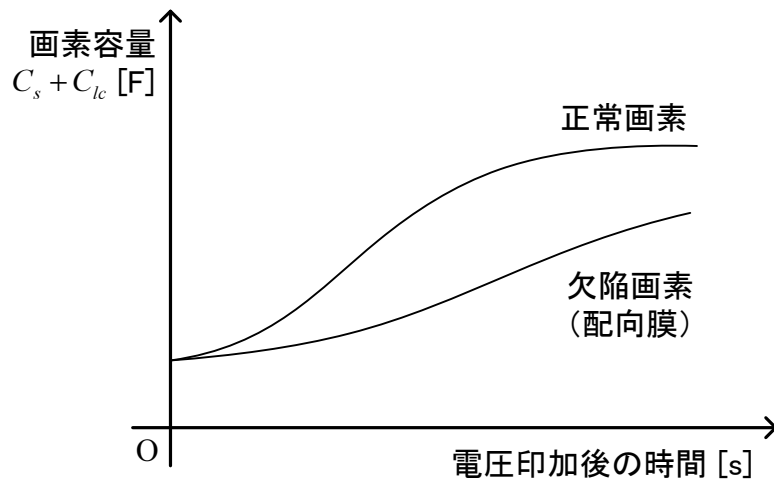
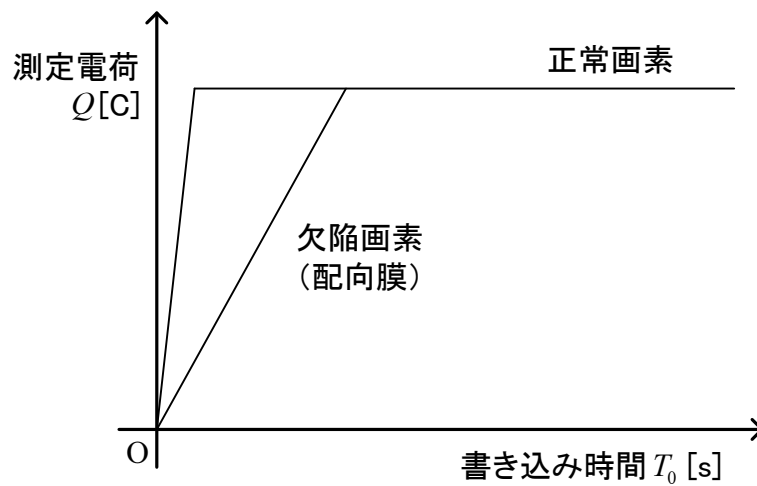


Fig. 4-17: 液晶分子のプレチルト角



画素容量のC-t 特性



Cell-E Testで測定される電荷量

Fig. 4-18: 欠陥画素（配向膜）と正常画素との差

配向膜起因の欠陥は液晶の配向を乱し、Fig. 4-18の上段のようなC-t特性に影響を与え、低コントラストの画素や遅い応答時間をもった画素を生じさせる。Cell-E TestではFig. 4-18の下段に示すように、書き込み時間  $T_0$  を短くすることで正常画素と配向膜欠陥をもつ画素との測定結果に差を生じさせられる。

カラーフィルタの欠陥は色味に対する異常を Cell-E Test で検出するのは非常に難しいが、Fig. 4-19のようにカラーフィルタの色材膜に欠けのあるような欠陥の場合では、欠けている部分の液晶層の厚みが増したように見え、その画素の容量値が小さくなる。カラーフィルタに欠けのある欠陥画素と正常画素との Cell-E Test での測定結果の差を Fig. 4-20 に示す。特にカラーフィルタの欠けが小さい場合には欠陥画素と正常画素の画素容量の差は小さいため、なるべく大きな書き込み電圧  $V_0$  を設定する必要がある。

偏光板起因の点欠陥は偏光板自身のキズや偏光板とガラス間の異物によって生じる。これらを Cell-E Test で検出するのは非常に難しく、自動光学検査装置や目視による検査に頼る必要がある。

以上、点欠陥、線欠陥となる原因を電気光学統合モデルに基づき分析し、Cell-E Test の測定結果に欠陥画素と正常画素とがどのように差として表れるかを示した。以下ではムラ欠陥の原因を電気光学統合モデルに基づき分析し、Cell-E Test の測定結果への欠陥画素の影響を示す。

ムラ欠陥の最初の例としてラビングムラについて説明する。ラビングは液晶の配向方向とプレチルト角を決定するための工程で、回転している布でガラスの上に塗布された配向膜をこすることで行われる。ラビング工程では同じ布を使い過ぎや布に異物が付着すると配向膜上にムラができ、Fig. 4-21のように斜め線のムラが生じる。



Fig. 4-19: 欠陥画素（カラーフィルタ）の液晶層への影響

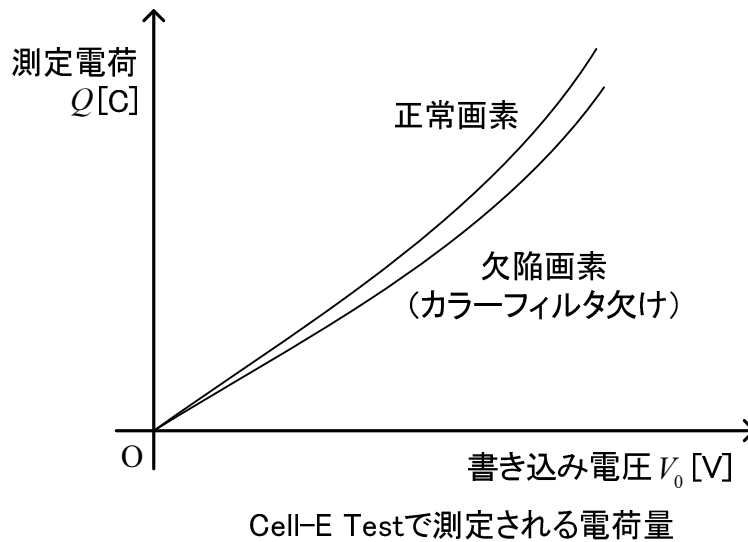
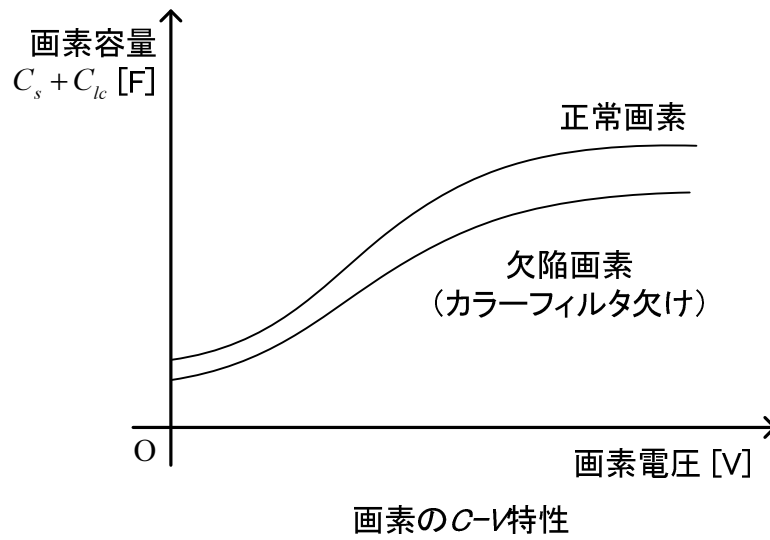


Fig. 4-20: 欠陥画素（カラーフィルタ欠け）と正常画素との差

Cell-E Test でラビングムラの画素は書き込み時間  $T_0$  を短くすると正常画素よりも測定画素が小さくなる。その様子を Fig. 4-22 に示す。ラビングムラは欠陥範囲が広く周期的な線として表れるため、わずかな正常画素からの差でも認識されやすい。そのため画素単体で正常画素と比較して欠陥を検出するのは難しく、その形状を先見情報とした画像処理を利用することで検出感度を上げることができる。

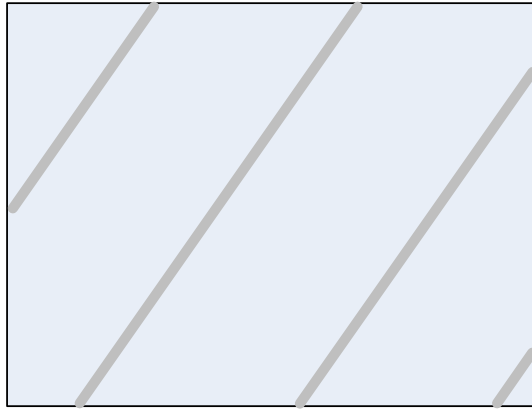
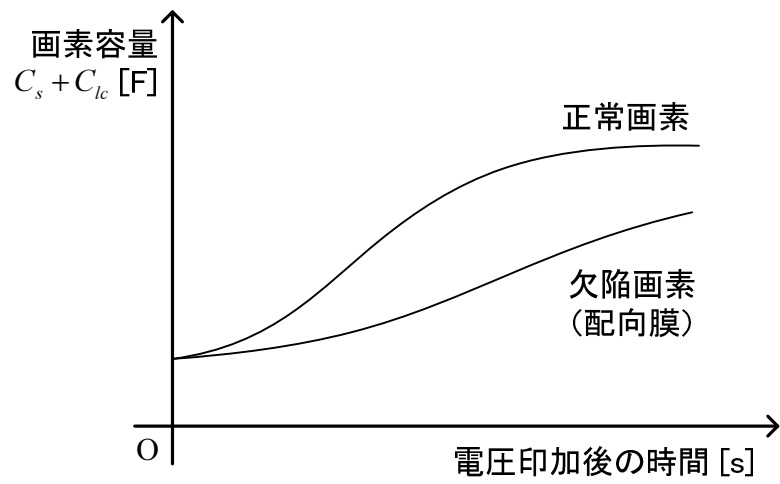
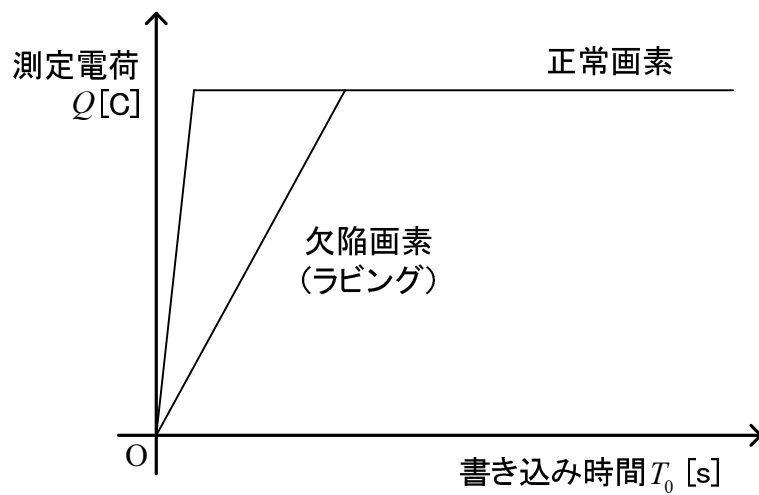


Fig. 4-21: ラビングムラのある液晶パネルの表示画像



画素容量のC-t特性



Cell-E Testで測定される電荷量

Fig. 4-22: 欠陥画素（ラビング）と正常画素との差

次にイオン不純物起因の欠陥について説明する。液晶パネルは液晶をガラスの間に充填した後、その注入した口を封止して製造される。液晶層側のガラス表面、充填される液晶材料、2枚のガラスを貼り付けるための接着剤に含まれるイオン不純物によって液晶層の抵抗率の低下、過剰イオンによる電圧保持率の低下を起こす。その結果、コントラストの低下、応答時間と残像消失時間の増長が生じる。特に注入口周辺で封止した材料から液晶層に不純物が溶け出すと、Fig. 4-23のように注入口ムラと呼ばれるムラ欠陥が生じる。

イオン不純物欠陥が Cell-E Test の測定結果に与える影響は、Fig. 4-24 の中段に示すように長い保持時間  $T_1$  において正常画素よりも測定電荷量が小さくなることと、Fig. 4-24 の下段に示すように短い書き込み時間  $T_0$  において正常画素より測定電荷量が小さくなることで表れる。

次にクロストーク欠陥について言及する。クロストーク欠陥は TFT アレイ上の薄膜トランジスタ容量が設計よりも大きくなることによって同列内の異なる画素や隣接画素の電圧書き込みの影響によってコントラスト比が低下する欠陥である。例えば画素内の薄膜トランジスタのドレインとソース間の容量が大きくなると、同列で他の行の画素を書き込んでいるときにもその影響を設計値以上に受けてしまう。Cell-E Test では、書き込み動作後にデータ線電圧を  $V_1$  に変化させるときに被測定画素の電荷を多くデータ線に移動させてしまうため、読み出し時に測定される電荷量が減り、Fig. 4-25 のようになる。

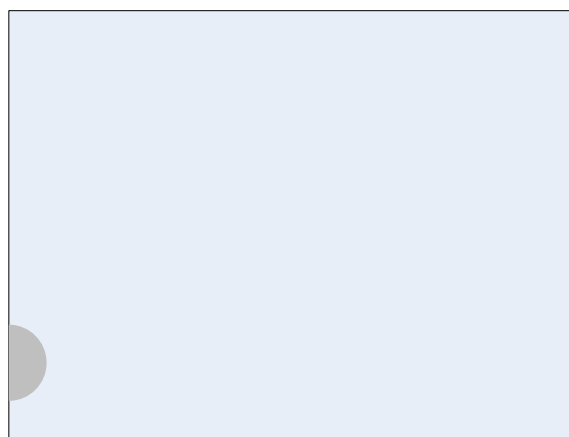


Fig. 4-23: イオン不純物欠陥（注入口ムラ）のある液晶パネルの表示画像

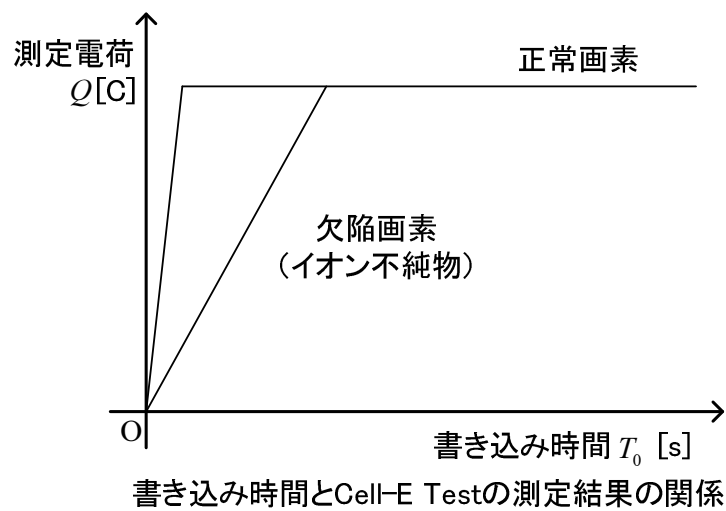
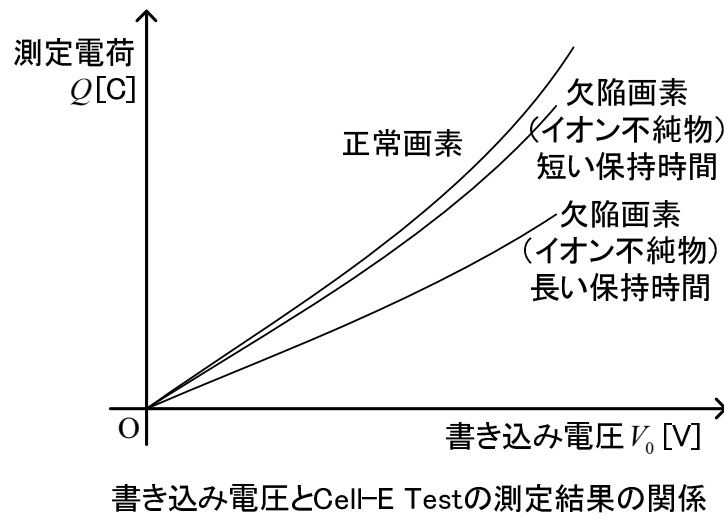
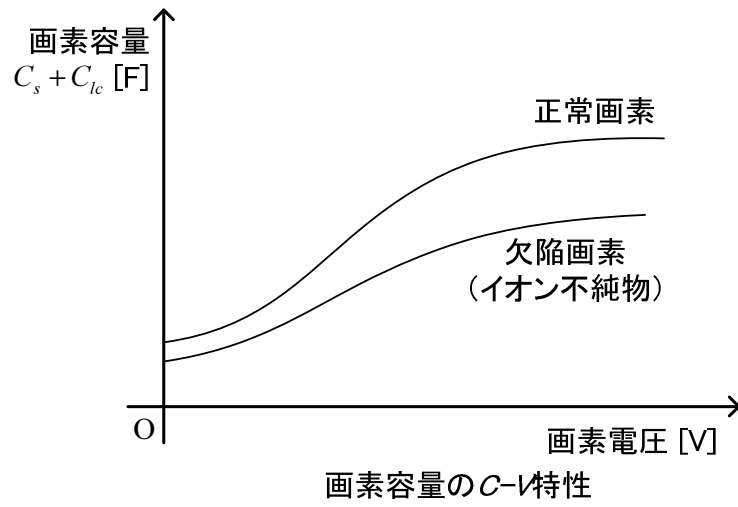


Fig. 4-24: 欠陥画素（イオン不純物）と正常画素との差

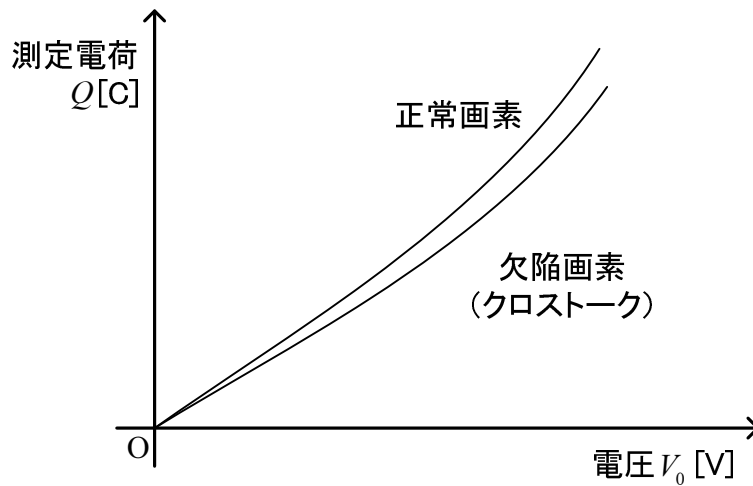


Fig. 4-25: 欠陥画素（クロストーク）と正常画素との差

セルギャップは TFT アレイとカラーフィルタとの距離を表し， Fig. 4-26 のようにスペーサを両者間に散布または形成して外部圧力， 内部液晶層圧力とのバランスとスペーサの弾性によって， 数  $\mu\text{m}$ -10  $\mu\text{m}$  程度の距離を精度 0.1  $\mu\text{m}$  で実現する．セルギャップは液晶の  $C$ - $V$  特性や動特性など， あらゆる特性に影響を与える．特にノーマリーブラック型の液晶パネルでは， セルギャップの差異やスペーサの影響がコントラストに大きく表

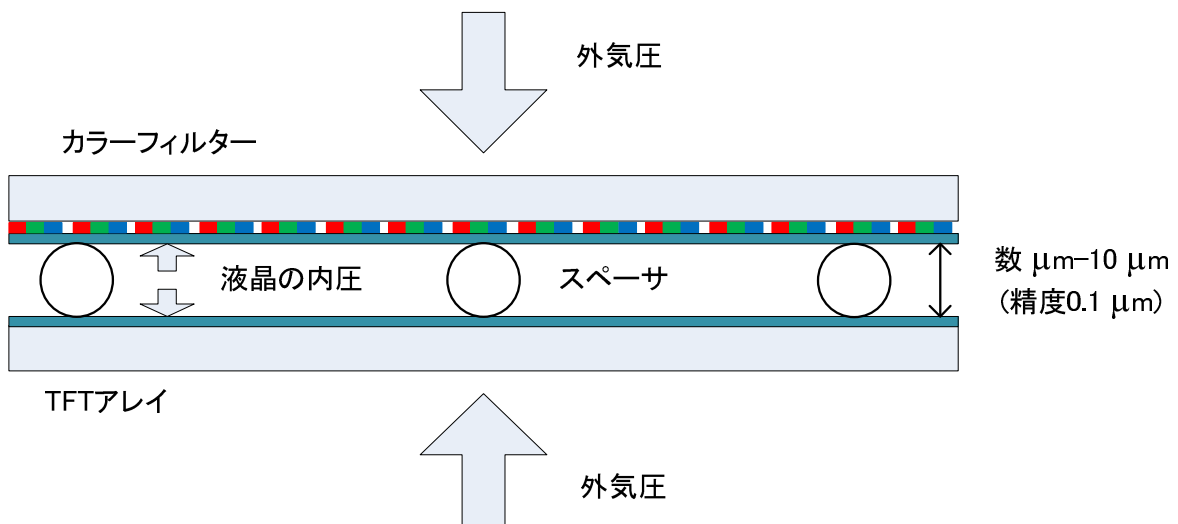


Fig. 4-26: スペーサ（ボールタイプ）とセルギャップ



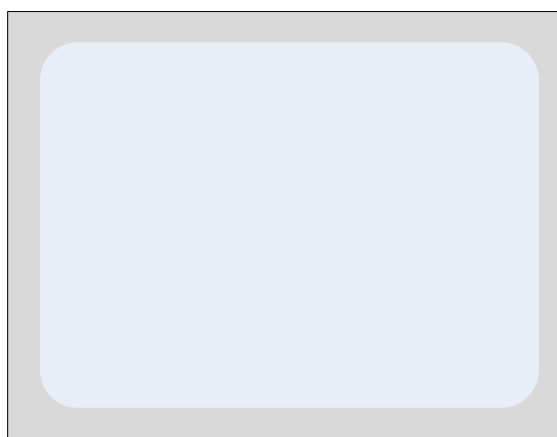
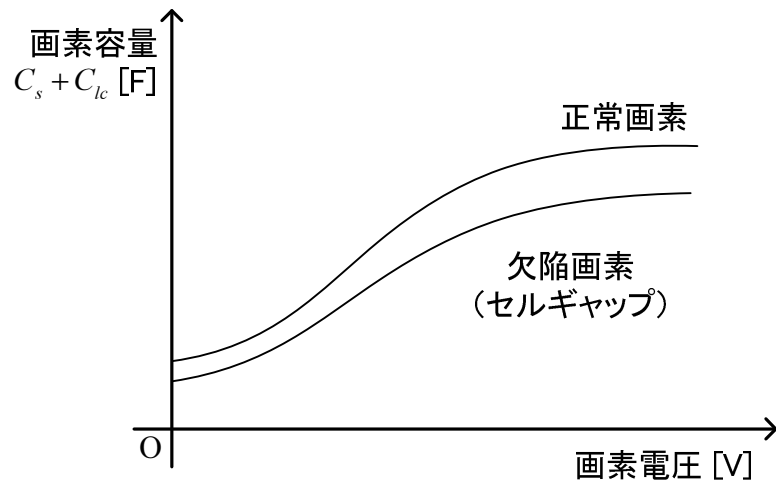


Fig. 4-27: セルギャップ欠陥の形状例

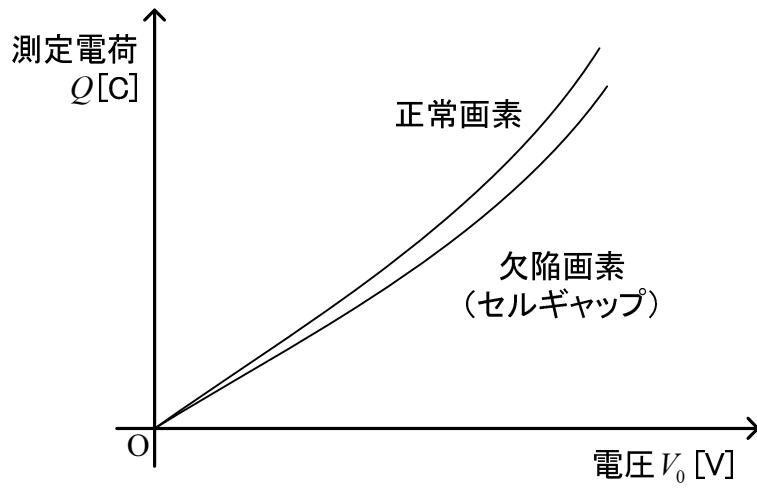
れるため、高コントラストの実現にはノーマリーホワイトが選ばれることが多い。セルギャップが上記  $0.1 \mu\text{m}$  の距離精度を満たさない画素は、コントラストの低下を引き起こし欠陥画素になる。特にパネルの外周と中心との間にギャップ差が生じることが多く、Fig. 4-27 のようにリング状のムラになり易い特徴がある。セルギャップ欠陥の影響は、液晶層の厚みの変化が液晶容量値の変化となり、Fig. 4-28 の上段に示すように、画素の  $C-V$  特性に影響を与えると同時に、電界の強度の変化や液晶分子の配向の変化も生み、液晶パネルの動特性の差としても表れる。Fig. 4-28 の中段では  $C-V$  特性の差が Cell-E Test の結果に与える影響を、Fig. 4-28 の厳談では、液晶パネルの動特性の差が Cell-E Test の結果に与える影響を示している。

これまで説明してきた以外のムラ欠陥の要因として、点・線欠陥の要因としても述べた配向膜、異物、TFT の  $V_{th}$ 、偏光板があげられる、それぞれ欠陥となる原理や Cell-E Test で測定結果にあらわれる差は点・線欠陥の場合と同様だが、ムラ欠陥となる場合には、複数の欠陥画素が集中している。

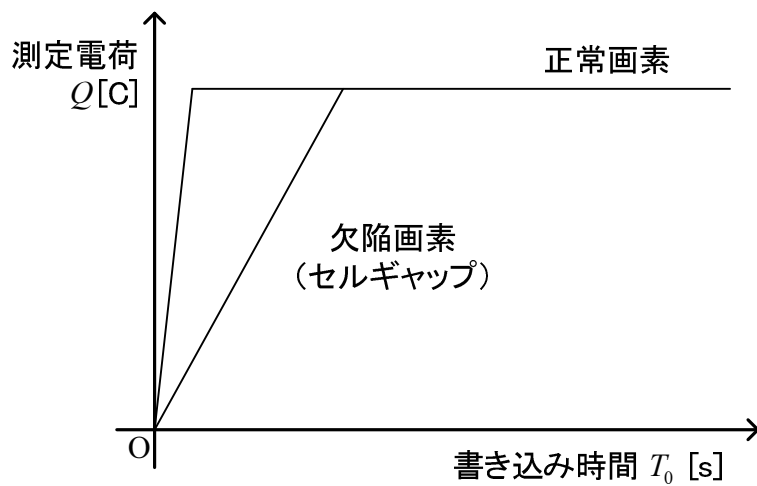
以上、製造工程起因の画像欠陥を電気光学統合モデルに基づき分析をし、Cell-E Test の測定結果への影響を示した。次節では、分析結果に基づいて、Cell-E Test の結果から製造工程起因の画像欠陥を検出するための基準方法を提案する。



画素のC-V特性



Cell-E Testで測定される電荷量(対  $V_0$ )



Cell-E Testで測定される電荷量(対  $T_0$ )

Fig. 4-28: 欠陥画素 (セルギャップ) と正常画素との差

#### 4.4 Cell-E Test の結果から画像欠陥検出するため基準決定方法

前節の分析結果に基づき、製造工程起因の画像欠陥が電気光学統合モデルの C-V 特性、C-t 特性のどの特性のパラメータに影響を与えるかを Table 4-4 にまとめる。Table 4-4 中の C-V 特性（保持特性）は、書き込み後の保持時間を長くする（一般的にミリ秒以上）ことで、C-V 特性のパラメータに変化を生じさせるような項目を意味する。

本節では、Cell-E Test の試験結果から画像欠陥を検出するための基準を決定する方法として、Fig. 4-29 に示されるフローを提案する。最初に、画像欠陥を Cell-E Test の結果から検出するための試験条件を電気光学統合モデルで分析した結果に基づき導く。次に、導かれた試験条件を用いた Cell-E Test の試験結果に対する欠陥判別閾値の初期値を決定

Table 4-4: 画像欠陥種類と電気光学統合モデルへの影響

欠陥分類	欠陥種類	C-V 特性	C-V 特性 (保持特性)	C-t 特性
点・線 欠陥	短絡	✓		
	断線	✓		
	低電圧保持率		✓	
	TFT on 抵抗			✓
	TFT $V_{th}$		✓	✓
	異物	✓		
	配向膜			✓
	カラーフィルタ（欠け）	✓		
	カラーフィルタ（色素）			
	偏光板			
ムラ 欠陥	ラビング			✓
	イオン不純物		✓	✓
	クロストーク	✓		
	セルギャップ	✓		✓
	配向膜			✓
	異物	✓		
	TFT $V_{th}$ の面内 不均一性		✓	✓
	偏光板			

欠陥検出基準の決定フローの開始

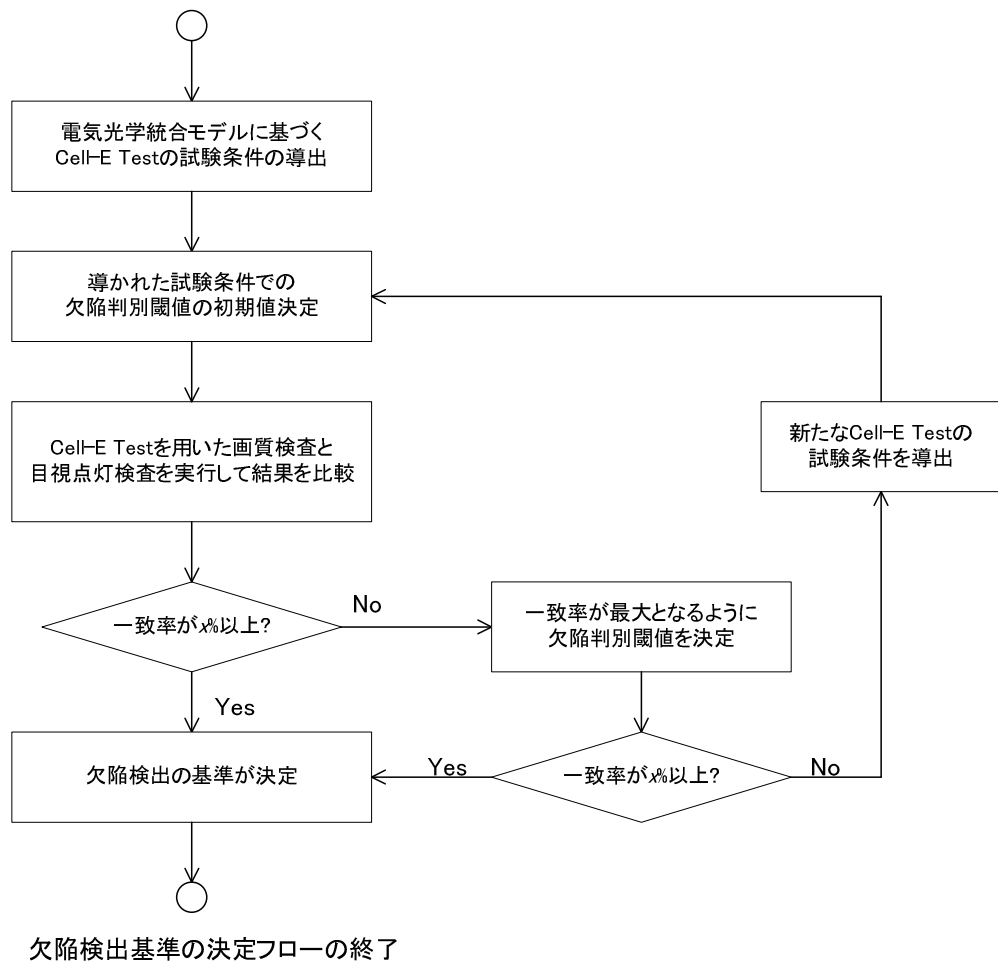


Fig. 4-29: Cell-E Test の結果から画像欠陥を検出するための基準決定のフロー

する。決定された試験条件と欠陥判別閾値を Cell-E Test に用いた画質検査の結果と目視点灯検査の結果とを比較した一致率が  $x\%$  以上であれば、利用した試験条件、欠陥判別閾値を欠陥検出の基準に決定してフローを終える。一致率が  $x\%$  未満であれば、同じ試験条件で一致率が最大となるような欠陥判別閾値を用いて、一致率が  $x\%$  以上となるか確認する。欠陥判別閾値を変えても一致率が  $x\%$  未満であれば、新たな Cell-E Test の試験条件を決定して、再び新しい画質検査の結果と目視点灯検査の結果を比較した一致率が  $x\%$  以上であるか確認する。こうした作業を一致率が  $x\%$  以上となるまで繰り返す。 $x\%$  は液晶パネルメーカーが決める値で、 $x$  が大きければ Cell-E Test を用いた画質検査と目視点灯検査の検査結果を比較した一致率が高くなることを意味する。以下では、実パネルを使って  $x$  が 95 となるような欠陥検出基準を実現した例を示す。

最初に、Fig. 4-29 のフローの通りに、Cell-E Test の試験条件を決定する。欠陥を検出するための試験条件として、Table 4-1 に並ぶ全ての欠陥ごとに最適な条件を導くことが欠陥検出の観点からは望ましく思えるが、共通の試験条件で複数の欠陥検出に対応することができる。例えば、短絡欠陥と断線欠陥において Fig. 4-9 と Fig. 4-10 のようにどちらも  $V_0$  が大きい方が測定電荷量に欠陥画素と正常画素との差が見えるので、大きな  $V_0$  を測定条件にすることで一つの測定条件で得た charge-map から両欠陥の検出を可能とする。以下では液晶パネルの画像欠陥検出のための三つの試験条件を提案する、

一つ目の試験条件は、液晶容量が  $C_{\perp}$  の状態で短い書き込み時間と保持特性に関する欠陥を検出するための試験条件で試験条件 1 と呼ぶ。試験条件 1 では画素電圧と対向電極との間に電位差が無い状態（つまり液晶容量が  $C_{\perp}$  の状態）において測定感度が十分高くなる電圧  $V_0$  を短い  $T_0$ （例えば 10  $\mu$ s 未満）で画素に書き込む。書き込み動作後に液晶パネルの実駆動と同じ保持時間（16.7 ms や 8.3 ms など）を待ってから読み出し動作を行う。書き込み時間は通常液晶分子の応答時間よりも十分に短いため、液晶画素容量は  $C_{\perp}$  の状態のまま Cell-E Test の書き込み動作が終わる。その後保持特性と液晶分子の動特性とに従って画素内の容量と電圧が変化して Cell-E Test の読み出し動作に移る。以上の動作に対する画素内の容量と電圧の変化を Fig. 4-30 に示す。試験条件 1 では  $C_s + C_{\perp}$  の大きさ、画素へ電圧を書き込む能力、保持特性に差を見ることで、TFT 起因の欠陥とイオン不純物等が起因となる電圧保持率の低下を検出することを可能とする。

二つ目の試験条件は液晶容量が  $C_{\parallel}$  の状態になるように電圧  $V_0$  を十分に長い書き込み時間  $T_0$  で画素に書き込み、その後に保持期間は設けず最短で読み出し動作に移行する試験条件で、試験条件 2 と呼ぶ。試験条件 2 では定常状態での  $C_s + C_{\parallel}$  を測定することで異物欠陥とセルギャップの欠陥検出を可能とする。試験条件 2 の画素内の電圧と容量を Fig. 4-31 に示す。

三つ目の試験条件は液晶容量が  $C_{\perp}$  の状態から  $C_{\parallel}$  の状態へ推移している途中で測定を行うために定常状態にするには不十分な書き込み時間  $T_0$ （例えば 1 ms 前後）で書き込みを終え、その後に保持期間を設けずに読み出し動作に移行する測定条件で、試験条件 3 と呼ぶ。試験条件 3 では液晶分子の応答時間の差を見ることによって配向膜起因の欠陥やイオン不純物を過剰に含む画素の検出を可能とする。試験条件 3 では Fig. 4-32 に示すように液晶容量の変化が大きくなるような書き込み時間  $T_0$  を選択することが望ましい。

以上三つの試験条件を電気光学統合モデルにを用いた分析結果に基づき導いた。導かれた三つの試験条件の書き込み時間と画素容量とを Fig. 4-33 にまとめる。三つの試験条件によって、短い書き込み時間から長い書き込み時間、小さな画素容量の状態から大きな画素容量の状態での試験が行われることが Fig. 4-33 からわかる。

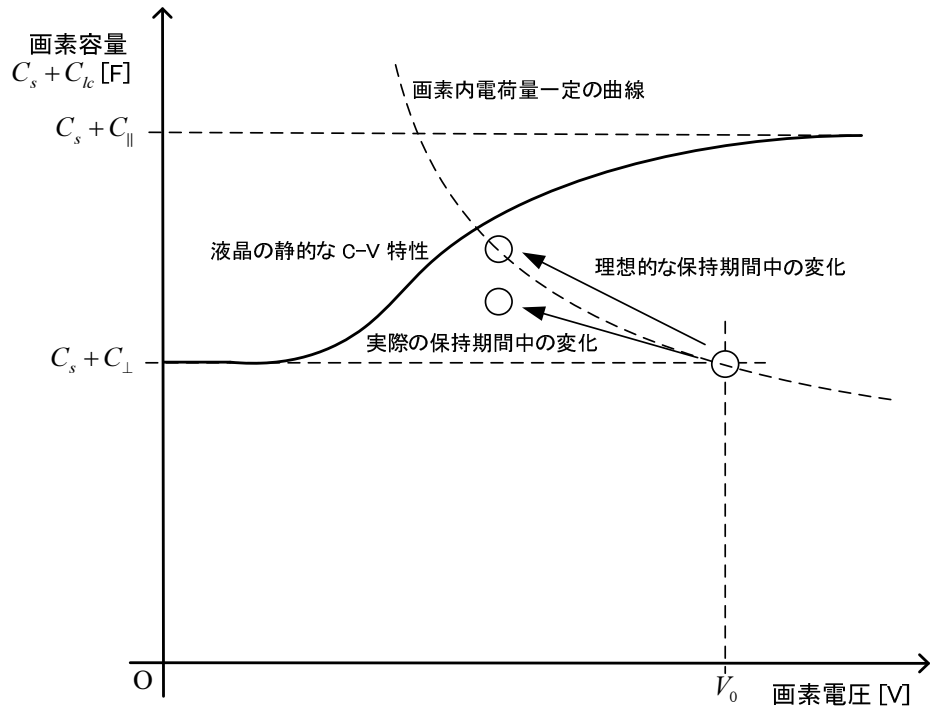


Fig. 4-30: 試験条件 1 における画素内の電圧と容量の変化

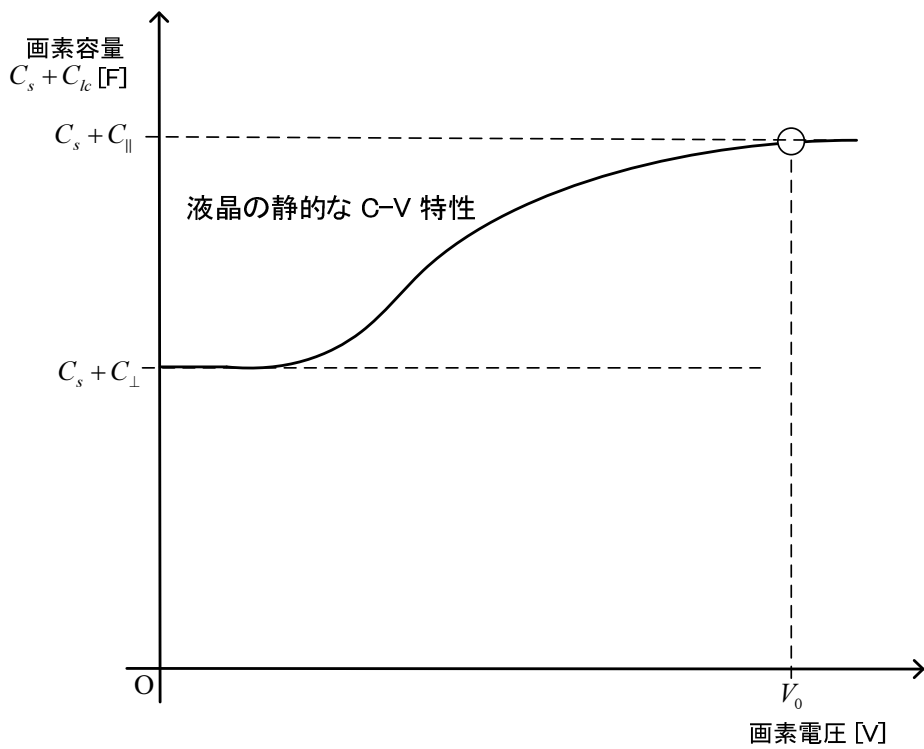


Fig. 4-31: 試験条件 2 における画素内の電圧と容量

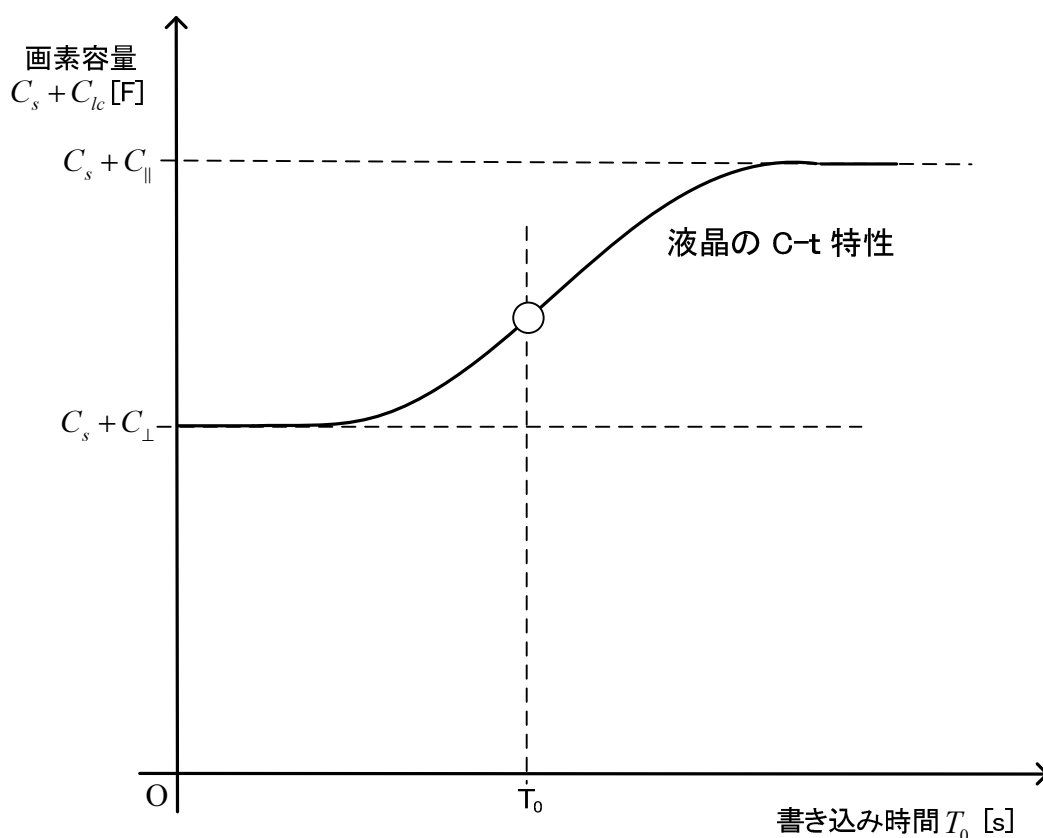


Fig. 4-32: 試験条件 3 における画素容量

導かれた三つの試験条件に対して，Fig. 4-29 のフローの通り，欠陥判別閾値の初期値を決定する．こうして決められた欠陥検出の基準を用いて Cell-E Test を用いた画質検査を行い，目視点灯検査の結果と比較して一致率を確認する．一致率の確認には，国内外それぞれ複数社が製造した液晶パネルを合計 300 枚使い， $x$  を 95 に設定した．目視点灯検査の結果は，各製造会社が実施した熟練検査員による目視点灯検査の結果を用いた．初期値の欠陥判別閾値では一致率が  $x$  以上とならなかったが，一致率が最大となるような欠陥判別閾値を新たに決定することで一致率が 95% となり，欠陥検出基準の決定フローを終えた．Cell-E Test を用いた画質検査と目視点灯検査の結果を比較したものを Table 4-5 にまとめた．

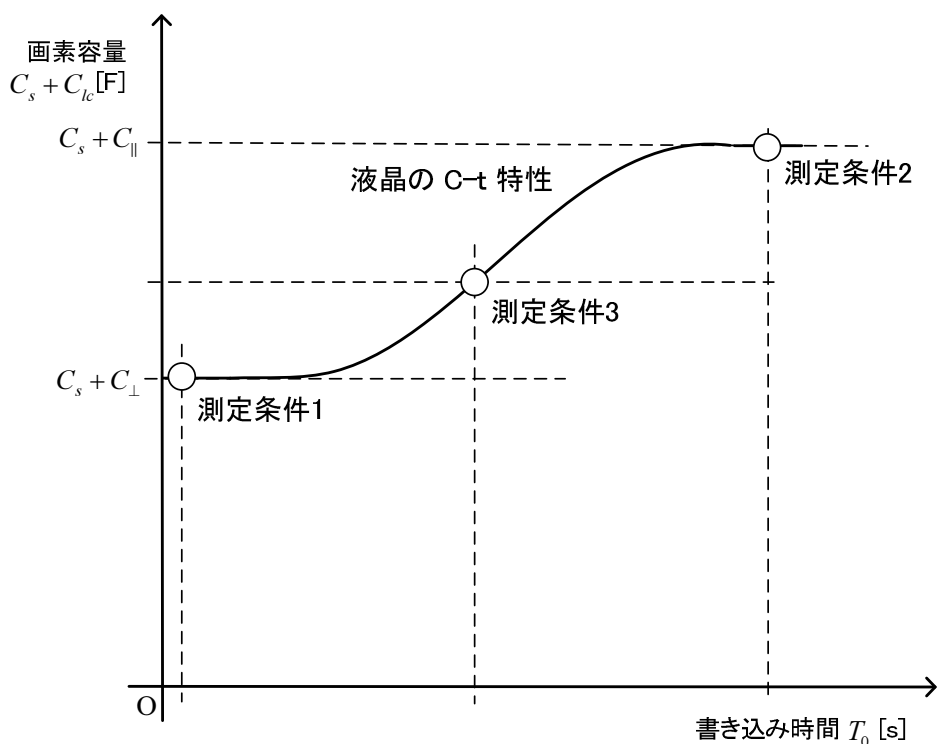


Fig. 4-33: 三つの試験条件における書き込み時間と画素容量

Table 4-5: Cell-E Test と目視点灯検査との結果比較

比較結果 (サンプル数 300)		枚数 [枚]	割合 [%]
検査結果一致		285	95
検査結果不一致 (点欠陥)	低電圧保持率	5	1.7
	カラーフィルタ(CF)	4	1.3
検査結果不一致 (ムラ)	イオン不純物	1	0.3
	配向膜	5	1.7

比較に用いた 300 枚の液晶パネルの中で、両検査間の結果が不一致であった液晶パネルは合計 15 枚あった。以下ではそれら不一致に関する考察を行う。

まず 5 枚の低電圧保持率について不一致の原因を説明する。5 枚とも原因は対向電極へのリーク電流であった。Charge-map 上には差がはっきりと見えるが、目視ではその差を検出できず結果 Cell-E Test の over kill (検査結果の基準となる目視点灯検査では欠陥が無いと判断された画素を、Cell-E Test で欠陥がある画素と判断すること) となった。



Cell-E Test の測定結果例を Fig. 4-34 に示す。Fig. 4-34 は Charge-map 上の 52, 53, 54 行目の画素容量測定値を並べたものである。53 行目に 20%程度容量値が低く測定された画素が Fig. 4-34 では確認できるが、この画素に対して目視点灯検査では十分画質が均一であると判断された。低電圧保持率起因の欠陥が半明点や中間色でだけわずかに差が確認される程度の場合には、目視による画像欠陥の判断と Cell-E Test を用いた画質検査の検査結果を一致させることの難しさを示している。

次に 4 枚不一致があったカラーフィルタ起因の欠陥について述べる。4 枚の不一致の内で 2 枚はカラーフィルタに欠けがあったのが原因で、残りの 2 枚はカラーフィルタ上の対向電極のパターン上にレジストが残っていたことが原因であった。どちらも Cell-E Test の測定結果に影響を与えてはいる、が検出するには不十分で目視点灯検査に対して under kill (検査結果の基準となる目視点灯検査では欠陥があると判断された画素を、Cell-E Test で欠陥がある画素と判断しないこと) となった。カラーフィルタの欠けが大きく、画素の C-V 特性への影響が大きければ Cell-E Test での検出が可能である。今回の実験で用いた 300 枚の液晶パネルの中にも カラーフィルタの欠けが十分に大きいものは、Cell-E Test と目視点灯検査とで検査結果が一致している。

以上検出結果に不一致が生じた点欠陥の要因を示した。次に検出結果に不一致が生じたムラ欠陥の要因を示す。まず 1 枚のパネルで不一致があったイオン不純物起因の欠陥

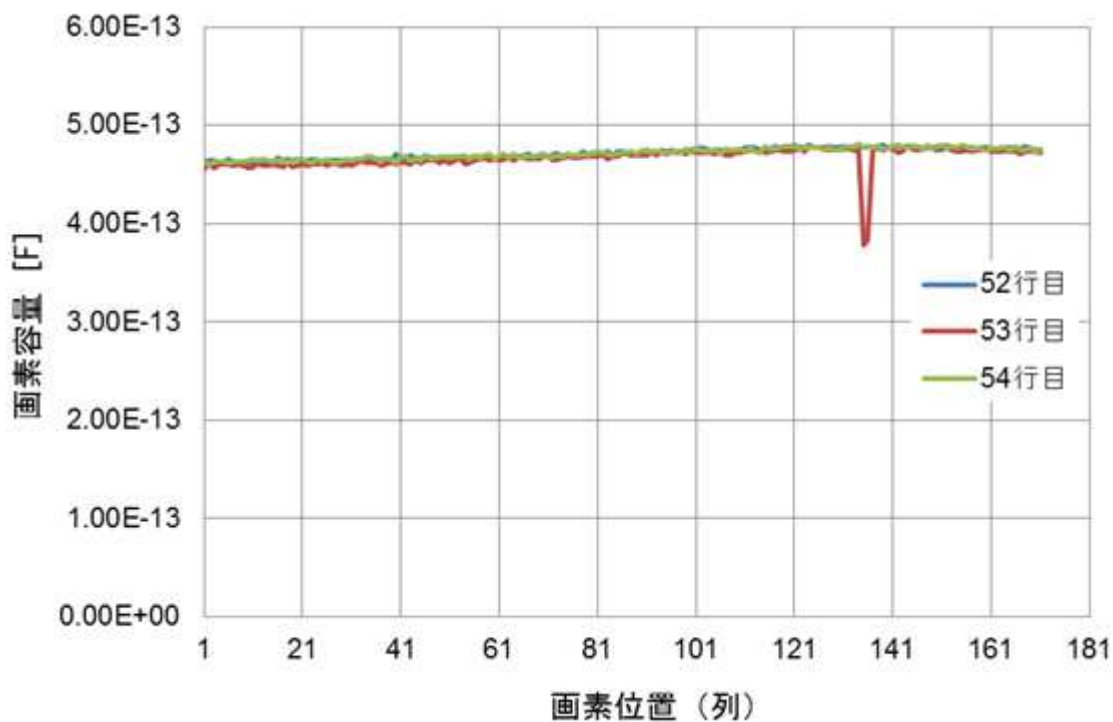


Fig. 4-34: Cell-E Test を用いた画質検査が目視点灯検査に対し over kill した例

については charge-map では差がはっきりと見えているが、一方で目視点灯検査では欠陥としては判断されず Cell-E Test の over kill となった。4枚の不一致パネルが生じた配向膜起因のムラ欠陥は、Cell-E Test で charge-map 上で正常画素と差が生じているが、その差が閾値より小さく欠陥には判定されず、目視点灯検査では欠陥と判定された欠陥である。点欠陥で不一致が生じていた低電圧保持率の欠陥と同様に、ムラ欠陥の検出結果からも、目視による画像欠陥の判断と Cell-E Test を用いた画質検査の検査結果を一致させることの難しさが示される。

以上 300 枚の液晶パネルを使って Cell-E Test と熟練検査員による目視点灯検査との画像欠陥検出結果の比較を行った。半明点やムラと言った目視点灯検査で欠陥判断が難しい欠陥がサンプル中に含まれる中で 95%の一致率であった。今回の実験ではサンプル内に含まれていなかった偏光板やカラーフィルタの色素に関わる欠陥は Cell-E Test では検出することができないため他の検査工程が必要となる。Cell-E Test の製造工程への導入については次章で検討を行う。

## 第5章 提案した画質検査の TFT 液晶パネル製造工程への導入検討

### 5.1. はじめに

電気光学統合モデルに基づく Cell-E Test を用いた新たな画質検査を製造工程に導入することで、製造工程内での検査結果の効率的な利用による歩留まりの向上と、検査の自動化による人件費の削減とが期待される。本章では、電気光学統合モデルに基づく画質検査を製造工程へ導入するための検討を行い、その導入効果を導入によって得られるコスト削減量の算出結果を用いて示す。

新たな画質検査を製造工程へ導入するのに際して、本論文では、セルパネル検査工程内の目視点灯検査に替えて新たな画質検査を導入する提案を行っている。それまでとは異なる新しい品種の液晶パネル製造を開始するには、新品种について目視点灯検査結果に対応した画像欠陥を検出するための基準が必要となる。本章では、4.4 節で示した画像欠陥を検出する基準決定のフローに基づき、新品种の液晶パネル製造に対応するための欠陥検出の基準決定のフローを示す。

新たな画質検査を従来の目視点灯検査に替わりセルパネル検査工程に導入することによって期待される、歩留まり向上による部材費の削減量、目視点灯検査に費やされていた人件費の削減量、廃棄される偏光板が減少することによる部材費の削減量を算出し、これにより新たな画質検査の導入効果を示す。また、Cell-E Test を用いた画質検査を実現するために必要となる画素容量の高感度測定装置の妥当な費用を、装置導入によって削減される人件費を基準にして算出する。これは今後の同装置開発に向けて参照すべき数値となる。

### 5.2. 電気光学統合モデルに基づく画質検査の導入の検討

#### 5.2.1. 新たな画質検査のセルパネル検査工程への導入の検討

一般に製造工程で生じる欠陥は、欠陥を生じさせた工程の直後に検出されることが望ましい。これは、欠陥が生じたままその後工程へ進むことは無駄な工程となり、その間に費やした部材や工程にかかる装置の費用が無駄となるからである。欠陥を生じさせた工程の直後に欠陥を見つけることにより、後工程で無駄に部材費、装置費が費やされることを防ぐことができる。また、欠陥の原因を究明し、素早くそれに対処することができれば、同じ欠陥のある製品を製造し続けずに済む。

電気光学統合モデルに基づく新しい画質検査では、TFT アレイと液晶層に生じる製造工程起因の欠陥を検出できることを前章で述べた。そこで、本論文では、液晶層が形成されるセルパネル製造直後に新しい画質検査を導入する。Fig. 5-1 は、Fig. 2-5 に示した現在

の TFT 液晶パネル製造工程の図中の「セル工程-1」で、目視点灯検査が行われていた工程を赤太枠で示されるように、「電気光学統合モデルに基づく画質検査」で置き換えたものである。このように「セル工程-1」で液晶層が形成されて「セルパネル」が製造された後に実施される「セルパネル検査工程」に新しい画質検査を導入することを提案する。セルパネル製造工程で不良パネルを検出することにより、セル工程-1 あるいはその前の工程へ欠陥情報をフィードバックできる。偏光板を貼り付けて「液晶パネル」を製造する「セル工程-2」を実施する前にこうしたフィードバックを行うことができると、不良セルパネルを廃棄またはリペアすることができ、これにより偏光板の無駄を削減することができる。従来の製造工程でのセルパネルの目視検査には、検査用に偏光板が必要であること、セルパネル表面の保護シートによって画像欠陥の検出が難しくなるなどの課題があることを 2.4 節で述べた。新しい画質検査では、セルパネルを電氣的に検査することで、従来の目視点灯検査が抱える課題を解決し、効果的に歩留まりの向上と廃棄する偏光板を削減することができる。また、1.1.5 項で述べたとおり、従来の液晶パネル製造工程では、目視点灯検査の結果の曖昧さに対処するために、同じパネルに対して同じ検証を複数回目視点灯検査によって行い、検査コストを高めている。

新たな画質検査では電気試験が利用されるため、検査結果は定量化され、結果の曖昧さを抑制することができる。新たな画質検査をセルパネル検査工程に導入すると、点・線欠陥およびムラ欠陥について、Table 5-1 の赤太線枠に示すとおり、TFT アレイと液晶層に生じる欠陥を検出することができる。また、画質の仕様としては、Table 5-2 の赤太線枠に示す検証範囲となる。すなわち、表示色数、応答時間、残像消失時間の 3 つの項目が新しい画質検査によって検証できる。Cell-E Test を用いた新たな画質検査をセルパネル検査工程に導入することによって、こうした欠陥の検出と画質仕様の検証範囲に関して検査結果の曖昧さを減らすことができ、偏光板を貼り付ける工程での液晶パネル検査工程の検査項目を従来よりも削減できる。セルパネル検査工程の改善ばかりでなく、製造工程全体を通して効率的な検査工程の実現が期待される。

### 5.2.2. 新たな画質検査導入後の新たな液晶パネルの品種への対応の検討

4 章では、Fig. 4-29 に示す画像欠陥を検出する基準を決定するフローに基づき、電気光学統合モデルに基づく画質検査の結果と目視点灯検査結果の一致率を高めることができることを、実パネルの画質検査により示した。それまでとは異なる新しい品種の液晶パネル製造を開始するには、新品种について目視点灯検査結果に対応した画像欠陥を検出するための基準が必要となる。Fig. 4-29 のフローに基づき提案する、新品种に対応するための画像欠陥を検出する基準決定の方法を Fig. 5-2 に示す。新しい品種の液晶パネルを製造する場合、製造工程を調整して歩留まりを高めるための試作期間が通常設けられる。この試作期間中に新たな

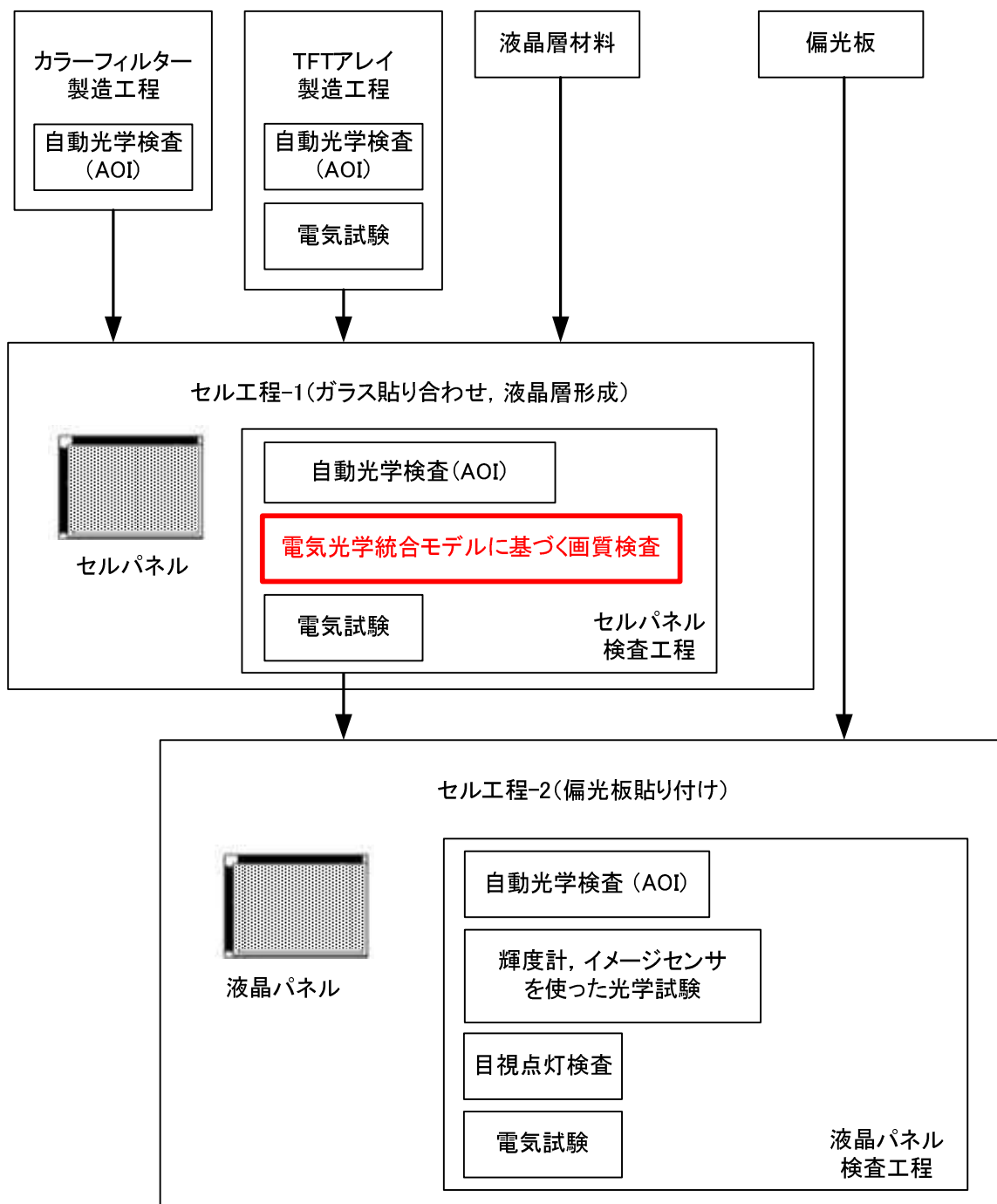


Fig. 5-1: 新たな画質検査をセルパネル検査工程に導入した液晶パネル製造工程

Table 5-1: 液晶パネルの欠陥種類と新たな画質検査の検出範囲

欠陥分類	欠陥種類	TFT アレイ	液晶層	CF	偏光板
点・線欠陥	短絡	✓			
	断線	✓			
	低電圧保持率	✓	✓		
	TFT on 抵抗	✓			
	TFT $V_{th}$	✓			
	異物		✓		
	配向膜		✓		
	カラーフィルタ(欠け)				✓
	カラーフィルタ(色素)				✓
	偏光板				
ムラ欠陥	ラビング		✓		
	イオン不純物		✓		
	クロストーク	✓	✓		
	セルギャップ		✓		
	配向膜		✓		
	異物		✓		
	TFT $V_{th}$ の面内不均一性	✓			
	偏光板				

Table 5-2: 液晶パネルの画質の仕様と新たな画質検査の検証範囲

仕様分類	仕様項目	TFT アレイ	液晶層	CF	偏光板
画質	コントラスト比	✓	✓	✓	✓
	表示色数	✓	✓		
	応答時間	✓	✓		
	視野角	✓	✓		✓
	光透過率	✓	✓	✓	✓
	残像消失時間		✓		
	色再現性	✓	✓	✓	✓

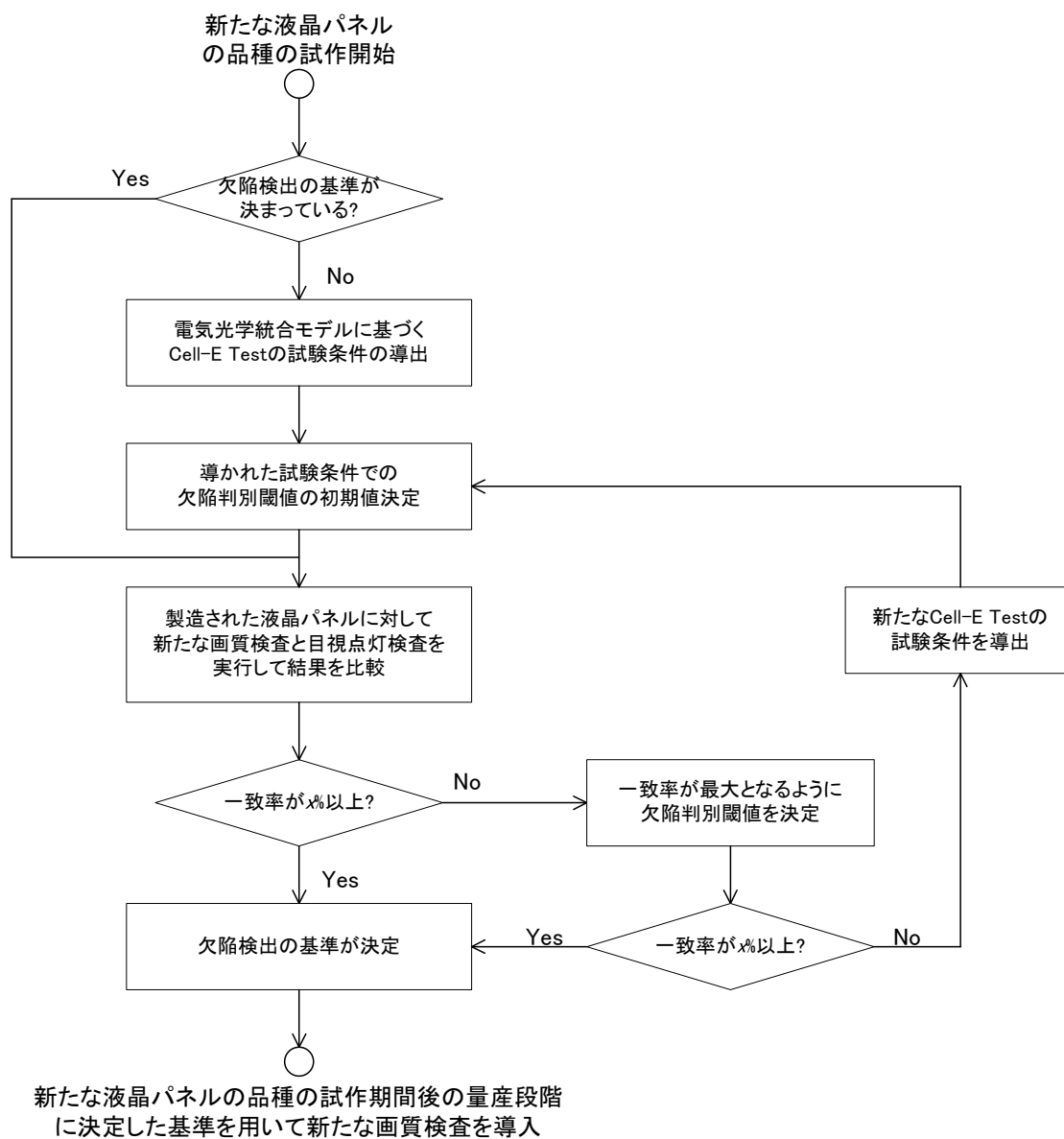


Fig. 5-2: 新たな画質検査導入後の新品種対応のための欠陥検出基準決定のフロー

画質検査の画像欠陥を検出するための基準を決定することができると考えられる。新しい液晶パネルの品種が過去に製造した液晶パネルと設計や仕様が近い場合など、試作を開始する前から画像欠陥検出のための基準を決めることが可能な場合もある。このような場合には、試作開始前に決定した基準を用いて新たな画質検査の結果と目視点灯検査の結果を比較し、一致率が  $x\%$  よりも高いことを確認してから量産段階の製造工程に新たな画質検査を導入する。ここで、 $x\%$  は液晶パネルメーカーによって決められる数値で、試作期間や期待される歩留まりなどに応じて決定される。新品種のための欠陥検出の基準が試作前に決められない

場合には、Fig. 5-2 に示すフローに従って、新たな画質検査結果と目視点灯検査の結果の一致率が  $x$  %以上になるまで、Cell-E Test の試験条件、欠陥判定のための閾値決定の作業を行う。また、試作期間前に欠陥検出の基準が決定している場合でも、新たな画質検査の結果と目視点灯検査の結果との一致率が  $x$  %以上に満たなければ、Fig. 5-2 に示すフローに従って、新たに欠陥検出の基準を決定し直す必要がある。新たな画質検査の結果と目視点灯検査の結果の一致率が  $x$  %を超えるような欠陥判定の基準が得られた後、その基準を用いて試作期間終了後に始まる量産段階へ新たな画質検査を導入する。

### 5.3. 電気光学統合モデルに基づく画質検査の導入効果

#### 5.3.1. 歩留まり向上による部材費削減の効果

電気光学統合モデルに基づく画質検査の結果を、製造工程内でのフィードバックと欠陥のリペアのための情報として使うことで、歩留まりの向上が期待される。複数の試験条件で Cell-E Test を行うことによって電気光学統合モデルのパラメータの抽出や、欠陥画素の種類や位置情報を特定することができることを、3 章、4 章で示した。こうした情報を利用して、製造工程内でのフィードバックと欠陥のリペアを行い、歩留まりを効率的に管理することが可能となる。

欠陥画素の種類や位置情報が特定されると不良を起こしたと推定される工程に対して素早くフィードバックをかけて、対策を講じることが可能となる。新たな画質検査では、3 章で示したように Cell-E Test によって電気光学統合モデルのパラメータが抽出できるなど、定量的に製造プロセス内の変化を観測し、その定量的な変化量に応じた命令を、変化を生じさせている工程に対して行うことが可能となる。

リペアプロセスのフローを Fig. 5-3 に示す。新たな画質検査で不良パネルと判断された液晶パネルに対して、その欠陥がリペア可能なものであれば欠陥画素のリペアを行い、再度検査を行ってリペアが正しく行われたことを確認する。リペアでは主にレーザーを照射することで欠陥箇所を焼切るなどの処置がとられる。そのため、偏光板を貼り付けた後では、レーザー光が偏光板によって散乱、屈折を生じリペアが困難となる場合が多い。偏光板を貼り付ける前のセルパネルの状態で検査し、その結果を用いて効率的にリペアが行われることで、より多くの不良パネルを良品パネルにすることができ、液晶パネルの製造歩留まりを向上することができる。

電気光学統合モデルに基づく画質検査の導入によって、セルパネルの歩留まりが向上することによる液晶パネル市場全体でのコスト削減量  $x_1$  [億円]を式(5-1)に表す。

$$x_1 = \frac{50000 \times y_1}{100} \quad (5-1)$$



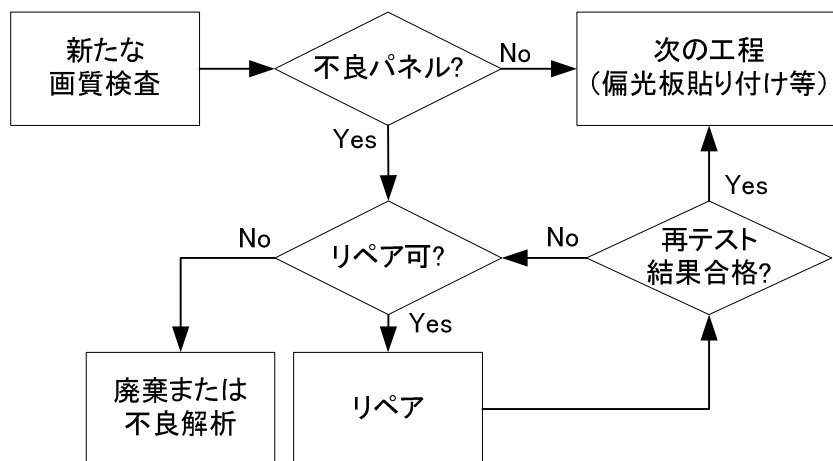


Fig. 5-3: 新たな画質検査導入後のリペアプロセスのフロー

液晶市場全体での偏光板を抜いたセルパネルのコストは、液晶パネルの製造コストの 40% 程度 [25], [26], [27] である 5 兆円となる。式 (5-3) では、この液晶パネル市場全体でのセルパネルの部材に費やされる年間コストである 5 兆円に、歩留まりの向上量  $y_1$  % を掛けている。例えば、新たな画質検査導入による歩留まり向上量  $y_1$  を 1 % とすると、 $x_1$  は 500 億円と算出される。

### 5.3.2. Cell-E Test を用いた画質検査の導入による人件費削減の効果

現在、液晶パネルの目視点灯検査は主に中国・台湾と言ったアジアの国々で行われている。近年、中国の人件費が上がり、結果として目視点灯検査にかかる費用も上昇している。セルパネルの目視点灯検査を新たな画質検査で置き換えたときの液晶パネル市場全体での人件費削減量  $x_2$  [億円] を式(5-2)で表す。

$$x_2 = \frac{y_2 \times z}{60} \times 30 \quad (5-2)$$

ここで、目視点灯検査員の一時間あたりの賃金を  $y_2$  [円]、セルパネルの目視点灯検査に費やす時間を  $z$  [分]、液晶パネル市場全体の出荷枚数を 30 億枚としている。例えば、 $y_2$  を 240 円、 $z$  を 1 分とすると、液晶パネル市場全体での人件費削減量  $x_2$  は 120 億円と算出される。

Cell-E Test を用いた新たな画質検査の導入によって、上記のような人件費の削減が期待される一方で、新たな画質検査装置の導入費用が高過ぎる場合には、新たな画質検査導入の投

資効果が低くなってしまふ。Cell-E Test を用いた画質検査の装置導入の投資が、液晶パネル製造工程における人件費の削減効果によって一年で回収できる装置の額を、妥当な装置費用と定義し、その妥当な装置費用  $k$  [円] を求める式を、式(5-3)に示す。

$$k = \frac{y_2 \times z \times l \times m}{60 \times n \times 100} \times 365 \times 24 \times 60 \times 60 \quad (5-3)$$

ここで、 $y_2$  と  $z$  は式(5-2)と同様、目視点灯検査員の一時間あたりの賃金とセルパネルの目視点灯検査に費やす時間をそれぞれ表し、 $l$  を稼働率 [%]、 $m$  を装置が同時に検査することができる液晶パネルの枚数 [枚]、 $n$  を Cell-E Test を用いた一回の検査にかかる試験時間 [秒] を表す。

例えば、 $y_2$  を 240 円、 $z$  を 1 分、Cell-E Test を用いた画質検査の装置の稼働率  $w$  を 90 %、一度に装置が検査することができる液晶パネルの枚数  $m$  を 1 枚とし、その検査時間  $n$  に 20 秒間費やしたとした場合、妥当な装置コスト  $k$  は、568 万円と計算される。一台の検査装置で複数の液晶パネルを同時に検査するように導入すると、同時に検査する液晶パネルの枚数  $m$  が 3 枚であれば  $k$  は 1702 万円、 $m$  が 10 枚であれば  $k$  は 5676 万円と求まる。

実際の装置導入の投資対効果には、5.3.1 項と次項の 5.3.3 項で示す部材費削減の効果も考慮すべきであるが、本論文では人件費の削減量だけに基づいて妥当な装置費用を算出することとした。部材費削減の効果を考慮せずに計算を行ったのは、部材費は検査の対象となる液晶パネルによって大きく異なるため、実際の検査対象が定まらなければ部材費削減の効果を見積もることが困難なためである。また、新たな画質検査の導入により歩留まりを向上させて 5.3.1 項で算出したような部材費の削減を実現するためには、新たな画質検査の検査装置の導入だけでなく、新たな画質検査の検査結果を効果的に利用するための、検査結果の情報収集および製造装置への命令処理の自動化が必要となる。こうした検査結果の収集と製造装置への命令処理を自動化するための費用は、実際に新たな画質検査を導入する製造工程の規模や既に構築されている工程管理のシステムに大きく依存し、本論文でその費用を見積もることは困難である。このような理由から、本論文では今後の検査装置の開発のための参考となるような数値として、新たな画質検査を導入するための妥当な検査装置の値段を人件費の削減効果のみに基づき計算した。

### 5.3.3. 廃棄される偏光板の減少による部材費削減の効果

5.2 節で、Cell-E Test を用いた画質検査を、偏光板を貼り付ける前のセルパネルの検査工程に導入することで、従来の目視点灯検査を用いたセルパネル検査工程で課題になっている、

目視点灯検査用に偏光板が必要なことが解決することを述べた。セルパネルの目視点灯検査では、検査のために安価な検査用の偏光板を検査する液晶パネルに貼り付けるか、検査装置に耐久性の高い偏光板を2枚用意して、検査する液晶パネルをその2枚の偏光板で挟んで検査し、偏光板に傷がつくと偏光板を交換している。新たな画質検査では、セルパネルの検査では偏光板が不要であり、廃棄される安価な検査用の偏光板や、交換時に廃棄される検査装置に用意される偏光板がなくなることによる、液晶パネル市場全体でのコスト削減量  $x_3$  [億円]を見積もる。液晶市場全体での偏光板のコストを、液晶パネルの製造コストの10%程度 [25], [26], [27] である1兆円とし、その内、目視点灯検査用として用いただけで廃棄される偏光板の占める割合を  $y_3$  [%]とすると、廃棄される偏光板の減少によるコスト削減量  $x_3$  [億円]は式(5-4)で表すことができる。

$$x_3 = \frac{10000 \times y_3}{100} \quad (5-4)$$

例えば、廃棄される偏光板の減少量  $y_3$  を1%とすると、期待されるコスト削減量  $x_3$  は100億円と計算される。

## 5.4. まとめ

本章では、新たな液晶パネル品種を製造することを想定し、電気光学統合モデルに基づく画質検査の製造工程への具体的な導入を検討した。新たな導入効果をコスト削減量の算出結果から示すとともに、新たな画質検査のために導入する際の装置費用を考察した。新しい品種の液晶パネルに対して電気光学統合モデルに基づく画質検査を実施するため、検査基準の決定方法を提案し、また、従来、目視点灯検査が利用されていたセルパネルの画質検査を、新たな画質検査に置き換えることを提案した。新たな画質検査を導入することで、検査および検査結果の情報収集の自動化が可能となり、製造工程内へのフィードバック、欠陥画素のリペア装置への命令の自動化が実現されて、歩留まり管理が効率的となる。

いくつかの下限側の仮定のもとで、歩留まり向上による廃棄する部材費の削減量、検査の自動化による人件費削減量、および不要となる検査用偏光板の削減量を算出した結果、液晶市場全体として次のとおり結果を得た。(1) 歩留まり向上による部材費の削減効果：500億円、(2) 目視点灯検査人件費の削減効果：120億円、(3) 検査用偏光板の削減効果：100億円。こうした費用削減効果を全て足すと、セルパネルの画質検査を目視点灯検査から新たな画質検査に置き換えることで、液晶パネル市場全体で720億円のコスト削減が期待される。また、新たな画質検査のために導入するべき装置費について考察した結果、1年で装置費用を回収するとして、1台あたり5,600万円程度となった。今後の装置開発に向けて参照すべき数値を得ることができた。

## 第6章 結論と今後の課題

### 6.1. 結論

本論文では、より高品質で高い信頼性をもった TFT 液晶パネルの供給を妥当なコストにて実現するため、その製造工程に目視点灯検査に替わる電気光学統合モデルに基づく新しい画質検査を導入することを提案し、その有効性を検証した。新しい画質検査の導入に際しては、従来困難であった画素容量の精度の良い電気測定方法を用いた。画素容量を精度よく測定するための高感度測定装置を開発し、開発した装置を使って測定した画素容量の測定結果をもとに、液晶パネルの動作特性を電氣的に試験する方法 (Cell-E Test) を提案した。実パネルを用いて、Cell-E Test が出力する画素容量測定値によって、液晶パネルの動作特性を電気光学統合モデルに基づき評価できることを示した。さらに、液晶パネルの画像欠陥を、電気光学統合モデルを用いて分析し、その分析結果に基づく、Cell-E test を用いて液晶パネルの画像欠陥を検出するための欠陥検出の基準の決定方法を示すことで、Cell-E Test を用いた電気光学統合モデルに基づく新たな画質検査を実現した。実パネルを用いて、新たな画質検査の検査結果と目視点灯検査の検査結果とを比較し、新たな画質検査が製造工程の検査として有効であることを示した。新しい画質検査を、偏光板を貼り付ける前のセルパネルの検査工程へ導入することを検討し、導入の効果を期待される部材費の削減量と人件費とによって評価した。また、新たな画質検査導入のために必要な検査装置の妥当な費用を見積もり、今後の検査装置開発のための参考になる数値を得た。

以下に、本論文の結論を、章を追ってまとめる。

従来の TFT 液晶パネルの構造と、その設計および製造工程について 2 章で述べ、製造工程で行われている目視点灯検査の問題点を整理した。その上で、これらの問題点を解決に導くための新たな画質検査方法として、電気光学統合モデルに基づく方法を提案し、これを実現することについて 3 章と 4 章でその詳細を示した。まず、画素容量を測定するために新たに開発した高感度測定装置について 3 章で述べ、液晶パネルの画素容量の測定結果をもとに液晶パネルの動作特性を電氣的に試験する方法 (Cell-E Test) を提案した。Cell-E Test を用いて、実パネルから電気光学統合モデルのパラメータ抽出を行い、Cell-E Test が電気光学統合モデルに基づく液晶パネルの動作特性の試験として利用できることを示した。

続いて 4 章では、Cell-E Test を用いた電気光学統合モデルに基づく新たな画質検査を提案し、その検査によって製造工程起因の画像欠陥の検出ができることを示した。製造工程起因の画像欠陥が、画質と液晶パネルの動作特性に及ぼす影響を、電気光学統合モデルに基づき分析し、Cell-E Test で製造工程起因の画像欠陥を検出するための試験条件を導くことができた。さらに、導かれた試験条件での Cell-E Test の画素容量測定結果から、製造工程起因の画像欠陥を検出するための欠陥判別閾値の決定方法を提案した。国内外それぞれ複数社

の液晶パネルメーカーのパネルを使って、目視点灯検査による画像欠陥検査の結果と、提案する欠陥検出の基準を用いた検査結果とを比較し、最適な欠陥判別閾値を決定することで、両検査の結果比較の一致率を 95%とし、「電気光学統合モデルに基づく液晶パネルの画質検査」による製造工程起因の画像欠陥検出が有効であることを示した。

最後に 5 章では、電気光学統合モデルに基づく新たな画質検査方法の具体的な製造工程の導入検討と、そのコスト削減効果の評価を行った。新たな画質検査導入によって期待される、歩留まりの向上による部材費の削減量、目視点灯検査を自動検査に置き換えることによる人件費の削減量、廃棄される偏光板を減らすことによる部材費の削減量を算出し、導入の効果を示した。また、削減される人件費に基づき、新たな画質検査に必要な装置の妥当な費用を見積もり、今後の装置開発の参考となる数値を得た。

## 6.2. 今後の課題

前節に述べたとおり、本論文では、Cell-E Test を用いた電気光学統合モデルに基づく新たな画質検査を提案し、液晶パネルを製造する工程中のセルパネル検査工程で従来行われている目視点灯検査をこれに置き換えることで期待される歩留まりの向上、人件費の削減、廃棄される偏光板の削減によるコスト削減量から、新たな画質検査導入の有効性を検証した。しかしながら、実際の製造工程に新たな画質検査を導入するためには、製造コストの削減およびそれによって液晶パネルメーカーが競争力を高めることができることについて、妥当性確認を行う必要がある。また、新たな画質検査導入による効果については、液晶パネルの一つ上位に当たる液晶ディスプレイのレベルで検討することでさらに大きな効果が出る可能性がある。以下に、この二点について論じる。

### (1) 新たな画質検査導入の妥当性確認

新たな画質検査導入の妥当性を確認するためには、実際の製造工程に新たな画質検査を導入した際に、本論文で見積もった製造コストの削減が実現するか、新たな画質検査を導入した液晶パネルメーカーが競争力を高めることができるかを確認する必要がある。こうした新たな画質検査導入の妥当性確認には、液晶パネルメーカーの協力が必要なだけでなく、液晶パネルを検査装置に運ぶための搬送装置のメーカーや、液晶パネルと検査装置とを電氣的に接続するための金属針（通常プローブ針と呼ばれる）を供給する装置メーカーとの協働も必要となる。最初に、液晶パネルメーカーと新たな画質検査を導入する具体的な液晶パネルの品種を決め、5.3 節で示した部材費、人件費のコスト削減の効果を見積もり、その額が新たな画質検査導入にかかる投資に対して妥当であることを確認してから、検査装置の液晶パネル製造工程への導入へと進む。検査装置そのものの費用については、人件費の削減効果に基づいて 5.3 節で算出した。しかしながら、具体的な歩留まりの向上率や、セルパネルと偏

光板の部材費削減量を考慮したうえで、妥当な検査装置導入に必要な経費を算出する必要がある。

妥当性確認のもう一つの項目は、新たな画質検査を導入した液晶パネルメーカーが競争力を高められるかということである。このためには、競争力を評価するための基準を決定する必要がある。おそらくその競争力は製造工程のコスト削減だけではなく、液晶パネルの設計工程にも大きく依存する。本論文で製造工程への導入を提案する新たな画質検査は、設計工程で用いられている電気光学統合モデル、すなわち設計モデルに基づいている。この設計モデルによって、設計工程と製造工程で関係性をもたせることが可能となり、より競争力のある液晶パネルを開発できると考えている。製造工程で設計モデルに基づく画質検査を行うことで、画質検査の結果から抽出される設計モデルのパラメータを設計工程へ自動的にフィードバックできるようになり、新規に液晶パネルを設計する際に、製造工程情報が活かされるようになる。この結果、より正確な液晶パネルの動作解析が設計工程で可能となり、競争力のある液晶パネルが開発されることが期待される。

## (2) 新たな画質検査導入のさらなる効果の検討

本論文では、新たな画質検査導入の効果を、液晶パネル製造工程での歩留まり向上によるセルパネルの部材費の削減量、セルパネル検査工程の人件費の削減量、廃棄される偏光板削減による部材費の削減量によって示した。しかしながら、液晶パネルの一つ上位に当たる液晶ディスプレイのレベルで検討することで、さらに大きな効果が出る可能性がある。

1章 1.1.4 項の Fig. 1-5 には、液晶ディスプレイをシステムレベルとした **Dual Vee** を示した。Fig. 6-1 に、セルパネル検査工程とセルパネル検査工程以降の検査工程とを合わせた液晶パネルの製造工程に、新たな画質検査を導入した **Dual Vee** を示す。Fig. 6-1 には、セルパネルの状態で「新たな画質検査」が行われ、その後液晶パネルの状態で「目視点灯検査」が行われ、さらに検査された液晶パネル、周辺回路、バックライトとを統合して液晶ディスプレイにした状態で「目視点灯検査」が再び行われることを示している。液晶パネル製造工程でのセルパネルの部材費の削減量、セルパネル検査工程の人件費の削減量、廃棄される偏光板削減による部材費の削減量以外の新たな画質検査導入効果の可能性として、5.2 節でセルパネル検査工程以降の製造工程内の検査コストの減少、具体的には液晶パネル検査工程内の目視点灯検査の検査項目削減による検査コストの削減を示した。このように、新たな画質検査の効果の検討として、セルパネル検査工程とセルパネル検査工程以降の検査工程とを合わせて考えることは妥当であると考えられる。

液晶パネルの目視点灯検査では、高・低温下での検査に、検査設備費と人件費とに課題があり、市場に出荷されるほとんどの液晶パネルが高・低温下で画質の検査が行われていないことを 1章 1.1.5 項で述べた。高い信頼性を保証する必要がある用途で液晶ディスプレイが利用される場合、液晶ディスプレイの目視点灯検査は、常温だけでなく高・低温度下でも行

われており [47], 液晶パネルが高・低温下での動作が検証されていない場合には, 液晶ディスプレイの検査で高・低温下での動作に耐えられない液晶パネルを組み込んだ液晶ディスプレイが, 不良ディスプレイとして検出される. また, 部品の検査基準が緩過ぎると, 部品がシステムの要求する基準を満たさずに, 最終的に部品の取得コストが高くなってしまふことを, COTS を例にして 1.1.3 項で述べた. Fig. 6-1 に示すように液晶ディスプレイをシステムとして考えると, 液晶パネルの製造工程で, 高・低温下での画質検証が行われず, 液晶ディスプレイに統合されてから液晶パネルが原因の動作温度範囲の不良が見つかり, 結果として液晶ディスプレイの製造歩留まりの低下, 液晶パネル再購入, 場合によっては液晶ディスプレイの設計のやり直しとなり, 開発期間と, 開発・製造コストのオーバーランをまねくこととなる.

液晶パネルの高・低温下での動作は主に TFT アレイ・液晶層に影響を与えることが知られている [58], [59], [60], [61]. Cell-E Test を用いた新しい画質検査は, 4 章で示したように, 高・低温下で影響を受ける TFT アレイと液晶層の動作特性を評価することができる. 目視点灯検査のように高・低温下で検査するための特別な恒温槽は不要なため, Cell-E Test を用いた新しい画質検査は装置コストを抑えることができる. また, 検査時間を大幅に短縮することができる. 高・低温下での液晶パネルの画質を新たな画質検査で行うことによって,

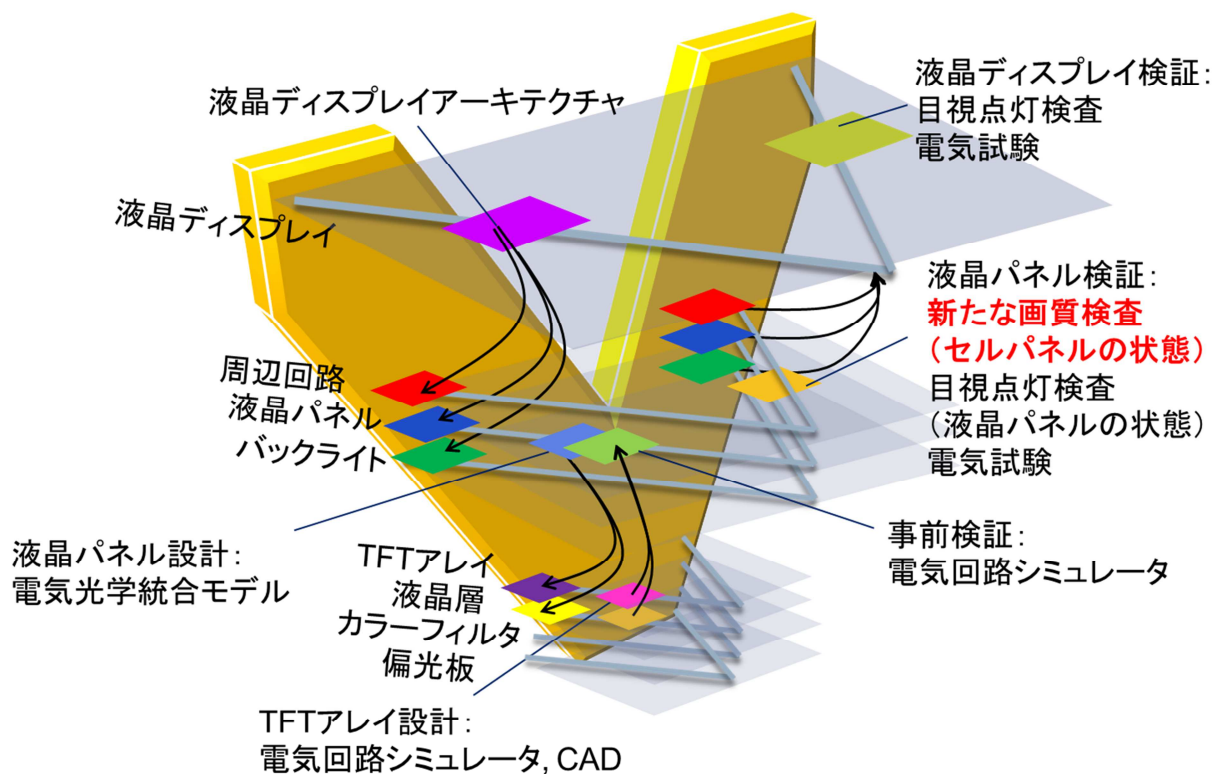


Fig. 6-1: 新たな画質検査を導入した液晶ディスプレイの Dual Vee モデル

液晶パネルをサブシステムとする液晶ディスプレイのシステム全体としての開発・製造コストの削減が期待される。

以上で示した高・低温度下での新たな画質検査導入による効果以外にも、本論文では検証することのできなかつた効果は数多くあると考えられる。本論文で提案した新たな画質検査の導入によって、設計工程と製造工程とが共通モデルを利用することの効果として、製造工程での検査結果の設計工程へのフィードバックによる競争力のある開発を挙げた。ドイツ政府が **Industrie 4.0** [62] で提唱する **Smart Factory** では、シームレスに設計工程と製造工程がデジタルデータをもとに繋がることの重要性を述べている。特に、製造工程で不具合が生じた場合について、設計工程へのトレーサビリティが確保されていることは極めて重要である。今後は、シミュレーション能力や莫大な検査結果の処理能力がますます向上すると考えられ、本論文で提案している電気光学統合モデルに基づく **Cell-E Test** を用いた新たな画質検査の導入は、多くのメリットをもたらすと予想される。この分野のさらなる発展に本論文が役立つことを期待したい。



## 参考文献

- [1] Yoshiharu Kanatani and Michiteru Ayukawa, “LCD Technology and Its Application”, Proceedings of IEEE Solid-State and Integrated Circuit Technology (Nagoya, Japan, 1995), pp.712-714
- [2] 『世界の名機シリーズ F-16 ファイティングファルコン』, イカロス出版 (2009), pp. 22-23
- [3] Janglin Chen, Wayne Cranton, and Mark Fihn, *Handbook of Visual Display Technology*, (Springer, 2011), pp.361-372
- [4] 藤本和志, 鈴木浩, 石田浩, 廉谷勉, 「医療用モノクロ液晶ディスプレイ」, NEC 技報, Vol.60, No.3 (2007), pp.75-78
- [5] 薬師川英樹, 「車載用液晶ディスプレイの特徴と今後の動向」, シャープ技報, 第 96 号 (2007 年 11 月), pp.24-29
- [6] 郷原良寛, 近藤淳司, 「自動車の進化を支える車載用 TFT-LCD 技術」, 東芝レビュー, Vol.66, No.2 (2011), pp.34-37
- [7] 白幡春雄, 板垣道久, 幸坂扶佐夫, 石田隆, 「航空機搭載用液晶ディスプレイパネルの開発」, 横河技報, Vol.46, No.3 (2002), pp.79-82
- [8] Marcantonio Catelani, Lorenzo Ciani, Lorenzo Signorini, and Giovanni Barile, “TFT-LCD for avionics applications: development, characterization and reliability analysis”, Proceedings of IEEE Instrumentation and Measurement Technology Conference (Austin, Texas, 2010), pp.647-651
- [9] 三井物産戦略研究所 「戦略研究レポート」, [mitsui.mgssi.com/issues/report/r1208i\\_nishino\\_1.pdf](http://mitsui.mgssi.com/issues/report/r1208i_nishino_1.pdf) (最終アクセス 2015 年 6 月 29 日)
- [10] Edward Demko, “Commercial-Off-The Shelf (COTS): A Challenge To Military Equipment Reliability”, Proceedings of Annual Reliability and Maintainability Symposium (Las Vegas, Nevada, 1996), pp. 7-12
- [11] Robert T. Kaminski, “Developing Effective Reliability Growth Strategies for DoD Programs”, Proceedings of Reliability and Maintainability Symposium (Orland, Florida, 2013), pp. 1-5
- [12] Billy M. DeBusk Jr, “Managing the Reliability of COTS-based Military Systems”, Proceedings of Reliability and Maintainability Symposium (Melbourne, Australia, 1998), pp. 394-400
- [13] John F. Sesnard, Samuel J. Keene, Jeffrey M. Voas, “Assuring COTS Products for Reliability and Safety Critical Systems”, Proceedings of Reliability and Maintainability Symposium (Washington, DC, 1999), pp. 317-322
- [14] Herbert De Smet, Jean Van den Steen, and Dieter Cuypers, “Electrical model of a liquid crystal pixel with dynamic, voltage history-dependent capacitance value”, *Liquid Crystals*, Vol.31, No.5 (2004), pp.705-711

- [15] Makoto Watanabe, Keiichiro Ishihara, Takeyuki Tsuruma, Yasuhiko Iguchim Yoshiharu Nakajima, and Yasuhito Maki, “Macro-modeling of Liquid Crystal Cell with VerilogA”, Proceedings of IEEE Behavioral Modeling and Simulation Workshop (San Jose, California, 2007), pp.132-137
- [16] Hyunwoo Park, Sungha Kim, Soohawan Kim, Youngkwon Jo, Suki Kim, and Richard I. McCarthey, “Electrical models of TFT-LCD panels for circuit simulations”, Journal of the SID, Vol.16, No.3 (2008), pp.509-515
- [17] Jong-Man Kim, Youngmin Cho, Jongbin Kim, Seung-Hyuck Lee, Kwangjoon Kim, and Seung-Woo Lee, “Precise Prediction of optical response of all types of liquid crystal displays by behavioral models”, Journal of the SID, Vol.21, No.1 (2013), pp.2-7
- [18] 西村秀和（総監修），藤倉俊幸（企画・監修），『モデルに基づくシステムズエンジニアリング』，日経 BP 社 (2015)
- [19] Doyoung Lee, Ki-Taek oo, Cheol-Woo Park, andKyungho Lee, “Analyysis of the time-dependent optical properties of the entire LCD panel”, Journal of Information Display, Vol.10, No.2 (2009), pp.62-67
- [20] Yu-Lung Lo, Tsung-Tse Yang, and Chia-Chi Liao, “Extracting the Physical Optical Parameters of TNLC Cell Using Effective Parameters and Stokes Polarimetry Method”, Journal of Display Tehcnology, Vol.10, No.6 (2014), pp.478-483
- [21] 河村幸一，「液晶の自動化生産ライン」，シャープ技報，第 69 号 (1997 年 12 月)，pp.69-74
- [22] 株式会社ジャパンディスプレイ「品質保証」，  
<http://www.j-display.com/company/quality.html> (最終アクセス 2015 年 2 月 11 日)
- [23] 岡本 陽介，「官能検査アルゴリズムの高度化」，東芝レビュー，Vol.63, No.12 (2008)，pp.60-61
- [24] Yumi Mori, Kohsei Tanahashi, Ryoji Yoshitake, Tohru Tamura, Kiyo Moriguchi, Toru Yoshizawa, and Satoshi Tsuji, “Measurement System and Detection Method of “mura” in TFT-LCD”, IDMC '03 Digest (Taiwan, 2003), pp.295-298
- [25] Jun-Woo Yun, Heon Gu, Dae-Hwan Kim, Hoi-Sik Moon, and Sung-Jea Ko, “Automatic Mura Inspection Using the Principle Component Analysis for the TFT-LCD Panel”, Proceedings of IEEE International Conference on Consumer Electronics (Taiwan, 2014), pp. 109-110
- [26] 『液晶ディスプレイ構成材料の最新技術 普及版』，シーエムシー出版 (2012)，pp. 245-253
- [27] 『ディスプレイ部品・材料最前線』，工業調査会 (2002)，pp. 99-105
- [28] 『第 4 世代の LCD 製造・検査技術』，プレスジャーナル (2000)，pp. 189-197
- [29] 松本正一，『液晶ディスプレイ技術』，産業図書 (1996)
- [30] 鈴木八十二，『トコトンやさしい液晶の本』，日刊工業新聞社 (2002)

- [31] 津野康宏, 長田厚, 特開 2008-216810 (2008. 9. 18)
- [32] 水野邦広, 蔵所啓一, 鈴木孝治, 特開 2008-20588 (2008. 1. 31)
- [33] Janglin Chen, Wayne Cranton, and Mark Fihn, *Handbook of Visual Display Technology*, (Springer, 2011), pp.2427-2444
- [34] Revision of SEMI D31-1102, with title change from “Definition of Measurement Index (SEMU) for Luminance Mura in FPD Image Quality Inspection” to “Definition of Measurement Index (DSEMU) for Luminance Mura in FPD Image Quality Inspection”, SEMI, SEMI Draft Document 4913 (2011)
- [35] Pei-Chia Wang, “Mura-type effect on human-vision inspection”, *Journal of the SID*, Vol.17, No.8 (2009), pp.671-680
- [36] 富岡聡, SONY 「むらの定量化について」,  
[http://home.jeita.or.jp/device/lirec/symposium/fpd\\_2014/pdf/4a\\_2\\_tomioka.pdf/](http://home.jeita.or.jp/device/lirec/symposium/fpd_2014/pdf/4a_2_tomioka.pdf/)  
(最終アクセス 2015 年 2 月 11 日)
- [37] Keysight Technologies 「高速・高感度アレイ・テスト・システム」,  
[http://www.keysight.com/upload/cmc\\_upload/All/5989-1625JAJP.pdf](http://www.keysight.com/upload/cmc_upload/All/5989-1625JAJP.pdf) (最終アクセス  
2015 年 2 月 11 日)
- [38] Daming Xu, Linghui Rao, Chun-Da Tu, and Shun-Tson Wu, “Display Technology Letters”, *Journal of Display Technology*, Vol.9, No.2 (2013), pp.67-70
- [39] Keysight Technologies “E4980A Precision LCR Meter”,  
<http://literature.cdn.keysight.com/litweb/pdf/5989-4435EN.pdf> (最終アクセス 2015 年 2  
月 11 日)
- [40] Keysight Technologies “B2900A Precision Source/Measure Unit”,  
<http://literature.cdn.keysight.com/litweb/pdf/5990-7009EN.pdf> (最終アクセス 2015 年 2  
月 11 日)
- [41] Keysight Technologies “Keysight B2980A Series”,  
<http://literature.cdn.keysight.com/litweb/pdf/5991-4878EN.pdf> (最終アクセス 2015 年 2  
月 11 日)
- [42] G. Barbero, G. Cipparrone, O. G. Martins, P. Pagliusi, and A. M. Figueiredo Neto, “Electrical response of a liquid crystal cell: The role of Debye’s layer, *Applied Physics Letters*, Vol.89 (2006), pp.5-8
- [43] Xiaofei She, Jun Tang, Rong Chen, “Transient-current asymmetry in CSTN-LCD panels”, *Journal of the SID*, Vol.16, No.5 (2008), pp.595-598
- [44] Hui Sibg, Edwin Donis, Xi Qing Sun, and K. R. Farmer, “Leakage Compensated Charge Method for Determining Static C-V characteristics of Ultra-thin MOS Capacitors”, *Proceedings of the International Conference on Characterization and Metrology for ULSI Technology* (Gaithersburg, Maryland, 1998), pp.231-234

- [45] M. R. Costa, R. A. C. Altafim, A. P. Mammana, “Electrical Modeling of Liquid Crystal Displays-LCDs”, IEEE transactin on Dielectrics and Electrical Insulation, Vol.13, No.1 (2006), pp.204-210
- [46] Yuichiro Haramoto and Hiroyoshi Kamogawa, “Liquid Crystal Materials with Sulfur Atoms Incorporated in the Principal Structure III. Trans and Cis Isomers of New Liquid Crystal Material: 2-(p-Substituted phenyl)-5-alkyl-1,3-dithianes, The Chemical Society of Japan, Vol.58 (1985), pp.477-480
- [47] Suman Lal, S. K.Tripathi, Nithin Sood, and Samriti Khosla, “Study of dielectric parameters of liquid crystal elastomer”, Liquid Crystals, Vol. 41, No.10 (2014), pp.1402-1409
- [48] Yasuhiro Miyake, Masaharu Goto, Shunsuke Fujii, and Hidetoshi Nishimura, “Correlation between Direct Charge Measurement (DCM) and LCR Meter on Deep Submicron CMOS Test Structure Capacitance Measurement”, Proceedings of IEEE International Conference on Microelectronic Test Structures (Hiroshima, Japan, 2010), pp.158-162
- [49] Masaharu Goto, Yasuhiro Miyake, Jun Taniguchi, and Kenichi Takano, “Fast and accurate characterization of MOS and Interconnect capacitance using Direct Charge Measurement (DCM), IEEE transactions on semiconductor manufacturing, Vol.26 (2013), pp.252-272
- [50] Yasuhiro Miyake, Kiyoshi Chikamatsu, and Junichi izoguchi, “Introduction of Defect Analysis by Cell Electrical Test for LTPS LCD and OLED”, Proceedings of International Display Workshop (Sapporo, Japan, 2007), pp.157-160
- [51] Yasuhiro Miyake, Atsuto Ota, and Hidekazu Nishimura, “Cell panel Electrical Test (Cell-E Test) for Evaluating Electrical Characteristics of Liquid Crystal Display, Journal of Information Display, Vol.16, No.1 (March, 2015)
- [52] 石原 將市, 「電圧保持率に及ぼす諸要因」, シャープ技報, 第 92 号 (2005), pp.11-16
- [53] Po-Ming Lee, and Hung-Yi Chen, “Adjustable Gamma Correction Circuit for TFT LCD”, Proceedings of International Symposium on Circuits and Systems, (Kobe, Japan, 2005), pp.780-783
- [54] Janglin Chen, Wayne Cranton, and Mark Fihn, *Handbook of Visual Display Technology*, (Springer, 2011), pp.2273-2286
- [55] Danny Pascale, BabelColor “A Review of RGB Color Spaces”, <http://www.babelcolor.com/download/A%20review%20of%20RGB%20color%20spaces.pdf> (最終アクセス 2015 年 2 月 11 日)
- [56] 鵜飼育弘, 『薄膜トランジスタ技術のすべて』, 工業調査会 (2007)
- [57] 大河原克行, 「NEC PC が米沢事業部の品質保証施設を初公開」, [http://pc.watch.impress.co.jp/docs/column/gyokai/20120830\\_556150.html](http://pc.watch.impress.co.jp/docs/column/gyokai/20120830_556150.html) (最終アクセス 2015 年 2 月 11 日)

- [58] Masanobu Mizusaki, Tetsuya Miyashita, Tatsuo Uchida, Yuichiro Yamada, Yutaka Ishii, and Shigeki Mizushima, “Temperature dependence of residual DC voltage and its evaluation parameter related to liquid-crystal and alignment-layer material”, *Journal of SID*, Vol.16, No.4 (2008), pp.579-584
- [59] Ki-Chan Lee, Seung-Hwan Moon, Nam-Deog Kim, Brian H. Berkeley, Sang Soo Kim, “Thermally adaptive response-time compensation for LCDs”, *Journal of SID*, Vol.16, No.3 (2008), pp.421-428
- [60] Eun Jeong Jeon, Anoop Kumar Srivastava, Miyoung Kim, Kwang-Uh Jeong, Jeongmin Choi, Gi-Dong Lee, and Seung Hee Lee, “Temperature dependence of the electro-optic characteristics in the liquid crystal display switching modes”, *Journal of Information Display*, Vol.10, No.4 (2009), pp.175-179
- [61] Fred S. C. Wang, Keh-La Lin, Ko-Yang Tso, Chin-Chieh Chao, Wai William Wang, Alan Yu, C. Y. Lee, and Chen Hung Kuo, “Characterization of a Burn-in Failure Caused by a Defective Source Driver on TFT-LCD Panel”, *Proceedings of 13<sup>th</sup> IPFA (Singapore, 2006)*, pp. 171-174
- [62] “Recommendations for implementing the strategic initiative INDUSTRY 4.0”, [http://www.acatech.de/fileadmin/user\\_upload/Baumstruktur\\_nach\\_Website/Acatech/root/de/Material\\_fuer\\_Sonderseiten/Industrie\\_4.0/Final\\_report\\_\\_Industrie\\_4.0\\_accessible.pdf](http://www.acatech.de/fileadmin/user_upload/Baumstruktur_nach_Website/Acatech/root/de/Material_fuer_Sonderseiten/Industrie_4.0/Final_report__Industrie_4.0_accessible.pdf) (最終アクセス 2015 年 8 月 17 日)

## 研究業績

### 1. 定期刊行誌掲載論文（主論文に関連する原著論文）

(ア) Yasuhiro Miyake, Atsuto Ota, and Hidekazu Nishimura, “Cell panel electrical test for evaluating the electrical characteristics of liquid crystal displays”, Journal of Information Display, Vol.16, No.1, pp.17-21, 2015

(イ) Yasuhiro Miyake, Kiyoshi Chikamatsu, Masaharu Goto, and Junichi Mizoguchi, “New electrical test method for LCD cell-manufacturing process”, Journal of the Society for Information Display, Vol.16, pp.83-87, 2008

### 2. 定期刊行誌掲載論文（その他の論文）

(ア) Masaharu Goto, Yasuhiro Miyake, Jun Taniguchi, and Kenichi Takano, “Fast and Accurate Characterization of MOS and Interconnect Capacitance Using Direct Charge Measurement (DCM)”, IEEE transactions on semiconductor manufacturing, Vol.26, pp.252-272, 2013

### 3. 国際会議論文（査読付きの full-length papers）

(ア) Yasuhiro Miyake, Masaharu Goto, Syunsuke Fujii, and Hidetoshi Nishimura, “Correlation between Direct Charge Measurement (DCM) and LCR Meter on Deep Submicron CMOS Test Structure Capacitance Measurement”, IEEE International Conference on Microelectronic Test Structure, pp.158-162, 2010

(イ) Yasuhiro Miyake and Masaharu Goto, “Benefit of Direct Charge Measurement (DCM) on Interconnect Capacitance Measurement”, IEEE International Conference on Microelectronic Test Structure, pp.211-215, 2009

### 4. その他の国際会議発表

(ア) \*Yasuhiro Miyake, Kiyoshi Chikamatsu, and Junichi Mizoguchi, “Introduction of Defect Analysis by Cell Electrical Test for LTPS LCD and OLED”, International Display Workshop , pp.157-160, 2007

(イ) \*Yasuhiro Miyake, Kiyoshi Chikamatsu, Masaharu Goto, and Junichi Mizoguchi, “Introduction of the New Electrical Test Method for LCD Cell Manufacturing Process”, International Display Workshop , pp.853-856, 2006

5. 国内学会発表

(ア) \*Yasuhiro Miyake and Junichi Mizoguchi, “New Electrical Test Method for on-wafer MEMS Devices”, Proceedings of The 25th Sensor Symposium, pp.274-277, 2008

6. その他

(ア) United States Patent: Yasuhiro Miyake, “Current/Charge – Voltage Converter and Reset Method”, US 7,161,817, Jan. 9, 2007

## 謝辞

本研究を遂行し学位論文をまとめるに当たり、多くのご指導を賜りました、主査である慶應義塾大学大学院システムデザイン・マネジメント研究科 西村秀和教授に深く感謝しております。研究の大局的な方向付けから、論文の具体的な記述に至るまで、終始熱意あるご指導を頂き、誠にありがとうございました。

学位論文の審査では、副査の方々から多くの適切なお助言とご指導を頂きました。副査を務めていただきました、慶應義塾大学大学院システムデザイン・マネジメント研究科附属システムデザイン・マネジメント研究所顧問の狼嘉彰先生は、著者が博士課程に進学したときの指導教官でした。素晴らしい助言はもちろん、常に前向きな姿勢で接して下さり、お会いするたびに著者の研究意欲を高めてくださりました。同じく副査を務めてくださった、慶應義塾大学理工学部の大森浩充教授には、容量測定の原理と液晶分子の動作モデルに関わる部分で特に多くの助言を頂きました。学外から副査を引き受けてくださいました、ソニー株式会社生産センター統括部長の関研一氏には、液晶パネルを利用した製品を開発されているご自身の立場から、液晶パネルの画質検査に関する大変貴重なご意見を頂きました。三人の副査の方々に厚く御礼申し上げます。

本研究で用いた高感度画素容量測定装置の開発は、アジレント・テクノロジー株式会社（現在のキヤノン・テクノロジー合同会社）の開発プロジェクトとして行われ、著者以外にも多くの方々がその開発に携わりました。装置の開発が成功し、新たな試験方法を提案できるまでに至ったのは、著者だけでなくプロジェクトに関わった全員の成果と思っています。著者を素晴らしいプロジェクトに配属し研究を行う環境を与えてくださった、当時の上司である、山本正樹氏、溝口潤一氏、現在の上司である、村田耕氏、岩崎裕行氏、栗田潤氏に深く御礼を申し上げます。また、研究に関して多大なる助言をくださった、後藤正治氏、近松聖氏、大田淳登氏に深く感謝いたします。

現在著者は、慶應義塾大学大学院システムデザイン・マネジメント研究科附属システムデザイン・マネジメント研究所に研究員として在籍しています。本研究を進める上で、整った研究環境を提供してくださった慶應義塾大学に謝意を表します。

最後に、著者が仕事と研究ばかりの日々の中で、常に笑顔で接し支えてくれた妻の綾野に感謝いたします。

2015年8月

三宅 泰弘