

学位論文 博士（工学）

アプリケーションルータにおける情報抽出および
テーブル検索のアクセラレーションに関する研究

2015 年度

慶應義塾大学大学院理工学研究科

八巻 隼人

主 論 文 要 旨

報告番号	① 乙 第	号	氏 名	八 巻 隼 人
主 論 文 題 目： アプリケーションルータにおける情報抽出およびテーブル検索のアクセラレーションに関する研究				
<p>(内容の要旨)</p> <p>近年のインターネット関連技術の急速な進歩によって、IDS (Intrusion Detection System) といった高度な機能を提供するサービスの需要が高まっている。ルータにおいてもパケット解析技術を獲得することで、ネットワーク経路上のパケットに対し、ペイロードまで含めた情報抽出を可能とするアプリケーションルータが広く研究されている。アプリケーションルータは、積極的にパケットのコンテンツ情報を解析し、サービスに用いる機能を持ったルータである。アプリケーションルータによって、ネットワーク型IDSのようなセキュリティ用途のみならず、負荷分散やQoS (Quality of Service) 保証といった様々なサービスを高度に提供することが期待できる。</p> <p>アプリケーションルータは、ペイロードに対する情報抽出を実現するために、GZIP 圧縮されたHTTP パケットの展開機構とペイロードに対する文字列探索機構を備える必要がある。既存研究では、これらの処理機構に関して数 Gbps 程度を得ることが限界であった。今後の帯域幅の向上やコアネットワークへの対応を考慮すると、アプリケーションルータにおいてこれらの機構がボトルネックとなりうる。加えて、アプリケーションルータは情報抽出結果をもとにテーブルエントリの追加や変更を頻繁に行う。これによって、テーブル検索機構もボトルネックとなることが懸念される。</p> <p>そこで本論文では、アプリケーションルータにおけるGZIP 展開および文字列探索、テーブル検索に焦点を当て、それぞれのボトルネックを解決するアーキテクチャを提案し、評価した。そして、100Gbps ネットワーク環境においても、アプリケーションルータがワイヤレートでパケットを処理可能となったことを示した。</p> <p>第1章では、本研究の目的と本論文の構成について述べた。第2章では、ルータの変遷と、アプリケーションルータの概要および実現されるサービス例に関して述べた。第3章では、一般的なルータおよびアプリケーションルータの処理機構と、それに関する既存研究を紹介し、アプリケーションルータにおける性能ボトルネックを明らかにした。第4章では、GZIP 圧縮されたHTTP パケットの展開処理に関して、キャッシュ及び処理並列性を活かしたハードウェアアーキテクチャと、ピギーバックパケットを用いた複数台アプリケーションルータ間の処理高速化手法を提案した。提案アーキテクチャによりGZIP 展開において100Gbps 以上の実効スループットが得られることを示した。第5章では、ペイロードに対する文字列探索処理に関して、ラビン-カーブ法を基にした処理オフローダのハードウェアアーキテクチャを提案した。提案アーキテクチャにより従来の実装に対し36%の回路規模で、文字列探索処理負荷を5%まで削減でき、既存手法により100Gbps 以上の実効スループットが得られることを示した。第6章では、テーブル検索処理に関して、従来のTCAM 方式に併せてフローキャッシュを用いることで、テーブル検索を高速化、省電力化するアーキテクチャを提案した。加えて、キャッシュミスを適切に削減するエントリ制御手法を実装することで、最短パケット長における400Gbps 以上のスループットを従来の17.9%の消費電力で行えることを示した。最後に、第7章において、各章の内容をまとめ、本研究の成果を要約するとともに、研究の発展性について言及した。</p>				

SUMMARY OF Ph.D. DISSERTATION

School Science for Open and Environmental Systems	Student Identification Number	SURNAME, First name YAMAKI, Hayato
Title Acceleration of Information Extraction and Table Retrieval for Application Router		
<p>Abstract</p> <p>The rapid progress of Internet technologies in recent years makes increase of demand for high functionality services, such as IDS (Intrusion Detection System). To meet the demand, Application Router, which enables to extract and analyze information including a payload of a packet on a network route by using packet analysis technologies, has been studied. Application Router analyzes content information of packets actively and provides the results of analysis as a service. It is expected to provide various services to high functionality for not only security such as Network IDS but also load balancing and QoS (Quality of Service) guarantee by using Application Router.</p> <p>Application Router needs a GZIP decompression mechanism for compressed HTTP packets and a string match mechanism for extracting information from the packet payload. Existing studies of these mechanisms could achieve only several Gbps. For taking the increase of future network bandwidth and handling a core network into account, the GZIP decompression process and string match process will become bottlenecks in Application Router. Additionally, Application Router often adds and updates table entries based on results of information extraction. There is a concern that the table retrieval process will become a bottleneck too.</p> <p>In this paper, we focused on the GZIP decompression, string match, and table retrieval in Application Router and proposed and evaluated architecture for eliminating the each bottleneck. Finally, enough performance was achieved for processing information extraction and table retrieval at 100Gbps wire speed.</p> <p>In chapter 1, a purpose of this study and construction of this paper were described. In chapter 2, the transition of routers and the outline and services of Application Router were explained. In Chapter 3, the details of packet processing architecture in general router and Application Router were introduced. Furthermore, related studies of them were introduced. Based on these studies, the bottlenecks of Application Router were disclosed. In chapter 4, about the GZIP decompression process for compressed HTTP packets, the hardware architecture used cache mechanism and effective parallelism and the decoding dictionary piggybacking function for high-speed decompression were proposed. We showed the architecture could decode the GZIP packets at over 100Gbps effective throughput. In chapter 5, about the string match process for packet payload, hardware architecture based on Rabin-Karp algorithm for offloading a load of string match process was proposed. We showed the architecture reduces the hardware cost to 36% and the processing load to 5% compared with conventional architecture and achieve over 100Gbps effective throughput by using existing studies. In chapter 6, about the table retrieval process, flow cache architecture combined with conventional TCAM method for fast table retrieving with low energy consumption was proposed. In this architecture, several techniques for reducing the cache-miss were implemented. As a result, the architecture could achieve over 400Gbps throughput under a minimum packet size processing and reduce the power consumption to 17.9% compared with conventional architecture. In chapter 7, summaries of these studies were described. Furthermore, future visions of these studies were referred.</p>		